DOI: 10.48011/asba.v2i1.1093

Conversor CC-CC SEPIC Não Isolado de Alto Ganho Baseado na Célula de Comutação de Três Estados Empregando Células Multiplicadoras de Tensão

Thaís C. Salvador*, Tatiane M. Oliveira*, Fernando L. Tofoli*

** Department of Electrical Engineering, Federal University of São João del-Rei, São João del-Rei, Brazil (e-mail: thaiscsalvador@gmail.com, tatianemartinsoliveira91@gmail.com, fernandolessa@ufsj.edu.br)*

Abstract: Non-isolated dc-dc converters with wide conversion ratio have been used in a wide variety of modern applications, which include renewable energy conversion systems, uninterruptible power supplies (UPSs), among others. However, many topologies are only feasible for low-power applications, while other aspects than the conversion ratio are also of major importance, e.g., component count, stresses on the semiconductors, and efficiency. In this context, this work presents a non-isolated dc-dc single-ended primary inductance converter (SEPIC) based on the three-state switching cell (3SSC) and voltage multiplier cells (VMCs), which is capable of providing high-voltage step-up and reduced stresses on the semiconductors. The operating principle, qualitative analysis, and quantitative analysis are described in detail. Simulation results also are presented in order to validate the theoretical assumptions.

Keywords: dc-dc converters; SEPIC converter, three-state switching cell; voltage multiplier cells; wide conversion range.

Resumo: Conversores CC-CC não isolados com ampla taxa de conversão têm sido utilizados em uma vasta gama de aplicações modernas, incluindo sistemas de conversão de energias renováveis, sistemas de alimentação ininterrupta (*uninterruptible power supplies* – UPSs), entre outras. No entanto, muitas topologias são viáveis apenas para aplicações de baixa potência, sendo que outros aspectos além da taxa de conversão também são importantes como, por exemplo, número de componentes, esforços nos semicondutores e rendimento. Nesse contexto, este trabalho apresenta um conversor SEPIC (*single-ended primary inductance converter*) baseado na célula de comutação de três estados (*three-state switching cell* – 3SSC) e em células multiplicadoras de tensão (*voltage multiplier cells* – VMCs), o qual é capaz de fornecer elevado ganho de tensão e esforços reduzidos nos semicondutores. O princípio de operação, a análise qualitativa e a análise quantitativa são descritos em detalhes. Além disso, resultados de simulação são apresentados para validar as considerações teóricas.

Palavras-chaves: conversores CC-CC; conversor SEPIC, célula de comutação de três estados; células multiplicadoras de tensão; ampla taxa de conversão.

1. INTRODUÇÃO

Diversas aplicações modernas permitem a utilização de conversores CC-CC não isolados com alto ganho de tensão, os quais não requerem o uso de transformadores. Como exemplos, pode-se citar sistemas de conversão de energia solar fotovoltaica e eólica (Kadri et al, 2010), equipamentos de telecomunicações (Kalpana, 2016) e fontes de alimentação ininterrupta (*uninterruptible power supplies* – UPSs**)** (Feretti et al, 2019).

Deve-se ressaltar que os conversores CC-CC não isolados clássicos, isto é, *buck*, *boost*, *buck-boost*, Ćuk, SEPIC (*single-ended primary inductance converter* – conversor com uma única indutância primária), são adequados apenas para aplicações em baixas potências nas quais a taxa de conversão é limitada. Assim, para se obter um alto ganho de tensão a partir de um conversor elevador ou abaixador/elevador clássico, seria necessária a utilização de uma razão cíclica muito elevada, o que pode gerar maiores perdas nos componentes do estágio de potência e comprometer o rendimento da estrutura (de Oliveira et al, 2019).

Dessa forma, diversas soluções têm sido apresentadas na literatura recentemente com o intuito de solucionar tais problemas. A maioria das abordagens inclui o uso de uma estrutura básica de conversor associada a alguma técnica adicional que permite obter uma ampla taxa de conversão, como, por exemplo, o uso de conversores em cascata (de Oliveira et al, 2019), conversores baseados em indutores acoplados (Liu et al, 2016) e conversores baseados em células multiplicadoras de tensão (*voltage multiplier cells* – VMC) (Baddipadiga & Ferdowsi, 2016).

Em (Forouzesh et al, 2017), uma revisão detalhada a respeito das técnicas que permitem o aumento da taxa de conversão é apresentada. Especificamente em (Lin & Chua, 1977), há uma abordagem a respeito de topologias baseadas em VMCs. Em (Prudente et al, 2008), são mostradas aplicações de VMCs especificamente para gerar novos conversores CC-CC não isolados. Dessa forma, a integração de tais estruturas a

conversores CC-CC é uma alternativa interessante para auxiliar na redução dos esforços de tensão nos semicondutores (Chen et al, 2019).

Em (Araujo et al, 2008), foi apresentado um conversor *boost* CC-CC baseado na célula de comutação de três estados (*three-state switching cell* – 3SSC) usando VMCs. As principais vantagens incluem a redução dos esforços de tensão nos interruptores, redução das perdas por condução e uso de elementos de filtro com menores dimensões. Porém, apesar do alto ganho de tensão, foi utilizado um grande número de VMCs em um protótipo com uma potência nominal relativamente baixa, isto é, igual a 250 W.

Embora a topologia SEPIC 3SSC em si tenha sido introduzida em (Bascope & Barbi, 2000) como parte de uma família de conversores para aplicações em altas correntes, o presente trabalho apresenta pela primeira vez seu princípio de funcionamento em detalhes considerando uma associação com VMCs para obter um elevado ganho de tensão.

Assim, busca-se ainda a redução dos esforços de tensão e de corrente nos semicondutores e minimização das dimensões dos elementos de filtro agregadas às vantagens associadas ao conversor SEPIC clássico, a saber: a corrente de entrada é contínua; o capacitor de acoplamento permite um melhor controle da corrente em caso de curto circuito; a fonte de alimentação e os interruptores são conectados a um mesmo nó de referência, eliminando a necessidade de circuitos de comando isolados.

As análises qualitativa e quantitativa do conversor em modo de condução contínua (MCC) são apresentadas detalhadamente na seção 2. Além disso, resultados obtidos por simulação são apresentados e discutidos na seção 3 a fim de validar as considerações teóricas. Uma comparação com topologias semelhante é estabelecida na seção 4, ao passo que as principais conclusões do trabalho são discutidas na seção 5.

2. CONVERSOR PROPOSTO

A topologia proposta do conversor SEPIC baseado na 3SSC e VMCs é exibida na Fig. 1. A 3SSC é composta por dois interruptores S_1 e S_2, dois diodos D_1 e D_2 e um autotransformador com relação de transformação unitária. Por sua vez, as VMCs são constituídas por um conjunto de dois capacitores e dois diodos para cada nível. A operação do conversor será analisada para valores de razão cíclica D>0,5 e operação no MCC.

2.1 Análise qualitativa

O conversor proposto permite aumentar o ganho de tensão de forma modular acrescentando-se VMCs de acordo com a necessidade. Na análise que se segue, considera-se que a topologia utiliza duas VMCs, sendo que a operação da estrutura pode ser definida de acordo com oito etapas conforme a explicação fornecida na sequência.

Primeira etapa [t_0, t_1] (Fig. 2): Ambos os interruptores S_1 e S_2 estão em condução, enquanto todos os diodos encontram-se reversamente polarizados. As correntes nos indutores L_1 e L_2 crescem linearmente, de modo que há armazenamento de energia nesses componentes. A soma de tais correntes é dividida igualmente entre os enrolamentos do autotransformador devido à relação de transformação unitária. Não há transferência de energia da entrada para a saída e a carga é alimentada pelo capacitor de filtro de saída C_o. Essa etapa termina quando S_2 para de conduzir.

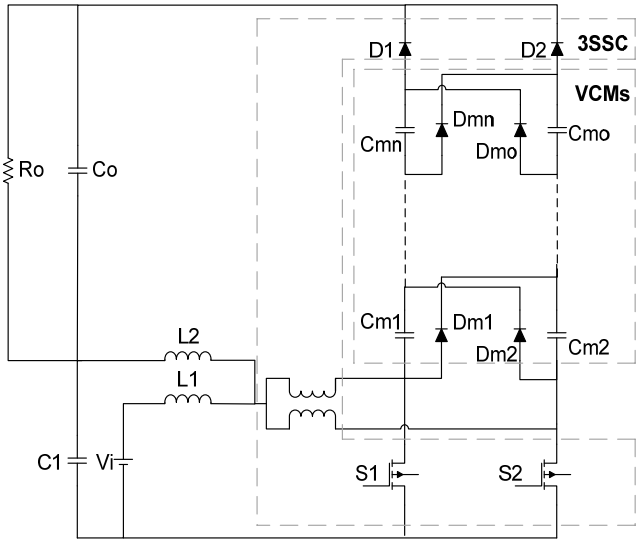


Fig. 1 - Conversor CC-CC não isolado SEPIC baseado na 3SSC e VMCs.

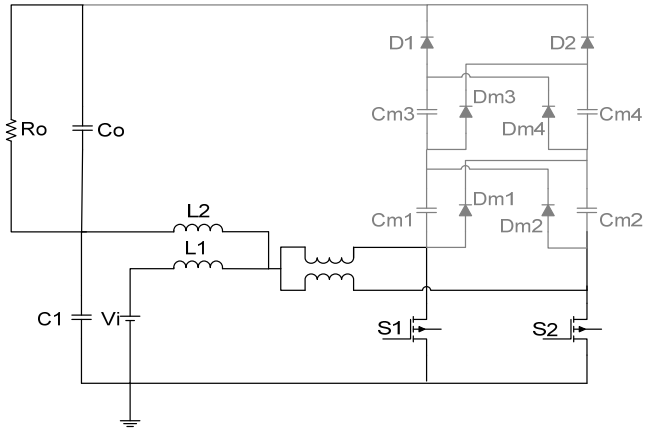


Fig. 2 - Primeira etapa de operação.

Segunda etapa [t_1, t_2] (Fig. 3): O interruptor S_2 é bloqueado e o interruptor S_1 continua conduzindo. Os capacitores C_{m2} e C_{m4} começam a ser carregados e se inicia a transferência de energia da entrada para a saída por meio dos indutores L_1 e L_2 através do diodo retificador D_2, de modo que o capacitor de filtro de saída C_o passa a receber energia. Esta etapa termina quando o diodo D_{m4} começa a conduzir.

Terceira etapa [t_2, t_3] (Fig. 4): O interruptor S_2 continua bloqueado e o interruptor S_1 continua em condução. O diodo D_{m4} passa a ser diretamente polarizado, enquanto os capacitores C_{m1} e C_{m3} começam a ser carregados. O diodo D_2 continua conduzindo, permitindo a transferência de energia da entrada para a saída. Enquanto isso, os outros diodos permanecem reversamente polarizados. Esse intervalo termina quando D_{m4} para de conduzir.

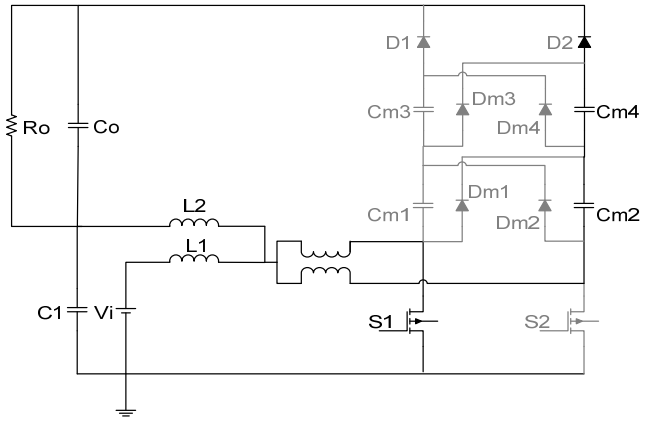


Fig. 3 - Segunda etapa de operação.

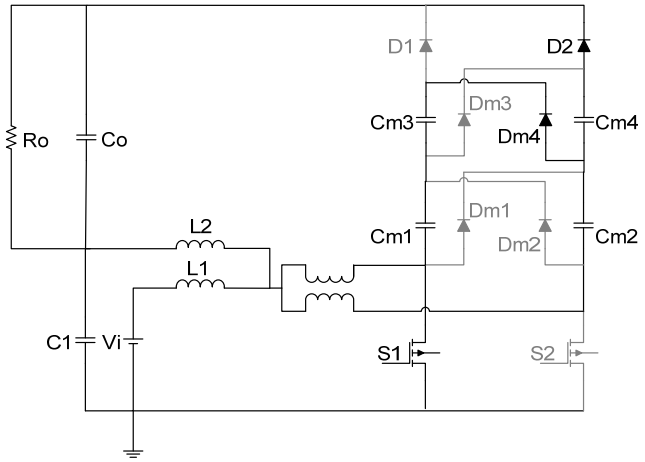


Fig. 4 - Terceira etapa de operação.

Quarta etapa [t_3, t_4] (Fig. 5): O interruptor S_2 ainda continua bloqueado, enquanto o interruptor S_1 está conduzindo. O diodo D_{m4} é reversamente polarizado e o diodo D_2 continua conduzindo. Os indutores L_1 e L_2 continuam se descarregando, assim como os capacitores C_{m2} e C_{m4}, enquanto o capacitor C_{m1} continua se carregando. Há transferência de energia da entrada para a saída por meio de D_2, sendo que C_o continua a ser carregado.

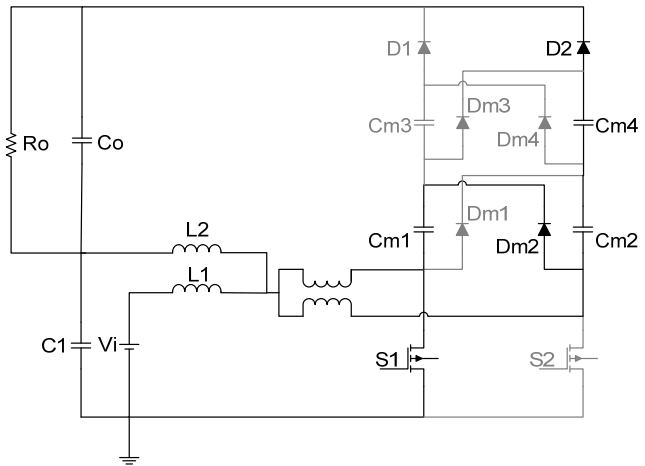


Fig. 5 - Quarta etapa de operação.

Quinta etapa [t_4, t_5] (Fig. 6): O interruptor S_2 volta a conduzir e o interruptor S_1 continua ligado. O comportamento desse modo é semelhante àquele da primeira etapa de operação.

Sexta etapa [t_5, t_6] (Fig. 7): O interruptor S_1 é bloqueado e o interruptor S_2 continua conduzindo. Devido à configuração simétrica do conversor, o princípio de operação é análogo à segunda etapa, mas a corrente circula por D_1 e S_2 nesse caso.

Sétima etapa [t_6, t_7] (Fig. 8): Esse processo é semelhante à terceira etapa de operação, mas a corrente circula por D_1, D_{m3} e S_2 nesse caso.

э

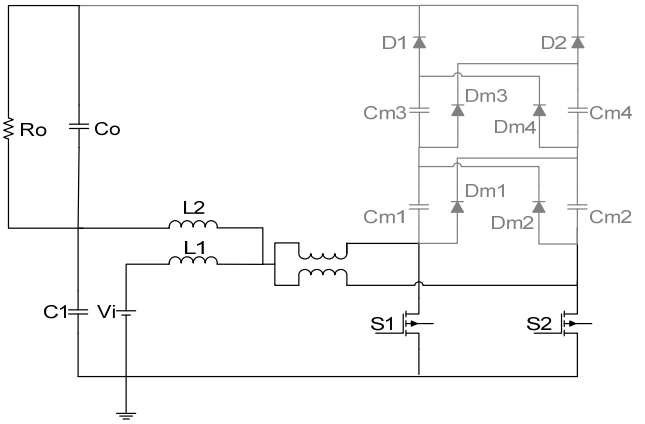


Fig. 6 - Quinta etapa de operação.

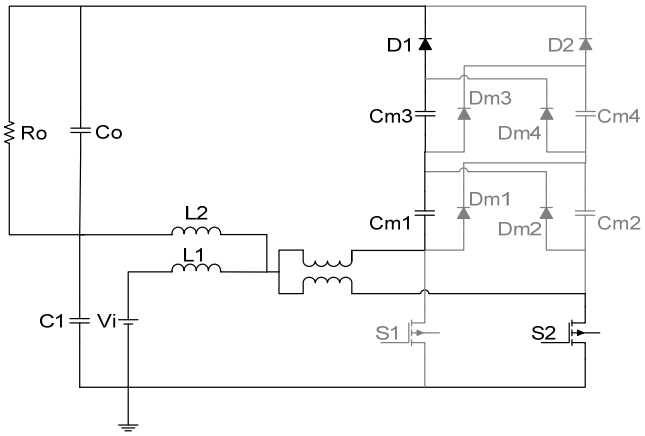


Fig. 7 - Sexta etapa de operação.

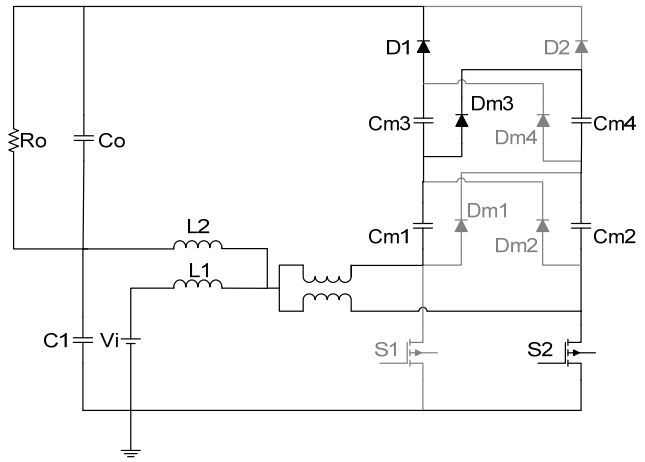


Fig. 8 - Sétima etapa de operação.

Oitava etapa [t_7, t_8] (Fig. 9): Esse processo é semelhante à quarta etapa de operação, mas a corrente circula por D_1, D_{m1} e S_2 nesse caso.

As principais formas de onda teóricas do conversor proposto com duas VMCs são mostradas na Fig. 10.

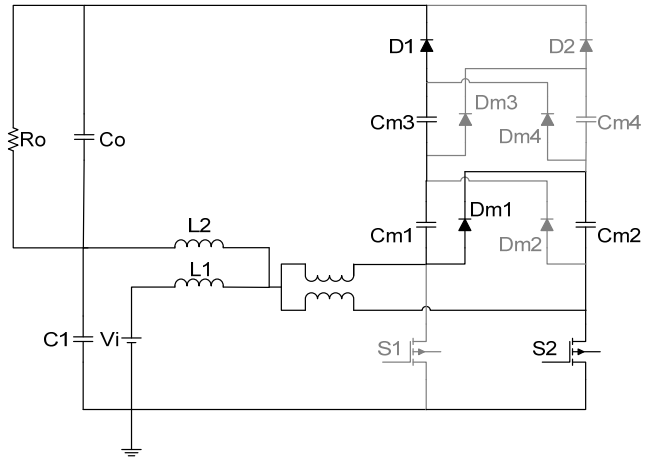


Fig. 9 - Oitava etapa de operação.

2.2 Análise quantitativa

A partir da aplicação do balanço volt-segundo ao conversor proposto para um número genérico de VMCs definido como *mc*, o ganho estático do conversor para D>0,5 e MCC é determinado por:

$$G_v = \frac{mc + D}{1 - D} \tag{1}$$

em que V_o é a tensão média de saída e V_i é a tensão média de entrada.

A Fig. 11 representa o comportamento do ganho de tensão G_v em função da razão cíclica D, considerando diversos valores de *mc*. Pode-se notar que para um mesmo valor de razão cíclica, o ganho estático do conversor aumenta para maiores valores de *mc*, ou seja, à medida que mais VMCs forem adicionadas ao circuito, mantendo-se o mesmo valor da razão cíclica, maior será o ganho estático. Um aspecto importante que deve ser mencionado é o fato dessa topologia ser capaz de opera apenas para D>0,5, pois caso contrário a tensão induzida nos enrolamentos do autotransformador será baixa, não sendo possível obter um elevado ganho de tensão. Essa limitação também se aplica ao conversor *boost* baseado na 3SSC e empregando VMCs estudado por (Alcazar et al, 2008).

A partir da análise das etapas de operação e das respectivas formas de onda teóricas, pode-se obter as equações de dimensionamento dos componentes do conversor, isto é, os indutores L_1 e L_2, o capacitor de acoplamento C_1, o capacitor de filtro de saída C_o, e os capacitores multiplicadores C_m das VMCs:

$$L_1 = \frac{V_o (1-D)(2D-1)}{2 f_s \Delta I_{L1} (D + mc)} \tag{2}$$

$$L_2 = \frac{V_o (1-D)(2D-1)}{2 f_s \Delta I_{L2} (D + mc)} \tag{3}$$

$$C_1 = \frac{P_o (1-D)(2D-1)}{2 V_i f_s \Delta V_{C1} (D + mc)} \tag{4}$$

$$C_o = \frac{V_i (2D-1)(D + mc)}{2 R_o f_s \Delta V_o (1-D)} \tag{5}$$

$$C_{m1} = C_{m2} = \frac{(I_i + I_o)(D + mc)}{3 f_s \Delta V_{Cm}} \tag{6}$$

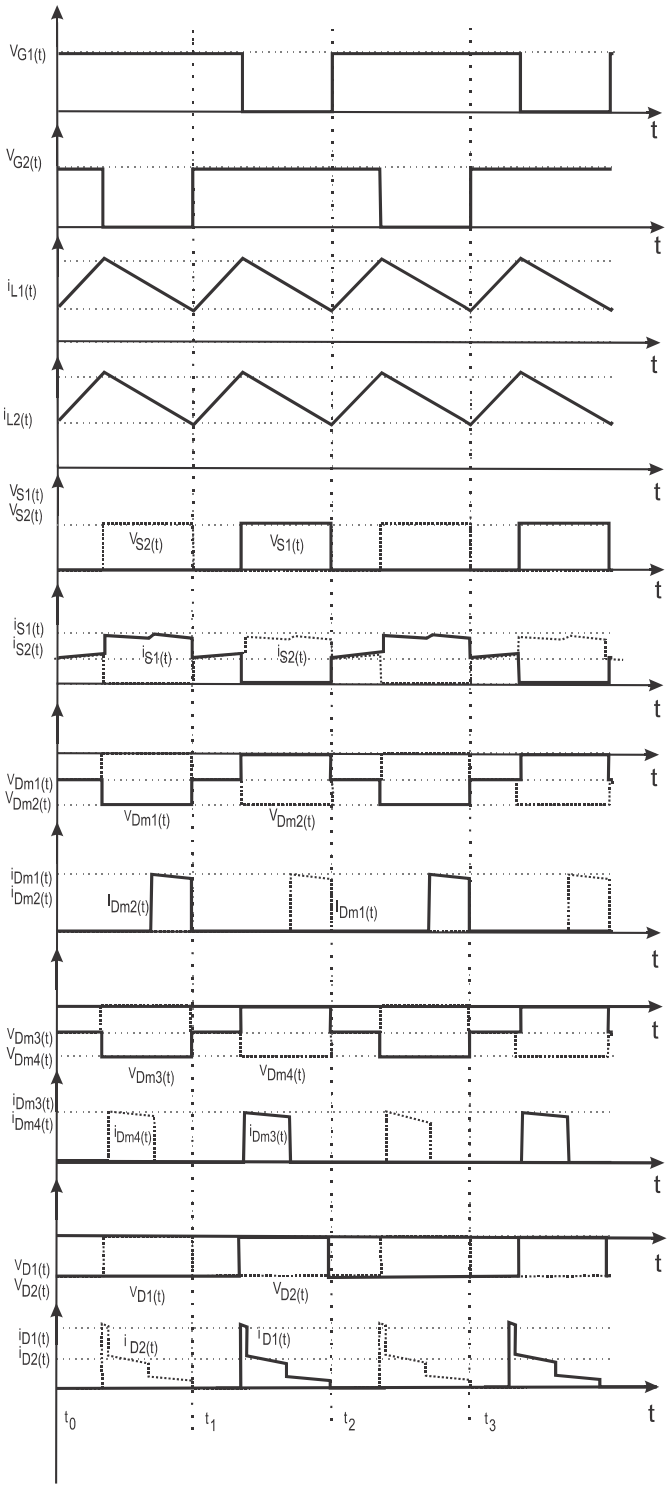


Fig. 10 - Principais formas de onda teóricas do conversor.

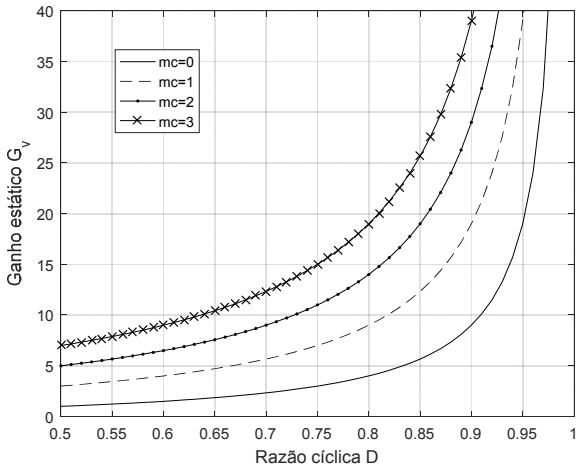


Fig. 11 - Comportamento do ganho estático em função da razão cíclica para diversos números de VMCs.

$$C_{m3} = C_{m4} = \frac{(I_i + I_o)(D + mc)}{6 f_s \Delta V_{Cm}} \tag{7}$$

$$I_o = \frac{P_o}{V_o} \tag{8}$$

$$I_i = \frac{P_o}{\eta V_i} = \frac{(mc + D) I_o}{1 - D} \tag{9}$$

em que ΔI_{L1}, ΔI_{L2} representam as ondulações das correntes em L_1 e L_2, respectivamente; f_s é a frequência de comutação; ΔV_{C1}, ΔV_o são as ondulações das tensões nos capacitores C_1 e C_o, respectivamente; ΔV_{Cm} corresponde à ondulação da tensão em um dado capacitor da VMC, considerando m=1, 2, …; I_i e I_o são as correntes médias de entrada e de saída, respectivamente; P_o é a potência de saída; R_o é a resistência de carga; e η é o rendimento do conversor.

Os valores das correntes média e eficaz e da tensão máxima nos interruptores S_1 e S_2 podem ser determinados a partir das seguintes expressões:

$$I_{S1(avg)} = I_{S2(avg)} = \frac{(2 + D)(I_i + I_o)}{6} \tag{10}$$

$$I_{S1(rms)} = I_{S2(rms)} = \frac{\sqrt{6(11 - 5D)(I_i + I_o)^2}}{12} \tag{11}$$

$$V_{S1(máx.)} = V_{S2(máx.)} = \frac{V_o + V_i}{mc + 1} \tag{12}$$

As correntes médias e eficazes nos diodos, bem como as tensões reversas máximas são dados por:

$$I_{Dm(avg)} = I_{D1,D2(avg)} = \frac{(1 - D)(I_i + I_o)}{6} \tag{13}$$

$$I_{Dm1,Dm2(rms)} = \frac{\sqrt{2(1 - D)(I_i + I_o)^2}}{6} \tag{14}$$

$$I_{Dm3,Dm4(rms)} = \frac{\sqrt{10(1 - D)(I_i + I_o)^2}}{12} \tag{15}$$

$$I_{D1,D2(rms)} = \frac{\sqrt{6(1 - D)(I_i + I_o)^2}}{12} \tag{16}$$

$$V_{Dm(máx.)} = -\frac{2(V_o + V_i)}{(mc + 1)} \tag{17}$$

$$V_{D1(máx.)} = V_{D2(máx.)} = -\frac{(V_o + V)}{mc + 1} \tag{18}$$

A tensão máxima nos capacitores das VMCs é dada por:

$$V_{Cm} = \frac{V_o + V_i}{mc + 1} \tag{19}$$

3. RESULTADOS DE SIMULAÇÃO

Com o intuito de validar a análise teórica anteriormente desenvolvida, o conversor proposto foi projetado e avaliado de acordo com as especificações apresentadas na Tabela 1. Resultados obtidos no *software* PSIM® são mostrados e discutidos a seguir.

Tabela 1 - Especificações do projeto do conversor SEPIC baseado na 3SSC e VMCs.

Parâmetro	Valor
Tensão de entrada	V_i=48 V
Tensão de saída	V_o=400 V
Potência de saída	P_o=1 kW
Número de VMCs	mc=2
Razão cíclica nominal	D=0,679
Ondulação da tensão de saída	ΔV_o=0,25% V_o
Ondulação da tensão nos capacitores das VMCs	ΔV_{Cm}=8,75% (V_o+V_i)
Ondulação da tensão no capacitor C_1	ΔV_{C1}=10% V_i
Ondulação da corrente no indutor L_1	ΔI_{L1}=15% I_{L1}
Ondulação da corrente no indutor L_2	ΔI_{L2}=15% I_{L2}
Frequência de comutação	f_c=25 kHz
Indutor L_1	L_1=109,7 µH
Indutor L_2	L_2=914,3 µF
Capacitor C_1	C_1=3,72 µF
Capacitor de filtro C_o	C_o=17,86 µF
Capacitores C_{m1} e C_{m2}	C_{m1}=C_{m2}=21,26 µF
Capacitores C_{m3} e C_{m4}	C_{m3}=C_{m4}=10,63 µF

Na Fig. 12, pode-se verificar que as ondulações das tensões em C_1, C_o e nos capacitores das VMCs estão estritamente de acordo com os valores arbitrados no projeto. Além disso, a frequência da ondulação é igual ao dobro da frequência de comutação, o que permite a utilização de menores elementos de filtro. Especificamente no caso desse ponto de operação, pode-se empregar exclusivamente capacitores de filme como polipropileno e poliéster, os quais possuem vida útil maior do que componentes eletrolíticos.

De forma análoga, observa-se na Fig.13 que as ondulações das correntes nos indutores L_1 e L_2 encontram-se de acordo com os valores estipulados na Tabela 1. Nesse caso, a frequência da ondulação da corrente é o dobro da frequência de comutação, sendo essa uma vantagem inerente à 3SSC.

Na Fig. 14, têm-se as formas de onda das correntes em todos os elementos semicondutores, ao passo que suas respectivas formas de onda de tensão são mostradas na Fig. 15. Constata-se que as correntes nos ramos que compõem a 3SSC permanecem equilibradas em virtude da relação de espiras unitária do autotransformador. Deve-se ressaltar que essa característica não é assegurada nos conversores entrelaçados.

Verifica-se ainda que os esforços de tensão nos semicondutores são inferiores à tensão de saída. Isso é de suma importância, sobretudo no caso dos interruptores, pois permite a escolha de elementos com menores resistências de condução, contribuindo assim para reduzir as perdas por condução. No intuito de apresentar uma comparação adequada entre resultados teóricos e obtidos por simulação, consideram-se as grandezas mostradas na Tabela 2.

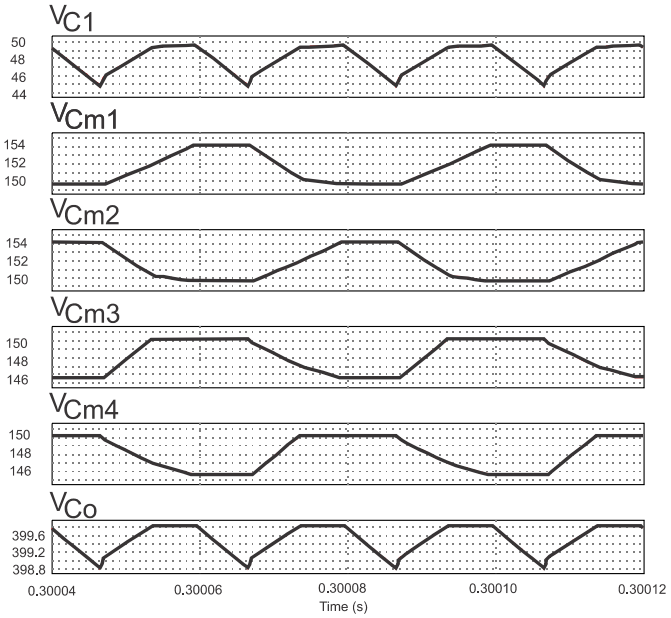


Fig. 12 - Formas de onda de tensão nos capacitores.

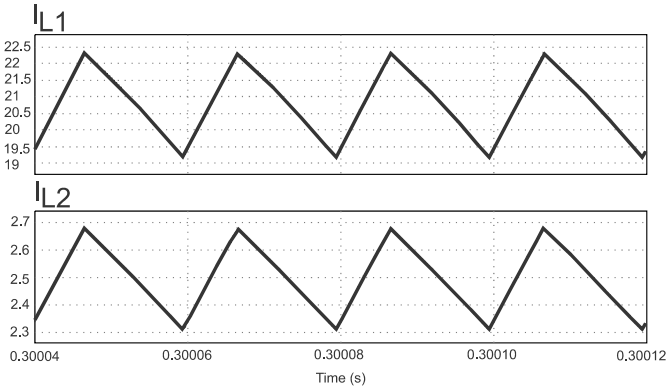


Fig.13 - Correntes nos indutores L_1 e L_2.

4. COMPARAÇÃO COM OUTRAS TOPOLOGIAS DE CONVERSOR CC-CC

O ponto de operação empregado no projeto do conversor proposto neste trabalho foi o mesmo utilizado em (Costa et al, 2010) e em (Alcazar et al, 2008) para fins de comparação. Na Tabela 3, compara-se a topologia proposta baseada na 3SSC com outras estruturas semelhantes existentes na literatura em termos do ganho estático, esforços de tensão nos interruptores e quantidade de componentes. O parâmetro *n* representa a relação de espiras do transformador utilizado no conversor.

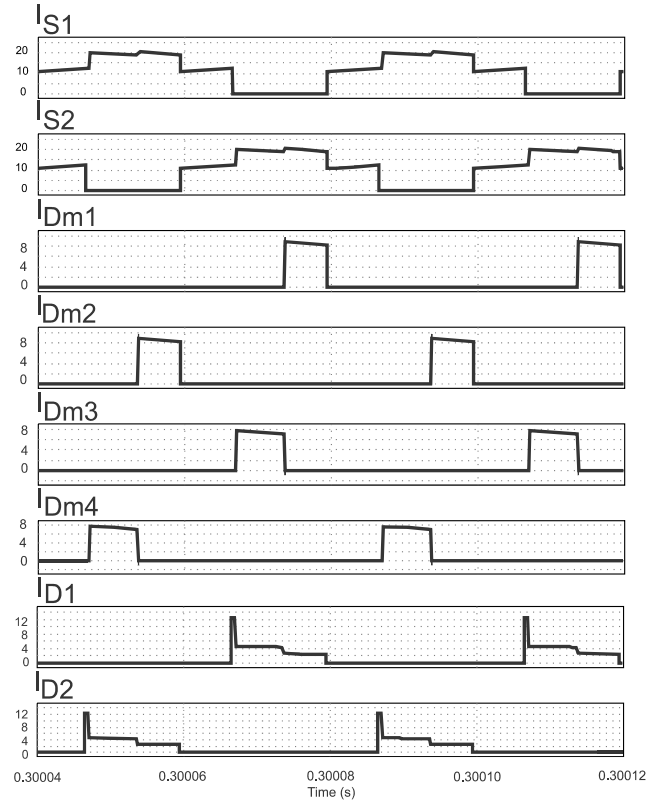


Fig. 14 - Formas de onda das correntes nos semicondutores.

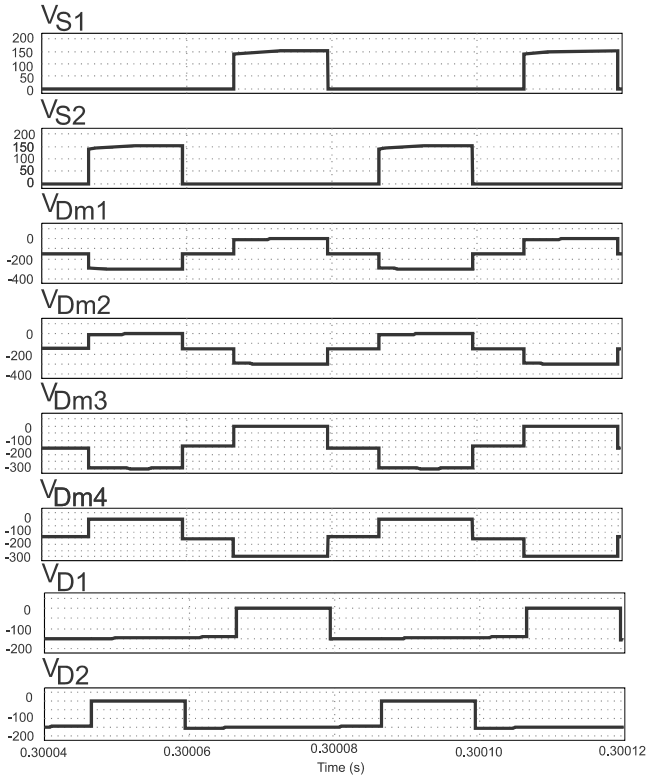


Fig. 15 - Formas de onda das tensões nos semicondutores.

Tabela 2 - Comparação entre valores calculados e valores simulados para o conversor proposto.

Parâmetro	Valor Calculado	Valor Simulado
Tensão média de saída	V_o=400 V	V_o=399,51 V
Ondulação da tensão de saída	ΔV_o=1 V	ΔV_o=0,99 V
Corrente média no indutor L_1	I_{L1}=20,83 A	I_{L1}=20,78 A
Ondulação da corrente no indutor L_1	ΔI_{L1}=3,13 A	ΔI_{L1}=3,11 A
Corrente média no indutor L_2	I_{L2}=2,50 A	I_{L2}=2,49 A
Ondulação da corrente no indutor L_2	ΔI_{L2}=0,38 A	ΔI_{L2}=0,37 A
Tensão média no capacitor C	V_C=48 V	V_C=47,99 V
Ondulação da tensão no capacitor C	ΔV_C=4,80 V	ΔV_C=4,72 V
Tensão máxima nos interruptores	$V_{S(\max)}$=149,33 V	$V_{S(\max)}$=154,26 V
Corrente média nos interruptores	$I_{S(\text{avg})}$=10,41 A	$I_{S(\text{avg})}$=10,37 A
Corrente eficaz nos interruptores	$I_{S(\text{rms})}$=13,13 A	$I_{S(\text{rms})}$=13,02 A
Máxima tensão reversa nos diodos multiplicadores	$V_{Dm(\max)}$=-298,67 V	$V_{Dm(\max)}$=-303,8 V
Máxima tensão reversa nos diodos retificadores	$V_{D(\max)}$=-149,33 V	$V_{D(\max)}$=-149,75 V
Corrente média nos diodos	$I_{D(\text{avg})}$=1,25 A	$I_{D(\text{avg})}$=1,25 A
Corrente eficaz nos diodos D_1 e D_2	$I_{D1,D2(\text{rms})}$=3,12 A	$I_{D1,D2(\text{rms})}$=3,21 A
Corrente eficaz nos diodos D_3 e D_4	$I_{D3,D4(\text{rms})}$=3,48 A	$I_{D3,D4(\text{rms})}$=3,05 A
Corrente eficaz nos diodos D_5 e D_6	$I_{D5,D6(\text{rms})}$=2,70 A	$I_{D5,D6(\text{rms})}$=2,50 A
Tensão máxima nos capacitores multiplicadores	$V_{Cm(\max)}$=149,33 V	$V_{Cm(\max)}$=154,28 V

Embora o conversor proposto possua uma quantidade maior de componentes quando comparado às demais estruturas, a topologia em si permite aumentar o ganho estático de forma adequada sem o uso de valores extremamente altos de razão cíclica, como pode ser visto na Fig. 16. Além disso, a taxa de conversão é aproximadamente a mesma daquela fornecida pela estrutura de (Alcazar et al, 2008). Na Fig. 17, nota-se que o conversor SEPIC 3SSC empregando VMCs possui o mesmo esforço de tensão normalizado nos interruptores observado no caso da topologia em (Costa et al, 2010), que por sua vez é menor que aquele observado no caso de (Alcazar et al, 2008).

Tabela 3 - Comparação entre o conversor proposto e outras topologias semelhantes.

Parâmetro	Topologia		
	(Costa et al, 2010)	(Alcazar et al, 2008)	SEPIC 3SSC (*mc*=2)
Ganho estático	$\frac{n+D}{1-D}$	$\frac{mc+1}{1-D}$	$\frac{mc+D}{1-D}$
Razão cíclica	$D>0,5$	$D>0,5$	$D>0,5$
Esforços de tensão normalizado nos interruptores ($V_{S(\text{máx.})}/V_i$)	$\frac{n}{1-D}$	$\frac{41(mc+1)}{80mc^{0,3}(1-D)}$	$\frac{1}{1-D}$
Interruptores	2	2	2
Diodos	4	6	6
Núcleos magnéticos	2	2	2
Capacitores	4	4	5
Indutores	3	1	2

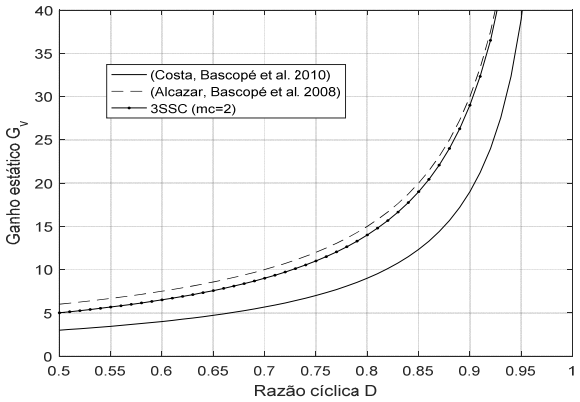


Fig. 16 - Ganho estático em função da razão cíclica para D>0,5, n=1 e mc=2 em MCC.

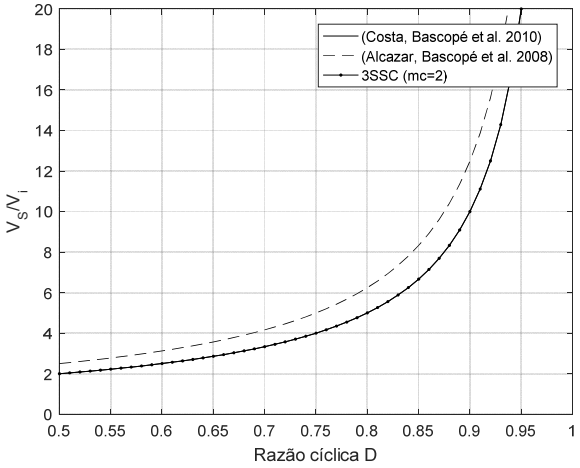


Fig. 17 - Esforços de tensão nos interruptores normalizados em função da tensão de entrada para D>0,5, n=1 e mc=2.

5. CONCLUSÕES

Este trabalho apresentou o desenvolvimento de um conversor CC-CC não isolado SEPIC baseado na 3SSC e empregando VMCs. As principais vantagens da topologia proposta incluem o uso de elementos de filtro com dimensões reduzidas; o fato de a soma das correntes nos indutores ser igualmente dividida entre os semicondutores devido ao autotransformador com relação de espiras unitária; e a existência de esforços de tensão menores que a tensão de saída nos interruptores, que podem ser ainda mais reduzidos à medida que mais VMCs forem adicionadas ao circuito.

A análise teórica realizada foi devidamente validada por meio de simulações computacionais. Portanto, considerando os resultados obtidos, pode-se afirmar que o conversor proposto é uma solução viável para aplicações que demandam amplas taxas de conversão e aplicações em altas correntes e potências. Como proposta para trabalhos futuros, pretende-se desenvolver um protótipo experimental do conversor projetado, vislumbrando-se ainda a possibilidade de empregar outras configurações de VMCs visando à proposta de uma família de conversores CC-CC não isolados com ampla taxa de conversão.

AGRADECIMENTOS

Os autores agradecem à CAPES, CNPq, FAPEMIG, PPGEL e UFSJ pelo apoio a este trabalho.

REFERÊNCIAS

Alcazar, Y. J. A., Bascopé, R. T., de Oliveira, D. S., Andrade, E. H. & Cárdenas, W. G. (2008) High voltage gain boost converter based on three-state switching cell and voltage multipliers, *2008 34th Annual Conference of IEEE Industrial Electronics*. IEEE, 2346-2352.

Araujo, S., Bascope, R., Bascopé, G. & Menezes, L. (2008) Step-up converter with high voltage gain employing three-state switching cell and voltage multiplier, *2008 IEEE Power Electronics Specialists Conference*. IEEE, 2271-2277.

Baddipadiga, B. P. & Ferdowsi, M. (2016) A high-voltage-gain dc-dc converter based on modified dickson charge pump voltage multiplier. *IEEE Transactions on Power Electronics*, 32(10), 7707-7715.

Bascope, G. V. T. & Barbi, I. (2000) Generation of a family of non-isolated DC-DC PWM converters using new three-state switching cells, *2000 IEEE 31st Annual Power Electronics Specialists Conference. Conference Proceedings (Cat. No.00CH37018)*. 2000. 858-863 vol.2.

Chen, S.-J., Yang, S.-P., Huang, C.-M. & Chen, Y.-H. (2019) High step-up interleaved converter with three-winding coupled inductors and voltage multiplier cells, *2019 IEEE International Conference on Industrial Technology (ICIT)*.

Costa, L. F., Bascopé, R. P., Bascopé, G. V., Sousa, G. J. & Cacau, R. G. (2010) A high voltage gain sepic converter based on three-state switching cell, *2010 9th IEEE/IAS International Conference on Industry Applications-INDUSCON 2010*. IEEE, 1-6.

de Oliveira, I. R., de Morais, A. S. & Tofoli, F. L. (2019) Single-switch, integrated DC–DC converter for high-voltage step-down applications. *IET Power Electronics*, 12(8), 1880-1890.

Feretti, P. H., Ribeiro, E. R. & Tofoli, F. L. (2019) High-voltage step-up DC-DC converter employing the four state switching cell and voltage multiplier cells, *2019 IEEE 15th Brazilian Power Electronics Conference and 5th IEEE Southern Power Electronics Conference (COBEP/SPEC)*. IEEE, 1-6.

Forouzesh, M., Siwakoti, Y. P., Gorji, S. A., Blaabjerg, F. & Lehman, B. (2017) Step-up DC–DC converters: a comprehensive review of voltage-boosting techniques, topologies, and applications. *IEEE Transactions on Power Electronics*, 32(12), 9143-9178.

Kadri, R., Gaubert, J.-P. & Champenois, G. (2010) An improved maximum power point tracking for photovoltaic grid-connected inverter based on voltage-oriented control. *IEEE Transactions on Industrial Electronics*, 58(1), 66-75.

Kalpana, R. (2016) Configurations of modular push-pull buck dc-dc converters for 12KW telecom SMPS and its design, *2016 Biennial International Conference on Power and Energy Systems: Towards Sustainable Energy (PESTSE)*. IEEE, 1-7.

Lin, P. & Chua, L. (1977) Topological generation and analysis of voltage multiplier circuits. *IEEE Transactions on Circuits and Systems*, 24(10), 517-530.

Liu, H., Hu, H., Wu, H., Xing, Y. & Batarseh, I. (2016) Overview of high-step-up coupled-inductor boost converters. *IEEE Journal of Emerging and Selected Topics in Power Electronics*, 4(2), 689-704.

Prudente, M., Pfitscher, L. L., Emmendoerfer, G., Romaneli, E. F. & Gules, R. (2008) Voltage multiplier cells applied to non-isolated DC–DC converters. *IEEE Transactions on Power Electronics*, 23(2), 871-887.