

Correção da fase de Sincrofasores Considerando Variações na Frequência de Amostragem

João G. L. Romão, Renato R. Aleixo *
Leandro R. M. Silva, Carlos A. Duque.

* *Programa de Pós-graduação em Engenharia Elétrica, Universidade Federal de Juiz de Fora, MG, (e-mail: gabriel.lacerda@engenharia.ufjf.br).*

Abstract: This paper presents the implementation of two different phase estimation methods considering sampling time error, caused by the difference between the ideal and the real sampling rate of the hardware. Both methods are implemented on an ARM TM4C1294 core, using the Discrete Fourier Transform (DFT) to calculate phase and magnitude. The internal clock of the processor is monitored in realtime using the pulse per second (PPS) timing reference given by the GPS module. The sampling time error is estimated each second according to the latest estimated frequency. This paper focuses on the comparison and selection of the best method to be used in Phasor Measurement Units (PMUs). The results are shown using the TVE - Total Vector Error, indicated by the IEEE C37.118.1 standard.

Resumo: Este trabalho apresenta a implementação de dois métodos para estimação fasorial, considerando-se o desvio da frequência amostragem inerente do hardware. Os métodos são implementados em um núcleo ARM TM4C1294, fazendo utilização de Transformadas Discretas de Fourier (DFT) para se obter magnitude e fase. O foco deste trabalho é a comparação e seleção do melhor método para ser embarcado em Unidades de Medição Fasorial (PMUs). Os resultados são mostrados através do TVE - Total Vector Error, indicado pela norma IEEE C37.118.1.

Keywords: PMU; DFT; frequency estimation; ARM; oscillator frequency; PPS; variable sampling-interval.

Palavras-chaves: PMU; DFT; estimação de frequência; ARM; frequência do oscilador; PPS; período de amostragem variável.

1. INTRODUÇÃO

O perfil dinâmico da demanda de energia elétrica exige cada vez mais controle e monitoramento do Sistema Elétrico de Potência (SEP). Obter a estabilidade e segurança do sistema, mesmo em condições de operação extrema, pode ser considerado como um dos maiores desafios no que se refere ao gerenciamento de um SEP. No cenário apresentado, as medições de sincrofasores, obtidas através das *Phasor Measurement Units* (PMUs), têm destaque como uma das mais promissoras tecnologias para a otimização, controle e operação dos SEPs (VON MEIER, 2017).

As técnicas de medição fasorial sincronizada, introduzidas pela primeira vez em meados da década de 80, são hoje um dos principais elementos de avaliação da condição de grandes sistemas de energia, onde a presença de gerações distribuídas é cada vez maior. A PMU, responsável por fornecer estimação de frequência da rede e medições fasoriais síncronas de diferentes pontos do sistema, em uma alta taxa, vem sendo amplamente utilizada no monitoramento,

proteção e controle de sistemas elétricos. Em geral, o sinal de *Pulse Per Second* (PPS), fornecido pelo *Global Positioning System* (GPS), é utilizado como fonte de sincronismo, possibilitando a avaliação da defasagem entre os fasores de quaisquer pontos do sistema. (Phadke, 2002)

A norma C37.118.1-2011 (IEEE C37.118, 2011) traz as definições de sincrofasores, e os mínimos requisitos necessários, para sistemas operando em condições dinâmicas e em regime permanente. No entanto, os padrões IEEE discorrem apenas sobre o uso de PMUs em níveis de transmissão de energia elétrica, isto é, ainda não existem normas sobre medições fasoriais síncronas no âmbito de distribuição, onde os sinais contêm maior quantidade de harmônicos e distorções devido à ruído. Portanto, os algoritmos de estimação embarcados nas PMUs devem possuir alto grau de robustez, de forma a prover medições de magnitude, fase e frequência com alta precisão e acurácia, mesmo no cenário apresentado (von Meier et al., 2017).

Um ponto crucial no uso de PMUs convencionais é seu alto custo comercial, o que inviabiliza sua aplicação em grande escala. Entretanto, com o avanço da tecnologia, dispositivos de medição fasorial síncrona como os *Frequency Disturbance Recorders* (FDRs) (Wang et al., 2007) e as micro-PMUs (uPMU) (Von Meier et al., 2014), tornam

* Os autores deste trabalho querem agradecer a Universidade Federal de Juiz de Fora, CAPES, CNPQ, FAPEMIG e INERGE pelo suporte a essa pesquisa. Também agradecem ao auxílio financeiro parcial da Lupa Tecnologia.

possível o monitoramento, dado o baixo custo do *hardware* exigido em sua construção.

Diferentes métodos podem ser aplicados na obtenção da frequência e dos fasores de um sistema elétrico de potência, a partir das formas de onda de tensão e corrente. Os métodos mais utilizados são os baseados em algoritmos da Transformada Discreta de Fourier (do inglês, Discrete Fourier Transform - DFT). Entretanto, uma queda em sua precisão e exatidão ocorre em condições dinâmicas, isto é, variações em rampa na frequência ou modulação de fase, ou frequência *off-nominal* (Macii et al., 2012).

Contudo, não só os erros produzidos pelos métodos de estimação devem ser estudados. Uma vez implementados em *hardware* deve-se analisar quais impactos e desvios podem ser introduzidos devido a utilização de um processador com recursos limitados. Como a estimação de sincrofasores possui uma referência de tempo comum, as estampas de tempo introduzidas em cada medição, possibilita o alinhamento e análise de determinadas grandezas do sistema em diferentes locais.

A referência de tempo é obtida através do PPS gerado por módulos GPS. Contudo, entre as bordas de subida ou descida do PPS, o *hardware* depende de uma fonte de *clock* local para a geração da frequência de amostragem. Como cada dispositivo possui uma fonte de *clock* diferente, diferentes desvios são observados na amostragem em relação ao PPS. Neste sentido, o presente trabalho apresenta a comparação de duas estratégias de sincronização das fases utilizando o microprocessador TM4C1294.

O restante do trabalho está dividido da seguinte maneira: a Seção II apresenta a descrição da DFT implementada e sugerida pela norma IEEE C37.118; a Seção III mostra os erros causados pelo desvio no período de amostragem; a Seção IV introduz os algoritmos de correção da frequência de amostragem; a Seção V mostra os resultados obtidos; e, finalmente, a Seção VI contém as conclusões do trabalho.

2. ALGORITMO DE ESTIMAÇÃO FASORIAL PARA PMUS

A norma IEEE C37.118.1-2011 determina a utilização da DFT com uma janela específica no processo de estimação do fasor referente à frequência fundamental de um SEP. A parametrização dessa janela depende da classe de aplicação da PMU. As duas classes existentes são: classe P (Proteção), para aplicações que exigem rápida computação e não requerem complexos processos de filtragem, e a classe M (Medição), a qual refere-se a aplicações que não necessitam de computação extremamente rápida, mas exigem maior processamento, tais como medições analíticas, aplicadas no monitoramento de SEPs.

A equação (1) descreve a estimação fasorial para 60Hz.

$$X[i] = \frac{\sqrt{2}}{\sum_{k=-\alpha}^{\alpha} W[k]} \times \sum_{k=-\alpha}^{\alpha} x[i+k]W[k]e^{-j[i+k]\Delta t\omega_0} \quad (1)$$

em que, $\alpha = \frac{N}{2}$, $x[i]$ é a i -ésima amostra do sinal de tensão ou corrente, $\hat{X}[i]$ é o fasor estimado no instante $i\Delta t$, ω_0 é a frequência fundamental em rad/s e $W[k]$ é uma janela aplicada à DFT de modo a melhorar sua precisão.

A partir do cálculo do módulo e do ângulo do número complexo $X[i]$, obtém-se a magnitude e a fase do componente fundamental para o sinal analisado. O vetor de coeficientes da janela $W[k]$, para PMUs do tipo M, pode ser obtido através de (2).

$$W[k] = \frac{\sin(2\pi \frac{2F_{fr}}{F_{ams}} k)}{2\pi \frac{2F_{fr}}{F_{ams}} k} h[k] \quad (2)$$

em que, $h[k]$ é a Janela de Hamming (Mitra and Kuo, 2006). Para uma taxa de reporte de $F_S = 60\text{Hz}$ e equipamentos classe M, a norma define: $N = 96$ amostras, frequência de amostragem $F_{ams} = 1440\text{Hz}$ e frequência de referência do filtro passa-baixas $F_{fr} = 10.320\text{Hz}$.

Aplicando a DFT descrita em (1), a magnitude e a fase do fasor em 60Hz são obtidas. No entanto, algumas correções devem ser aplicadas à fase de modo a se obter o sincronismo temporal entre as medições de várias PMUs, de acordo com o PPS. Mais detalhes sobre estas correções podem ser conferidos na seção a seguir.

3. ANÁLISE DO ERRO NO PERÍODO DE AMOSTRAGEM

Em aplicações em *hardware*, um *timer* é utilizado para contar os pulsos de *clock* e gerar os disparos do conversor Analógico Digital (A/D) de acordo com a frequência de amostragem. Ou seja, a interrupção do *timer* dispara uma requisição para a conversão do A/D, gerando uma nova amostra. A interrupção do *timer* acontece quando a contagem de ciclos de *clock* chega a um valor de referência previamente configurado. Este valor pode ser dado, teoricamente, por:

$$N = T \times CLK \quad (3)$$

onde N é o número de pulsos de *clock* entre amostras, T é o período de amostragem desejado, e CLK é a frequência do *clock* utilizado pelo microcontrolador.

Idealmente, o *timer* contará até N . Porém, em implementações reais, o contador do *timer* só assume valores inteiros, enquanto que N é normalmente um número fracionário. Essa diferença entre o número fracionário N e os valores inteiros mais próximos (N^+ e N^-) pode ser expressa como:

$$PF = N - \text{Floor}(N) \quad (4)$$

onde $\text{Floor}(\cdot)$ é a função que aproxima o valor de entrada para o valor inteiro mais próximo menor que N . Com isso temos também que $N^- = \text{Floor}(N)$ e $N^+ = N^- + 1$.

Na prática o *timer* pode ser configurado para contar até N^+ ou N^- , o que gera um erro no intervalo de amostragem proporcional a PF , que é acumulado com o tempo. A fim de ilustrar esse erro, foi simulada em MATLAB a estimação fasorial pela DFT utilizando os períodos de amostragem referentes a N^+ e N^- , no caso em que o *clock* nominal do microcontrolador é de 120MHz. Os resultados da estimação da fase estão representados na Figura 1.

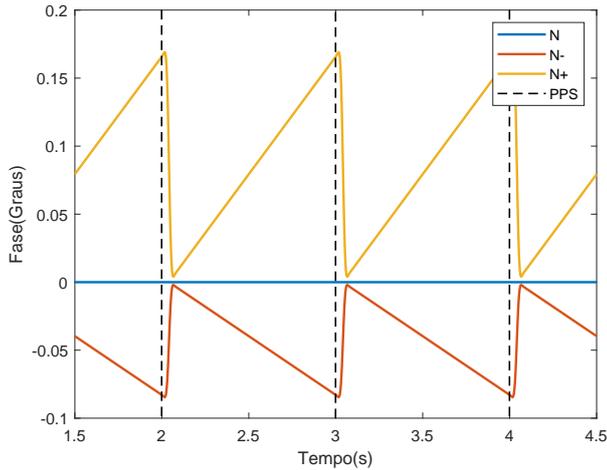


Figura 1. Simulação da estimativa fasorial com erro no período de amostragem.

Como pode ser observado no gráfico da Figura 1, quando o período de amostragem não é exato devido à utilização do valor truncado na contagem do *timer*, a fase apresenta uma variação linear. Utilizando a resincronização no PPS, é possível fazer com que esse erro não cresça indefinidamente.

Como algumas técnicas utilizadas em PMU, a frequência é obtida através da derivada da fase, os resultados da estimativa de frequência também apresentam erros como mostrado na Figura 2.

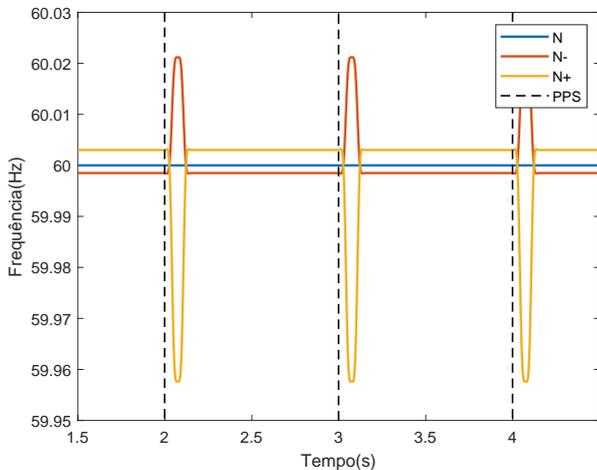


Figura 2. Simulação da estimativa de frequência com erro no período de amostragem.

Do ponto de vista da amostragem, a Figura 3 mostra o efeito sobre as amostras do sinal de entrada, retratando o efeito do erro do período de amostragem.

Na Figura 3 caso a frequência de amostragem fosse ideal a amostra de número 1441 deveria estar posicionada, no tempo, exatamente sobre o PPS. No caso de uma frequência de amostragem truncada, quando se utiliza N+ ou N- como inteiros, a amostra 1441 pode estar localizada antes ou depois do PPS, efeito claro da propagação da dilatação ou contração do período de amostragem.

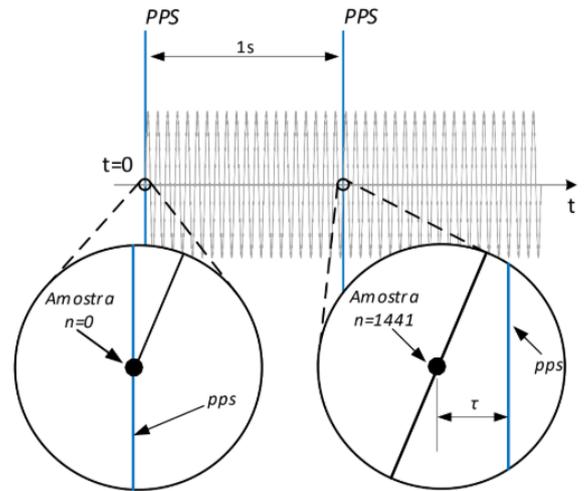


Figura 3. Desvio da frequência de amostragem em hardware.

4. MÉTODOS DE ESTIMAÇÃO

Nesta seção serão abordados os dois métodos implementados para a correção do erro na estimativa fasorial causado pelo período de amostragem não ideal, inerente dos hardwares de aquisição e processamento de sinais embarcados nas PMUs.

Ambos os métodos implementados utilizam como ponto chave o monitoramento do *clock* real do microcontrolador. Isso é possível graças a referência externa comum a todas as unidades de medição fornecida pelos módulos GPS. Tendo estimada a frequência real do microprocessador, uma correção, seja na fase resultante ou na frequência de amostragem, pode ser aplicada corrigindo assim os erros na estimativa fasorial. Nas próximas seções serão apresentados os métodos de correção aplicáveis a estimativa de sincrofasores.

Após serem aplicadas as devidas correções na estimativa de fase, em ambos os métodos, é realizada uma etapa de filtragem, utilizando um Filtro Média Móvel com janela do tamanho de um ciclo da frequência fundamental.

4.1 Método por Estimativa do Erro da Fase Estimada

Apresentado em (Aleixo et al., 2018) e (Aleixo et al., 2020) o método se baseia na estimativa do erro da fase obtida pela DFT, devido ao valor truncado de contagens do *timer* gerador da frequência de amostragem. Com o valor de desvio em graus estimado, soma-se este valor a fase resultante da DFT.

Em aplicações práticas da DFT para estimativa de sincrofasores, o PPS provido pelo sistema GPS oferece uma referência temporal. Contudo, devido ao pequeno desvio da frequência de amostragem, haverá uma discrepância no último período de amostragem entre duas bordas do PPS, como já ilustrado pela Figura 3. O valor de τ é a soma dos erros no período de amostragem gerados a cada amostra acumulado entre dois PPS. Esse erro gerado a cada amostra é a diferença entre o período de amostragem

ideal (T) e o período de amostragem T^- referente a N^- clocks, que pode ser obtido de PF da seguinte forma:

$$erro_T = T - T^- = \frac{N - N^-}{CLK} = \frac{PF}{CLK} \quad (5)$$

O erro na estimação fasorial ($erro_\theta$) em graus em uma única amostra feita utilizando o período T^- pode ser calculado a partir de $erro_T$ da seguinte forma:

$$erro_\theta = erro_T \times f_0 \times 360 \quad (6)$$

onde f_0 é a frequência nominal do sistema. O valor de $erro_\theta$ é utilizado para gerar a correção a ser aplicada ao ângulo de fase estimado pela DFT.

A correção final aplicada é dada por θ e a fase corrigida é dada por:

$$\phi_{corrigido} = \phi + \theta = \phi + \theta_1 + \theta_2 \quad (7)$$

em que θ_1 é uma compensação incrementada a cada amostra entre dois PPS e θ_2 é a compensação em graus referente ao erro acumulado do início da estimação fasorial até o momento do último PPS. A parcela da correção θ_1 é o erro na estimação fasorial ($erro_\theta$) acumulado desde o último PPS, e é dada por:

$$\theta_1 = -erro_\theta \times n \quad (8)$$

onde n é o número de amostragens feitas desde o último PPS. Esta correção evita com que o erro de fase se acumule entre dois PPS. O valor de θ_2 é a soma dos erros causados por $erro_T$ desde o início da estimação. Seu valor é incrementado a cada PPS com o erro acumulado de todas as amostras feitas desde o último PPS, e é dado por:

$$\theta_2 = \theta_2 + \theta_1 \times F_{ams} \quad (9)$$

Essa correção tem como objetivo acumular o erro causado pela diferença entre o período de amostragem ideal e o real desde o início da estimação fasorial. Como o valor do *clock* do microprocessador varia com o tempo, o erro no período de amostragem é diferente a cada PPS, logo deve ser acumulado afim de que a informação do erro nos PPS anteriores não se perca.

A correção θ , composta das duas parcelas descritas anteriormente, é somada ao sinal de fase. A Figura 4 ilustra o funcionamento do método quando a estimação fasorial pela DFT é realizada por um microcontrolador, com *clock* nominal de 120MHz e utilizando o período de amostragem referente a N^- .

Como pode ser percebido, sem a correção θ , o erro no calculo da fase aumentaria indefinidamente, já com a aplicação da correção o erro permanece em torno de zero. Vale a pena ressaltar a função das duas parcelas da correção, θ_2 evita o crescimento indefinido e θ_1 corrige o crescimento entre dois PPS consecutivos.

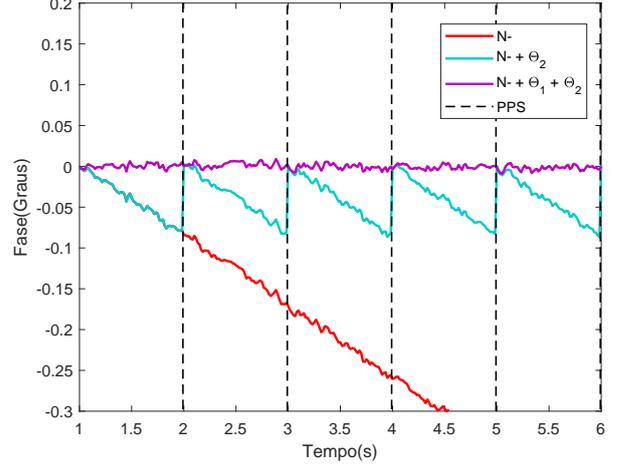


Figura 4. Simulação da correção aplicada à fase.

4.2 Método por Período de Amostragem Variável

O segundo método implementado consiste em alternar entre N^- e N^+ afim de se reduzir ao máximo o erro τ . Ou seja, a cada interrupção do *timer* de amostragem, seu valor de contagens final é alterado. Esta abordagem foi concebida em Yao et al. (2018). Entre dois PPS, os valores de N^+ e N^- são selecionados seguindo o seguinte critério:

$$N_k = \begin{cases} N^-, & v_k/k \geq PF \\ N^+, & v_k/k < PF \end{cases} \quad (10)$$

onde v_k é a variável de controle que conta o número de vezes em que N^+ foi selecionado, o que pode ser expresso da seguinte forma:

$$v_k = \begin{cases} v_k = v_{k-1} + 1, & \text{quando } N^+ \text{ é selecionado} \\ v_k = v_{k-1}, & \text{quando } N^- \text{ é selecionado} \\ v_k = 0, & \text{quando } k = 0 \end{cases} \quad (11)$$

Diferentemente da primeira abordagem, para evitar que seja necessária uma correção semelhante a θ_2 , nesse método a primeira amostra é sempre feita no mesmo instante que o PPS. Ou seja, o *timer* sempre é reinicializado de forma síncrona com o PPS, ao contrário do método por correção.

4.3 Cálculo da Frequência

Após aplicadas as correções, é feito o cálculo da frequência estimada. Este cálculo é feito através da derivada discreta da fase estimada, seguida de uma filtragem utilizando um Filtro Média Móvel. O Filtro Média Móvel utilizado na frequência estimada tem janela com tamanho de 4 ciclos da frequência fundamental. A frequência estimada é dada pela seguinte expressão:

$$f[k] = \frac{\phi_k - \phi_{k-1}}{T} \quad (12)$$

4.4 Monitoramento do Clock

Como visto anteriormente, PF pode ser calculado a partir de (4). Idealmente, o *clock* do microcontrolador é igual ao seu valor nominal e PF é constante. Porém, na realidade, o *clock* do microcontrolador tende a variar, o que pode diminuir a precisão dos métodos de estimação de fase. O ideal é monitorar o valor real do *clock* e atualizar o valor de PF . Pelo fato do sinal do PPS possuir uma precisão de 100 ns , ele pode ser usado como referência para o cálculo do *clock*.

Para realizar o cálculo do *clock* pode ser utilizado um *timer*, onde a cada PPS é feita a leitura do mesmo, e calculada a variação no seu valor. Considerando que y é a número de bits do *timer*, t_0 o valor do *timer* no instante do PPS anterior, t_1 o valor do *timer* no instante do novo PPS e G o número de vezes em que o *timer* reiniciou entre os dois PPS, o *clock* pode ser calculado da seguinte forma:

$$CLK = 2^y \times G - t_0 + t_1 \quad (13)$$

Dessa forma é possível reduzir significativamente o impacto da variação do *clock* na estimação de fase.

5. IMPLEMENTAÇÃO EM HARDWARE

Neste trabalho foi utilizado um núcleo ARM TM4C1294. Este microprocessador opera a uma frequência de *clock* de 120MHz e possui ADCs de 12 bits.

O sinal é inserido analogicamente, e quando há uma interrupção causada pelo *timer* responsável pela amostragem, é convertido pelo periférico de ADC. Na conversão é utilizado o recurso de *oversampling* via *hardware*, que faz 64 conversões e retorna a média das mesmas, dessa forma reduzindo o ruído do sinal. Este recurso causa um atraso na leitura do sinal, que pode ser medido e corrigido posteriormente.

O primeiro passo da implementação foi a utilização do sinal do PPS como uma interrupção externa, configurada para disparar sempre que fosse detectada uma borda de subida do PPS. Dessa forma tem-se a referência temporal externa para o *hardware* de processamento.

Para gerar o período de amostragem foi utilizado um *timer*, em que a sua interrupção gera o *trigger* para a conversão do ADC. Isso acontece sempre que sua contagem atinge o valor N_k , para o caso do método por período de amostragem variável, ou N^- para o caso do método por correção da fase estimada.

6. RESULTADOS

Para avaliar o desempenho dos métodos de estimação fasorial, foi utilizado um sinal senoidal com frequência de 60Hz conectado ao ADC do TM4C1294. O erro na estimação fasorial causado pelo desvio no período de amostragem quando são usados N^- ou N^+ *clocks* no *timer* pode ser observado na Figura 5 e o erro na estimação de frequência podem ser observados na Figura 6.

Afim de comparar os métodos apresentados, foi coletado um sinal da fase estimada por cada método. Os sinais de

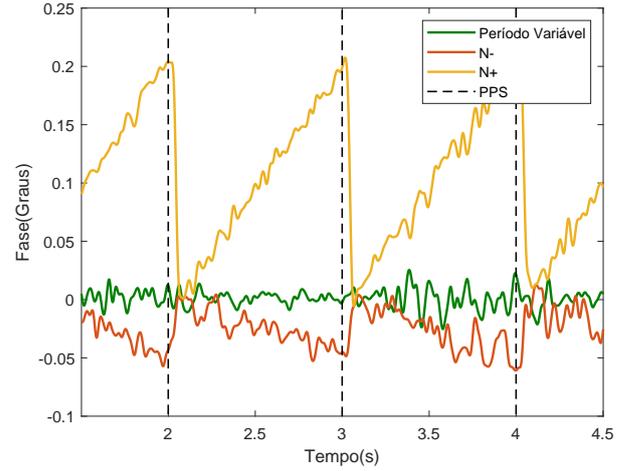


Figura 5. Ângulos de fase estimada com e sem correção.

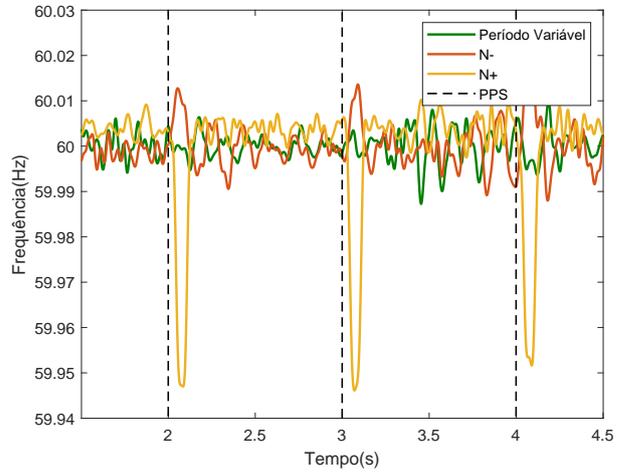


Figura 6. Frequência estimada com e sem correção.

fase estão representados na Figura 7 e o histograma dos mesmos na Figura 8. Foram calculadas também as frequências estimadas por cada algoritmo, que estão representados na Figura 9.

O parâmetro utilizado para comparar os métodos foi o TVE (Total Vector Error) definido em (IEEEC37.118, 2011), que é dado pela seguinte equação:

$$TVE = \sqrt{\frac{(\hat{X}_r - X_r)^2 + (\hat{X}_i - X_i)^2}{X_r^2 + X_i^2}} \quad (14)$$

Vale observar que como o objetivo deste trabalho é analisar apenas a estimação fasorial, a estimação de magnitude foi considerada ideal no cálculo do TVE como em Zhan et al. (2015). O gráfico do TVE calculado a cada amostra dos sinais coletados está representado na Figura 10.

Na Tabela 1 apresenta os valores do TVE para os dois métodos apresentados.

Outro parâmetro utilizado para comparar os métodos foi a quantidade de processamento necessária em cada método. Para isso foi calculada a quantidade de somas e produtos

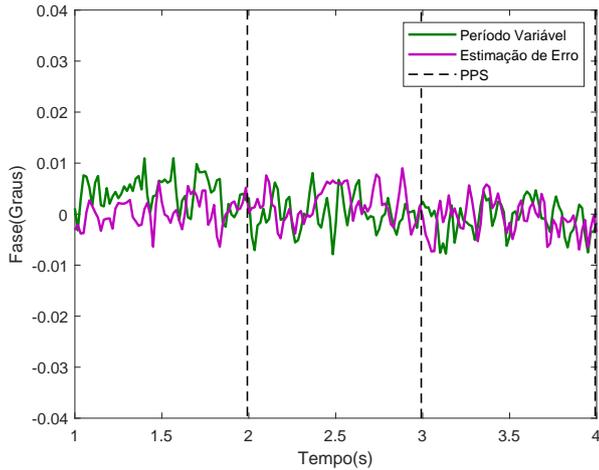


Figura 7. Ângulos de fase estimada utilizando os dois métodos de correção.

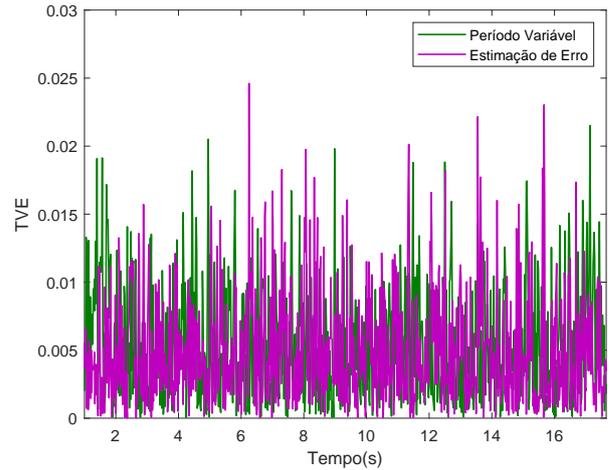


Figura 10. TVE dos ângulos de fase a cada amostra realizados por cada método a cada PPS. Estes valores estão listados na Tabela 2.

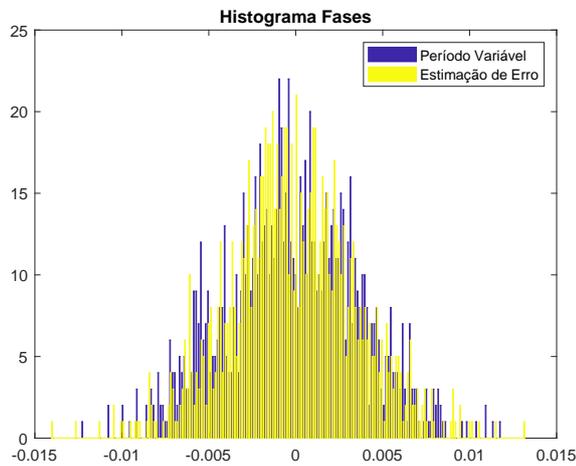


Figura 8. Histograma dos ângulos de fase estimada utilizando os dois métodos de correção.

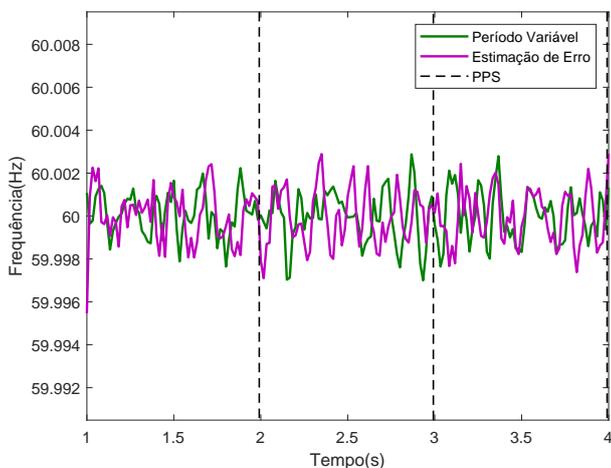


Figura 9. Frequência estimada utilizando os dois métodos de correção.

Tabela 1. TVE

Método	TVE máximo (%)	TVE 95° percentil (%)	TVE médio (%)
Estimação de Erro	0.0246	0.0125	0.005
Período Variável	0.0215	0.0127	0.0054

Tabela 2. Somas e Produtos

Método	Somas	Produtos
Estimação de Erro	4325	1445
Período Variável	1444	1442

7. CONCLUSÃO

Este trabalho apresenta a implementação de dois possíveis métodos de estimação fasorial aplicáveis em PMUs. São discutidos os erros inerentes dos osciladores internos dos hardwares de aquisição e duas formas diferentes de correção são estudadas. Os valores de ângulo de fase estimados por ambas abordagens são apresentados e comparados, onde nota-se uma equivalência do ponto de vista de precisão das estimativas. Isso pode ser observado a partir da Tabela 1, sendo que a norma IEEE C37.118 (2011) sugere um TVE máximo de 1%.

Já do ponto de vista de esforço computacional, a metodologia que utiliza o período de amostragem dinâmico se mostra consideravelmente mais rápida, colocando este algoritmo como a melhor opção, reduzindo os requisitos de processamento.

REFERÊNCIAS

- Aleixo, R., Silva, L., Luiz, M., Sena, G., Duque, C., and Ribeiro, P. (2018). Um método de estimação de frequência para pmus utilizando filtro savitzky-golay. doi:10.20906/CPS/CBA2018-0069.
- Aleixo, R.R., Silva, L.R., Duque, C.A., and Lima, M.A. (2020). Micro-pmu based on savitzky-golay filter. *IET Generation, Transmission & Distribution*, 14(11), 2092–2099.

- IEEE C37.118 (2011). Ieee standards for synchrophasor measurements for power systems - ieee std c37.118.1-2011.
- Macii, D., Petri, D., and Zorat, A. (2012). Accuracy analysis and enhancement of dft-based synchrophasor estimators in off-nominal conditions. *IEEE transactions on Instrumentation and Measurement*, 61(10), 2653–2664.
- Mitra, S.K. and Kuo, Y. (2006). *Digital signal processing: a computer-based approach*, volume 2. McGraw-Hill New York.
- Phadke, A.G. (2002). Synchronized phasor measurements—a historical overview. In *IEEE/PES transmission and distribution conference and exhibition*, volume 1, 476–479. IEEE.
- Von Meier, A., Culler, D., McEachern, A., and Arghandeh, R. (2014). Micro-synchrophasors for distribution systems. In *ISGT 2014*, 1–5. IEEE.
- von Meier, A., Stewart, E., McEachern, A., Andersen, M., and Mehrmanesh, L. (2017). Precision micro-synchrophasors for distribution systems: A summary of applications. *IEEE Transactions on Smart Grid*, 8(6), 2926–2936.
- VON MEIER, A.e.a. (2017). Precision micro-synchrophasors for distribution systems: A summary of applications. *IEEE Transactions on Smart Grid*, 8(6), 2926–2936.
- Wang, L., Burgett, J., Zuo, J., Xu, C.C., Billian, B.J., Conners, R.W., and Liu, Y. (2007). Frequency disturbance recorder design and developments. In *2007 IEEE Power Engineering Society General Meeting*, 1–7. IEEE.
- Yao, W., Zhan, L., Liu, Y., Till, M.J., Zhao, J., Wu, L., Teng, Z., and Liu, Y. (2018). A novel method for phasor measurement unit sampling time error compensation. *IEEE Transactions on Smart Grid*, 9(2), 1063–1072.
- Zhan, L., Liu, Y., Culliss, J., Zhao, J., and Liu, Y. (2015). Dynamic single-phase synchronized phase and frequency estimation at the distribution level. *IEEE Transactions on Smart Grid*, 6(4), 2013–2022.