

Conversor SEPIC-Buck Modificado com Ampla Atenuação de Tensão e Maior Ciclo de Trabalho

Caio M. A. Luz, Pedro H. Camargos, Wéllington B. Rodrigues, Audrei Silva, Enio R. Ribeiro

Universidade Federal de Itajubá
Av. BPS, 1303 - B. Pinheirinho
37500-903 Itajubá-MG, Brasil

(caiomeiramaral@hotmail.com, pedro.camargos.eng@gmail.com, welingtonborsato@gea.inatel.br, audreiesilva01@gmail.com, enio.k@unifei.edu.br)

Abstract: This paper presents an adaptation in the structure of the SEPIC-buck converter. This change consists in replacing one of the converter capacitors by a structure known as switched capacitor. After performing a mathematical analysis, it has been shown that the converter can offer a greater attenuation to the input voltage with higher duty-cycles when compared to other similar converters. This adaptation does not cause stress of voltage and current over the switch and other semiconductors. The modified SEPIC-Buck converter was evaluated by a computational way and, simulations results validate its equations and operation modes.

Resumo: Esse artigo apresenta uma modificação na estrutura do conversor SEPIC-buck. A alteração é realizada por meio da substituição de um dos capacitores do conversor por uma estrutura conhecida como capacitor comutado. Mediante a análise matemática, verificou-se uma maior capacidade de atenuação da tensão de entrada, com a operação de ciclos de trabalhos mais elevados, quando comparado com outras estruturas de conversão similares. A modificação proposta não acarreta em adição nos esforços de tensão e corrente do interruptor e dos demais elementos semicondutores. O conversor SEPIC-Buck modificado foi avaliado por meio computacional e os resultados de simulação validam seu equacionamento e modos de operação.

Keywords: DC-DC Step-Down Converter, Graft Scheme, Modified SEPIC-Buck, Switched capacitor.

Palavras-chaves: Capacitor comutado, Conversor CC-CC abaixador, Graft Scheme, SEPIC-Buck modificado.

1. INTRODUÇÃO

Em aplicações tais como acionamento de LEDs (Kim and Terschak, 2015), reguladores de tensão para microprocessadores (Gu and Zhang, 2014), equipamentos de telecomunicação (Kalpana, 2016), carregadores de baterias (Şanal et al., 2016), dentre outras, se faz necessária uma maior atenuação da tensão de entrada dos conversores CC/CC (Axelrod et al., 2008; Wei et al., 2003). Isso exigirá razões cíclicas baixas na maioria dos conversores tornando-os inviáveis para essas aplicações. Isso ocorre porque os sinais de comando reais, utilizados nos disparos dos interruptores, possuem taxas de variações dv/dt e di/dt finitas (Wei et al., 2003). Além disso, a implementação de circuitos de comando que permitem obter razões cíclicas muito baixas e/ou altas apresenta custo e complexidade elevados (Tofoli et al., 2015).

Uma possível solução para lidar com esse problema é por meio do conversor *buck* intercalado ou entrelaçado, na qual é possível a conexão de duas ou mais células para aumentar os níveis de corrente e, conseqüentemente, potência (Schittler et al., 2013). Nesse caso, os interruptores são acionados por pulsos de comando defasados de $360^\circ/N$, onde N é o número de células. Embora o conversor apresente uma pequena oscilação da corrente de entrada, o ganho estático em modo de condução contínua (MCC) continua idêntico ao do conversor *buck*, não sendo possível obter taxas de conversão muito reduzidas.

O conversor *buck* entrelaçado com ciclo de trabalho estendido emprega um capacitor adicional em relação ao *buck* entrelaçado (Jang et al., 2006). Essa alteração permite que o ganho estático resultante seja reduzido à metade. Contudo, ainda é necessário pequenos ciclos de trabalho para alcançar uma reduzida taxa de conversão. Além disso, observa-se que os esforços de tensão nos interruptores apresentam um aumento significativo.

Pode-se obter um ganho ainda menor, em conjunto com menores esforços de tensão nos semicondutores, por meio do conversor *buck* quadrático (Chen et al., 2010). Todavia, verifica-se a necessidade de cinco interruptores controlados tornando a estrutura mais complexa e menos robusta.

O trabalho apresentado por Cosetin et al. (2012) introduz o conversor SEPIC-*buck*. Essa nova topologia consiste na conexão em cascata dos conversores SEPIC e *buck*. Nesse aspecto, haverá a desvantagem de dois interruptores conforme abordado no parágrafo anterior. Entretanto, para lidar com esse problema, o autor utiliza a técnica *Graft Scheme* (Wu and Chen, 1998), na qual o conversor passa a contar com apenas um interruptor.

A principal finalidade do conversor SEPIC-*buck* consiste em atenuar a tensão de entrada com uma ampla taxa de conversão. Entretanto, o autor limita-se a análise em modo de condução descontínua (MCD). Em de Oliveira et al. (2019) realiza-se o estudo da mesma topologia considerando o MCC.

O conversor SEPIC-Buck apresenta avanços importantes em relação as topologias anteriores, principalmente em relação ao controle, pois, possui apenas um interruptor controlável. Porém, as aplicações que exigem elevadas atenuações da tensão de entrada, requerem pequenos ciclos de trabalho e isso pode interferir no adequado funcionamento do conversor, além de aumentar os esforços de tensão e corrente em seu interruptor. Diante o exposto, esse artigo visa realizar uma adaptação no conversor SEPIC-buck operando em MCC. A alteração consiste na substituição de um dos capacitores do conversor por uma estrutura conhecida como capacitor comutado, composta por três diodos e dois capacitores. Essa modificação permite aumentar a atenuação da tensão de entrada não requerendo que o conversor funcione com ciclos de trabalho diminutos. O conversor modificado apresenta um menor esforço de tensão e corrente no interruptor e nos diodos em comparação com o SEPIC-buck convencional.

2. CONCEPÇÃO DO CONVERSOR MODIFICADO

2.1 Conversor SEPIC-buck

Na Fig. 1 (a) é apresentada a estrutura em cascata constituída pelos conversores SEPIC e Buck na qual observa-se a presença de dois interruptores, S e S₂, que compartilham um nó em comum. Da teoria do *Graft Scheme* (Wu and Chen, 1998), o interruptor S₂ pode ser substituído pelos diodos D_a e D_b, conforme exposto na Fig. 1 (b).

Ao analisar a topologia da Fig. 1 (b) verifica-se que o diodo D_a é redundante, pois, o sentido da corrente que flui nesse dispositivo sempre será o mesmo. Sendo assim, para reduzir o número de componentes e, consequentemente, as perdas, o diodo D_a pode ser eliminado sem comprometer o funcionamento da estrutura, conforme ilustrado na Fig. 1 (c).

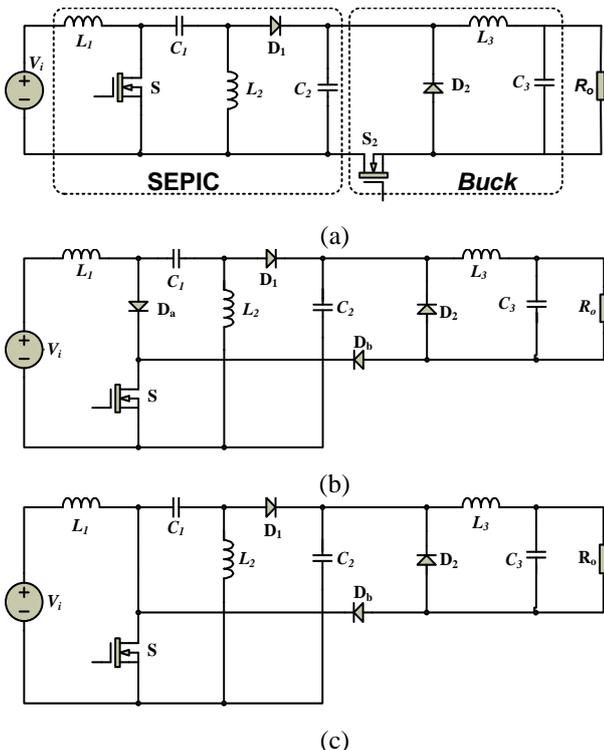


Fig. 1 - Concepção do conversor SEPIC-buck.

2.2 Estrutura do capacitor comutado

A Fig. 2 (a) apresenta uma estrutura composta por três diodos e dois capacitores. Essa topologia funciona como um capacitor comutado quando inserido em conversores CC-CC (Axelrod et al., 2008). Em outras palavras, no primeiro estágio, Fig. 2 (b), quando o interruptor do conversor está acionado, os capacitores se descarregam em paralelo. Por outro lado, no segundo estágio, Fig. 2 (c), com o interruptor bloqueado, os capacitores se carregam em série. Considerando o que foi exposto, toma-se o conversor SEPIC-Buck, visto na Fig. 1 (c), e faz-se a substituição de seu capacitor C₁ pela topologia do capacitor comutado da Fig. 2 (a). O resultado dessa modificação é o conversor SEPIC-Buck proposto neste trabalho e representado na Fig. 3. Essa modificação permite uma maior atenuação da tensão de entrada. Essa característica será demonstrada nas próximas seções.

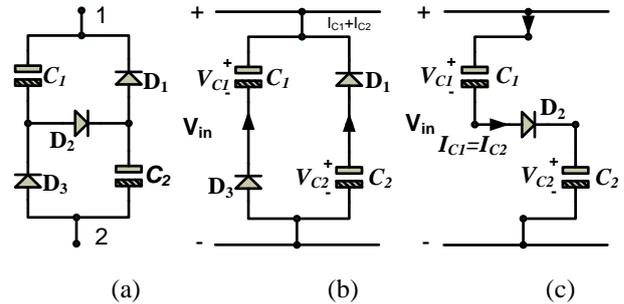


Fig. 2 - Topologia do capacitor comutado.

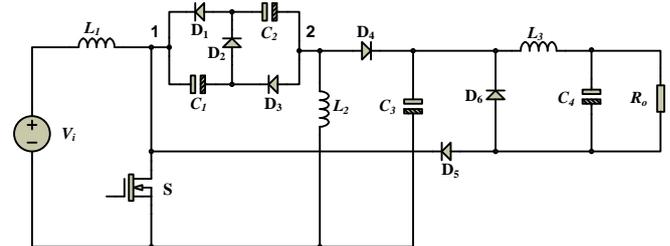


Fig. 3 - Conversor SEPIC-Buck com a modificação proposta.

3. SEPIC-BUCK MODIFICADO

Nessa seção será realizado o equacionamento do conversor da Fig. 3. Para tanto, considera-se a operação do conversor em MCC e em regime permanente. Além disso, admite-se que os elementos do estágio de potência são ideais.

3.1 Análise qualitativa

Para a análise do conversor, divide-se seu funcionamento em dois estágios. No primeiro, o interruptor S está acionado e no segundo está bloqueado, conforme detalhado a seguir.

- Primeiro estágio [t₀, t₁]: o interruptor S encontra-se acionado e o circuito equivalente é apresentado na Fig. 4. As correntes que fluem através dos indutores L₁, L₂ e L₃ crescem linearmente ao passo que os capacitores C₁, C₂, C₃ são descarregados, enquanto C₄ alimenta a carga R. É importante ressaltar que os capacitores C₁ e C₂ estão em paralelo e possuem o mesmo valor, isto é, C₁=C₂. Assim, a diferença de tensão, entre os pontos 1 e 2, é igual em

ambos capacitores, ou seja, $V_{C1}=V_{C2}=V_C$. Essa etapa termina quando o interruptor S é desligado.

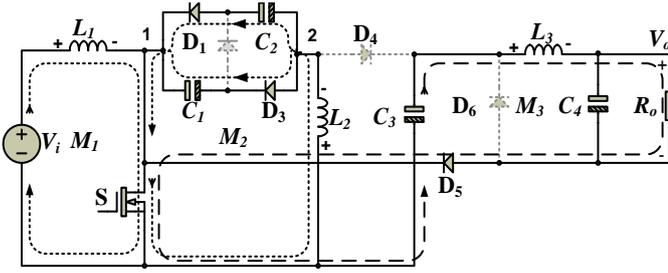


Fig. 4 - Operação do conversor SEPIC-Buck no primeiro estágio.

Aplicando a lei de Kirchhoff das tensões às malhas M_1 , M_2 e M_3 , conforme apresentado na Fig. 4, obtém-se, respectivamente, (1), (2) e (3).

$$V_i - L_1 \frac{dI_{L_1}(t)}{dt} = 0 \quad (1)$$

$$V_C - L_2 \frac{dI_{L_2}(t)}{dt} = 0 \quad (2)$$

$$V_{C3} - V_o - L_3 \frac{dI_{L_3}(t)}{dt} = 0 \quad (3)$$

As correntes instantâneas $I_{L1}(t)$, $I_{L2}(t)$ e $I_{L3}(t)$ fluem, respectivamente, através dos indutores L_1 , L_2 e L_3 ; V_C é a tensão entre os pontos 1 e 2 e V_{C3} é a tensão no capacitor C_3 .

O intervalo de tempo que define o primeiro estágio é dado por (4), onde D é o ciclo de trabalho e T_s é o período de comutação.

$$t_1 - t_0 = DT_s \quad (4)$$

- Segundo estágio $[t_1, t_2]$: o interruptor S encontra-se bloqueado e o circuito equivalente é apresentado na Fig. 5. Os indutores se descarregam através dos diodos D_4 e D_6 e os capacitores C_1 , C_2 e C_3 se carregam novamente. Nesse segundo estágio, observa-se que os capacitores C_1 e C_2 estão em série. Logo, a diferença de tensão entre pontos 1 e 2 é dada pela soma das tensões de ambos os capacitores, isto é, $V_{C,1-2}=V_{C1}+V_{C2}$. Entretanto, sabendo que $C_1=C_2$, tem-se $V_{C,1-2}=2V_C$.

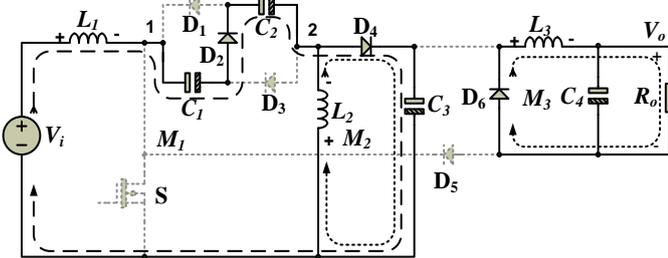


Fig. 5 - Operação do conversor SEPIC-Buck no segundo estágio.

Aplicando-se novamente a lei de Kirchhoff das tensões às malhas M_1 , M_2 e M_3 , e, considerando a Fig. 5, obtém-se, respectivamente, (5), (6), (7) e (8).

$$L_1 \frac{dI_{L_1}(t)}{dt} - V_i + V_{C1} + V_{C2} + V_{C3} = 0 \quad (5)$$

Conforme explicado, $V_{C,1-2}=V_{C1}+V_{C2}=2V_C$, dessa forma, pode-se reescrever a equação (5) da seguinte maneira.

$$L_1 \frac{dI_{L_1}(t)}{dt} - V_i + 2V_C + V_{C3} = 0 \quad (6)$$

$$L_2 \frac{dI_{L_2}(t)}{dt} + V_{C3} = 0 \quad (7)$$

$$L_3 \frac{dI_{L_3}(t)}{dt} + V_o = 0 \quad (8)$$

Nesse segundo estágio, o intervalo de tempo correspondente é dado por (9).

$$t_2 - t_1 = (1-D)T_s \quad (9)$$

A Fig. 6 apresenta as formas de ondas teóricas do conversor SEPIC-Buck modificado operando em MCC.

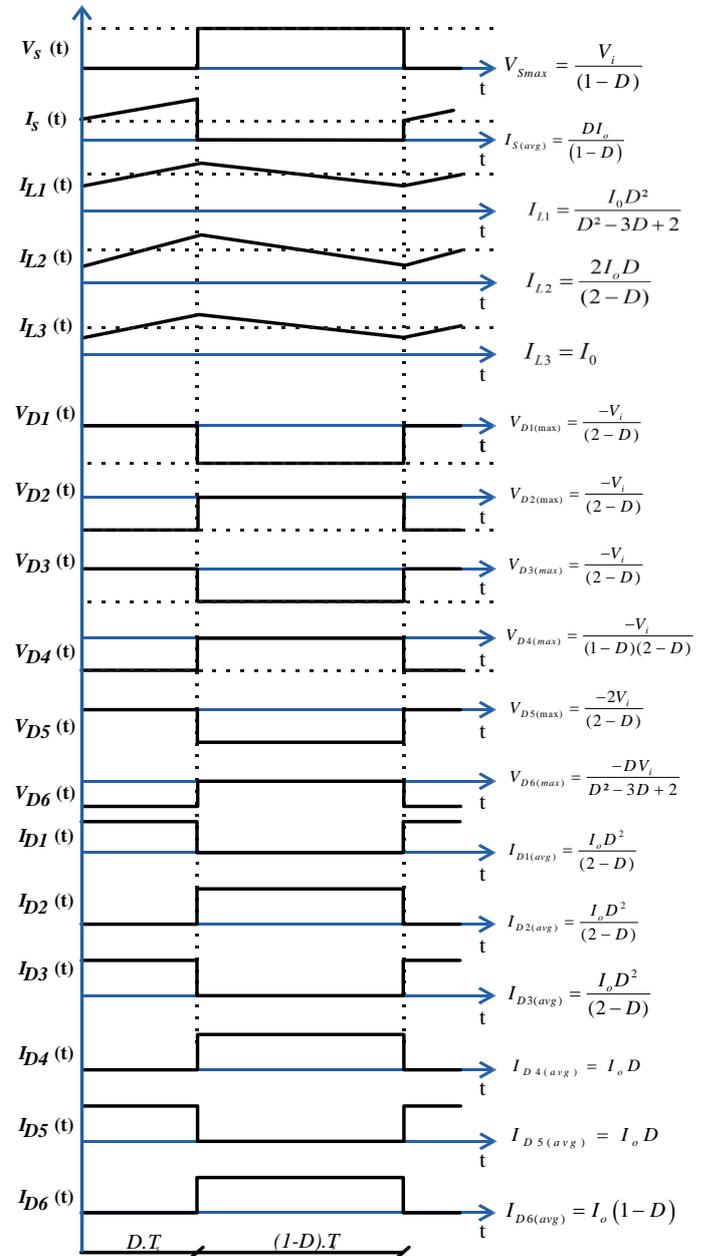


Fig. 6 - Formas de onda teórica.

3.2 Determinação do ganho estático

Durante o período de comutação T_s , as tensões médias nos indutores V_{L1} , V_{L2} e V_{L3} são nulas. Assim, pode-se escrever (10) a (12).

$$\frac{1}{T_s} \left[\int_{t_0}^{t_1} (V_i) dt + \int_{t_1}^{t_2} (V_i - 2V_C - V_{C3}) dt \right] = 0 \quad (10)$$

$$\frac{1}{T_s} \left[\int_{t_0}^{t_1} (V_C) dt + \int_{t_1}^{t_2} (-V_{C3}) dt \right] = 0 \quad (11)$$

$$\frac{1}{T_s} \left[\int_{t_0}^{t_1} (V_{C3} - V_0) dt + \int_{t_1}^{t_2} (-V_0) dt \right] = 0 \quad (12)$$

Substituindo (4) e (9) em (10), tem-se (13).

$$V_C = \frac{V_i - V_{C3}(1-D)}{2(1-D)} \quad (13)$$

Substituindo (4), (9) e (13) em (11) resulta (14).

$$V_{C3} = \frac{DV_i}{D^2 - 3D + 2} \quad (14)$$

Por fim, substituindo (4), (9) e (14) em (11) obtém-se a expressão do ganho estático, dada por (15).

$$G = \frac{V_0}{V_i} = \frac{D^2}{D^2 - 3D + 2} \quad (15)$$

O conversor pode operar tanto no modo elevador, quando $D > 0,666$, quanto no modo abaixador, quando $D < 0,666$. Entretanto, é importante ressaltar que devido à característica de (15), haverá um melhor desempenho do conversor quando o mesmo opera em modo abaixador. Isso pode ser constatado mediante a análise da Fig. 7, na qual realiza-se uma comparação do ganho estático de diversos conversores abaixadores. Evidencia-se que, para a faixa de conversão em que $D < 0,382$, o conversor SEPIC-Buck modificado apresenta uma maior capacidade de atenuação da tensão de entrada em relação aos demais.

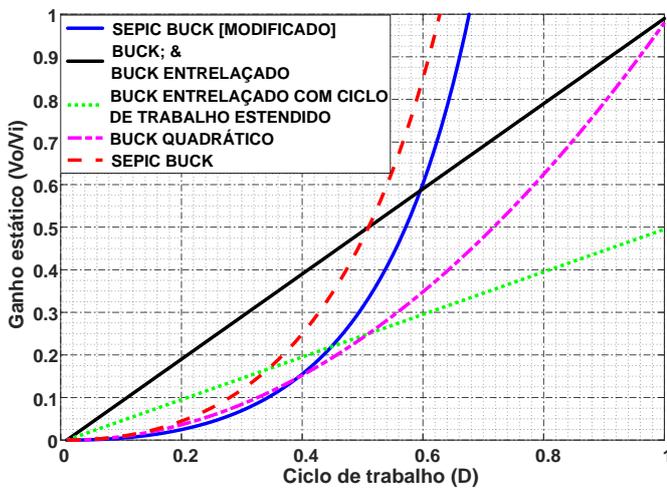


Fig. 7 - Curvas de ganho estático de diversos conversores.

3.3 Indutores

As indutâncias L_1 , L_2 e L_3 podem ser determinadas pela aplicação da lei de Kirchhoff das tensões (ou balanço de tensão) às malhas M_1 , M_2 e M_3 , respectivamente, produzindo (16), (17) e (18).

$$L_1 = \frac{DV_i}{f_s \Delta I_{L1}} \quad (16)$$

$$L_2 = \frac{DV_i}{(2-D)f_s \Delta I_{L2}} \quad (17)$$

$$L_3 = \frac{V_i D^2}{(2-D)f_s \Delta I_{L3}} \quad (18)$$

Nas expressões anteriores, $f_s = 1/T_s$ é a frequência de chaveamento e ΔI_{L1} , ΔI_{L2} e ΔI_{L3} são as oscilações pico a pico da corrente dos indutores L_1 , L_2 e L_3 , respectivamente.

3.4 Capacitores

Os capacitores podem ser determinados de acordo com as expressões (19) a (22), nas quais ΔV_{C1} , ΔV_{C2} e ΔV_{C3} são, respectivamente, as oscilações pico a pico das tensões dos capacitores C_1 , C_2 e C_3 .

$$C_1 = \frac{I_0 D^2}{(2-D)f_s \Delta V_{C1}} \quad (19)$$

$$C_2 = \frac{I_0 D^2}{(2-D)f_s \Delta V_{C2}} \quad (20)$$

$$C_3 = \frac{I_0 D}{f_s \Delta V_{C3}} \quad (21)$$

$$C_4 = \frac{V_0 d_1}{8f_s^2 \Delta V_{C4} L_3} \quad (22)$$

3.5 Semicondutores

O esforços de corrente e tensão, nos semicondutores, podem ser determinados tomando como base (23) a (43).

$$I_{S(avg)} = \frac{DI_o}{(1-D)} \quad (23)$$

$$I_{S(rms)} = I_o \sqrt{\frac{D}{(1-D)^2}} \quad (24)$$

$$V_{Smax} = \frac{V_i}{(1-D)} \quad (25)$$

$$I_{D1(avg)} = \frac{I_o D^2}{(2-D)} \quad (26)$$

$$I_{D1(rms)} = I_o D \sqrt{\frac{D}{(2-D)^2}} \quad (27)$$

$$V_{D1(max)} = \frac{-V_i}{(2-D)} \quad (28)$$

$$I_{D2(avg)} = \frac{I_o D^2}{(2-D)} \quad (29)$$

$$I_{D2(rms)} = I_o D \sqrt{\frac{D^2}{(1-D)(2-D)^2}} \quad (30)$$

$$V_{D2(max)} = \frac{-V_i}{(2-D)} \quad (31)$$

$$I_{D3(avg)} = \frac{I_o D^2}{(2-D)} \quad (32)$$

$$I_{D3(rms)} = I_o D \sqrt{\frac{D}{(2-D)^2}} \quad (33)$$

$$V_{D3(max)} = \frac{-V_i}{(2-D)} \quad (34)$$

$$I_{D4(avg)} = I_o D \quad (35)$$

$$I_{D4(rms)} = I_o \sqrt{\frac{D^2}{(1-D)}} \quad (36)$$

$$V_{D4(max)} = \frac{-V_i}{(1-D)(2-D)} \quad (37)$$

$$I_{D5(avg)} = I_o D \quad (38)$$

$$I_{D5(rms)} = I_o \sqrt{D} \quad (39)$$

$$V_{D5(max)} = \frac{-2V_i}{(2-D)} \quad (40)$$

$$I_{D6(avg)} = I_o (1-D) \quad (41)$$

$$I_{D6(rms)} = I_o \sqrt{(1-D)} \quad (42)$$

$$V_{D6(max)} = \frac{-DV_i}{D^2 - 3D + 2} \quad (43)$$

4. AVALIAÇÃO COMPUTACIONAL

4.1 Especificações e dimensionamento do conversor

O dimensionamento do conversor, para fins de simulação, utiliza as especificações apresentadas na Tabela 1. Por meio dessas especificações e do equacionamento da seção anterior

obtem-se o dimensionamento do conversor conforme ilustra a Tabela 2. Esses valores são usados para as simulações computacionais apresentadas na próxima seção.

Tabela 1 - Especificações do conversor SEPIC-buck modificado.

| Parâmetros | Valor |
|--------------------------------------|--|
| Tensão de entrada | $V_i = 150 \text{ V}$ |
| Tensão de saída | $V_o = 30 \text{ V}$ |
| Frequência de comutação | $f_s = 30 \text{ kHz}$ |
| Potência de saída nominal | $P_o = 150 \text{ W}$ |
| Ciclo de trabalho nominal | $D = 0,425$ |
| Oscilação de correntes nos indutores | $\Delta I_{L1} = 0,1 \text{ A}$ $\Delta I_{L2} = \Delta I_{L3} = 1 \text{ A}$ |
| Oscilação de tensão nos capacitores | $\Delta V_{C1} = \Delta V_{C2} = 5\% V_o$ $\Delta V_{C3} = \Delta V_{C4} = 1\% V_o$ |

Tabela 2 - Parâmetros dos componentes adotados na simulação.

| Modo de Condução Contínua | |
|---------------------------|-----------------------------------|
| Parâmetros | Especificação |
| Indutor L_1 | $L_1 = 21,2 \text{ mH}$ |
| Indutor L_2 | $L_2 = 1,35 \text{ mH}$ |
| Indutor L_3 | $L_3 = 573 \text{ } \mu\text{H}$ |
| Capacitor C_1 | $C_1 = 12,7 \text{ mF}$ |
| Capacitor C_2 | $C_2 = 12,7 \text{ } \mu\text{F}$ |
| Capacitor C_3 | $C_3 = 236 \text{ } \mu\text{F}$ |
| Capacitor C_4 | $C_4 = 13,9 \text{ } \mu\text{F}$ |
| Resistor de carga | $R = 6 \text{ } \Omega$ |

4.2 Resultados computacionais

Os resultados apresentados a seguir, Fig. 8 a Fig. 14, ilustram as principais formas de onda nos elementos do conversor SEPIC-buck modificado. Observa-se, da Fig. 8, que o conversor opera em CCM, pois, as correntes nos indutores L_1 , L_2 e L_3 não se tornam zero durante o período de comutação. Verifica-se, também, que a oscilação está dentro do valor calculado de 0,1 A para a corrente do indutor L_1 e de 1 A para os indutores L_2 e L_3 .

A Fig. 9 ilustra as formas de onda das tensões nos capacitores. Na Fig. 10 verificam-se os esforços de tensão e corrente no interruptor. Por fim, nas Fig. 12 e 13 verificam-se os esforços de corrente nos diodos enquanto que nas Fig. 14 e 15 constata-se os esforços de tensão.

Verifica-se que todos os parâmetros simulados estão em conformidade com os valores calculados, de acordo com as Tabelas 3 e 4, evidenciando o correto equacionamento e funcionamento do conversor modificado.

4.3 Comparação entre os conversores

A Tabela 5 apresenta uma comparação entre o conversor SEPIC-buck modificado e os conversores desenvolvidos por Schittler et al. (2013), Jang et al. (2006), Chen et al. (2010) e Cosetin et al. (2012) O conversor SEPIC-Buck modificado contém uma maior quantidade de componentes passivos. Todavia, a topologia modificada possui a vantagem de maior atenuação da tensão de entrada conforme ilustrado na Fig. 7. Isso é alcançado com o funcionamento de apenas um único interruptor ativo. Como consequência, não há necessidade de complexos circuitos de controle.

O conversor buck quadrático, desenvolvido por Chen et al. (2010), possui a curva de ganho que mais se aproxima do SEPIC-Buck modificado, Fig. 7. Entretanto, de acordo a Tabela 5, a estrutura do conversor buck quadrático possui a desvantagem de conter cinco interruptores ativos.

A modificação proposta nesse artigo baseou-se na topologia desenvolvida por Cosetin et al. (2012). O conversor SEPIC-Buck modificado, em relação à topologia mencionada (Cosetin et al., 2012), produz maior atenuação da tensão de entrada com um menor esforço de tensão no interruptor, pois, essa grandeza está vinculada com o ciclo de trabalho conforme exposto em V_{Smax} na Tabela 5.

Tabela 3 - Comparação entre os valores calculados e simulados.

| Oscilações nos elementos armazenadores de energia | | |
|---|-------------------|----------|
| Parâmetros | Especificado | Simulado |
| ΔI_{L1} | 0,1 A | 0,1008 A |
| ΔI_{L2} | 1 A | 1,001 A |
| ΔI_{L3} | 1 A | 1,003 A |
| V_o | 30 V | 30 V |
| ΔV_{C1} | 5% V_o ou 1,5 V | 1,49 V |
| ΔV_{C2} | 5% V_o ou 1,5 V | 1,49 V |
| ΔV_{C3} | 1% V_o ou 0,3 V | 0,3 V |
| ΔV_{C4} | 1% V_o ou 0,3 V | 0,3 V |

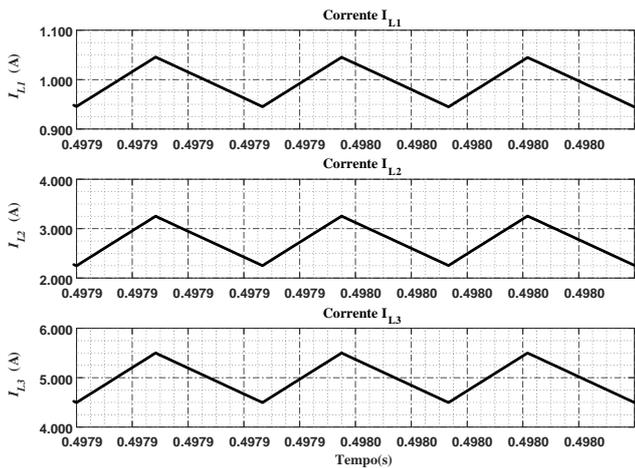


Fig. 8 - Formas de ondas das correntes nos indutores.

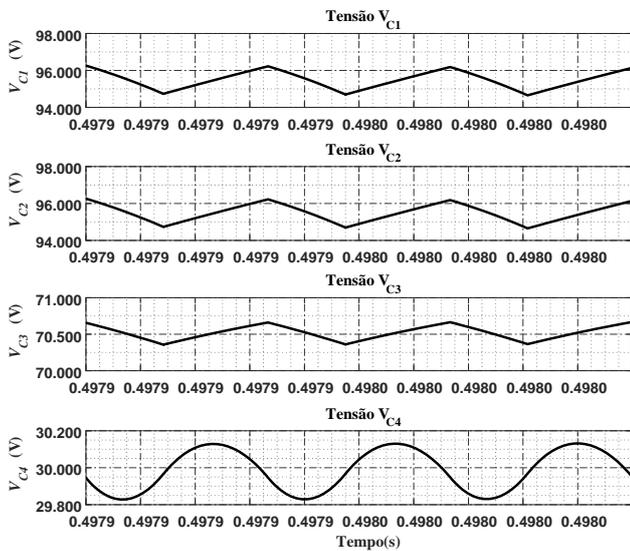


Fig. 9 - Formas de onda das tensões nos capacitores.

Tabela 4 - Comparação entre as correntes e tensões médias e eficazes calculadas e simuladas.

| Esforços nos semicondutores | | |
|-----------------------------|---------------------------|---------------------------|
| Semicondutores | Cálculos Teóricos | Simulação |
| Interruptor S | $I_{S(avg)} = 3,696$ A | $I_{S(avg)} = 3,859$ A |
| | $I_{S(rms)} = 5,669$ A | $I_{S(rms)} = 5,799$ A |
| | $V_{S(max)} = 260,87$ V | $V_{S(max)} = 263,42$ V |
| Diodo D₁ | $I_{D1(avg)} = 0,573$ A | $I_{D1(avg)} = 0,592$ A |
| | $I_{D1(rms)} = 1,104$ A | $I_{D1(rms)} = 0,894$ A |
| | $V_{D1(max)} = -95,24$ V | $V_{D1(max)} = -96,39$ V |
| Diodo D₂ | $I_{D2(avg)} = 0,573$ A | $I_{D2(avg)} = 0,556$ A |
| | $I_{D2(rms)} = 1,104$ A | $I_{D2(rms)} = 0,747$ A |
| | $V_{D2(max)} = -95,24$ V | $V_{D2(max)} = -96,39$ V |
| Diodo D₃ | $I_{D3(avg)} = 0,573$ A | $I_{D3(avg)} = 0,592$ A |
| | $I_{D3(rms)} = 1,104$ A | $I_{D3(rms)} = 0,894$ A |
| | $V_{D3(max)} = -95,24$ V | $V_{D3(max)} = -96,39$ V |
| Diodo D₄ | $I_{D4(avg)} = 2,125$ A | $I_{D4(avg)} = 2,023$ A |
| | $I_{D4(rms)} = 1,693$ A | $I_{D4(rms)} = 2,729$ A |
| | $V_{D4(max)} = -165,63$ V | $V_{D4(max)} = -167,03$ V |
| Diodo D₅ | $I_{D5(avg)} = 2,125$ A | $I_{D5(avg)} = 2,224$ A |
| | $I_{D5(rms)} = 3,26$ A | $I_{D5(rms)} = 3,34$ A |
| | $V_{D5(max)} = -190,47$ V | $V_{D5(max)} = -192,77$ V |
| Diodo D₆ | $I_{D6(avg)} = 2,875$ A | $I_{D6(avg)} = 2,75$ A |
| | $I_{D6(rms)} = 3,791$ A | $I_{D6(rms)} = 3,71$ A |
| | $V_{D6(max)} = -70,39$ V | $V_{D6(max)} = -70,64$ V |

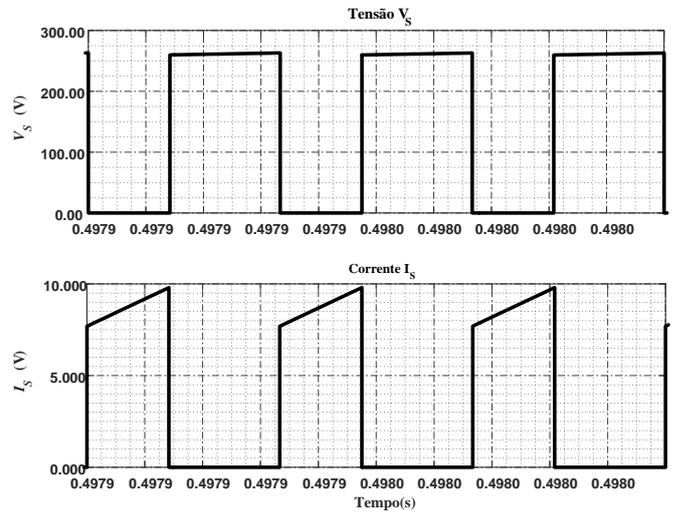


Fig. 10 - Formas de onda da tensão e corrente no interruptor.

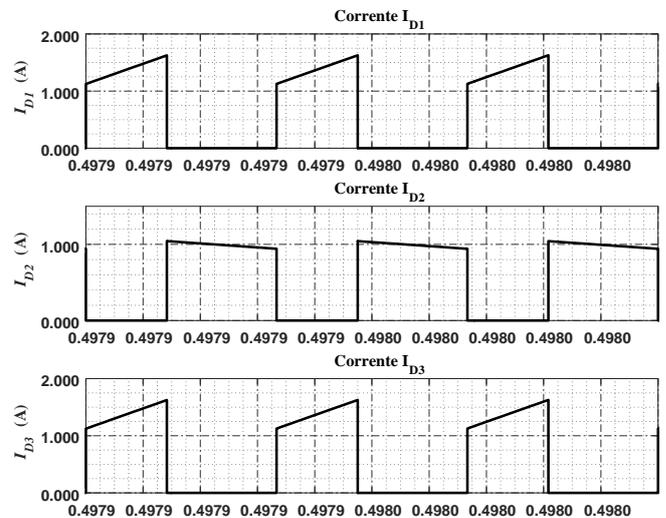


Fig. 11 - Formas de onda das correntes dos diodos.

Tabela 5 - Comparação entre os conversores.

| Parâmetro | [conversor desse trabalho] | (Schittler et al., 2013) | (Jang et al., 2006) | (Chen et al., 2010) | (Cosetin et al., 2012) |
|--------------------------------------|--|---------------------------|-------------------------------------|-----------------------------|---|
| Ganho Estático em CCM | $G = \frac{V_0}{V_i} = \frac{D^2}{D^2 - 3D + 2}$ | $G = \frac{V_0}{V_i} = D$ | $G = \frac{V_0}{V_i} = \frac{D}{2}$ | $G = \frac{V_0}{V_i} = D^2$ | $G = \frac{V_0}{V_i} = \frac{D}{(1-D)}$ |
| Esforços de tensão nos interruptores | $V_{Smax} = \frac{V_i}{(1-D)}$ | $V_{Smax} = V_i$ | $V_{Smax} = \frac{V_i}{2}$ | --- | $V_{Smax} = \frac{V_i}{(1-D)}$ |
| n° de interruptores ativos | 1 | 2 | 2 | 5 | 1 |
| n° de diodos | 6 | 2 | 2 | 0 | 4 |
| n° de indutores | 3 | 2 | 2 | 1 | 3 |
| n° de capacitores | 4 | 1 | 2 | 2 | 3 |

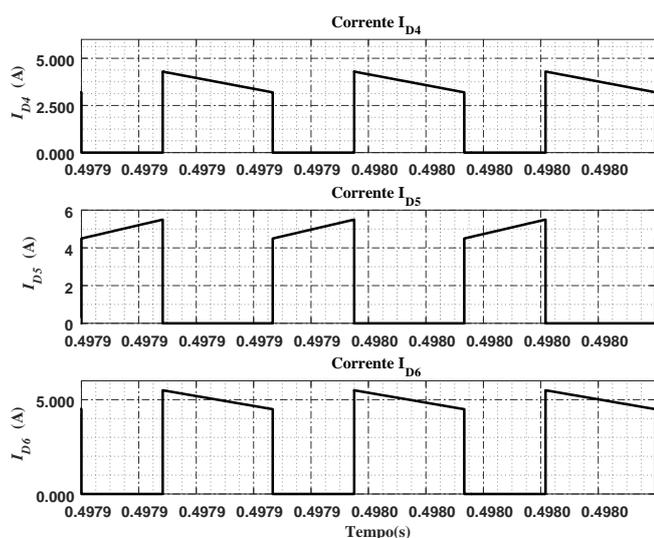


Fig. 12 - Formas de onda das correntes nos diodos.

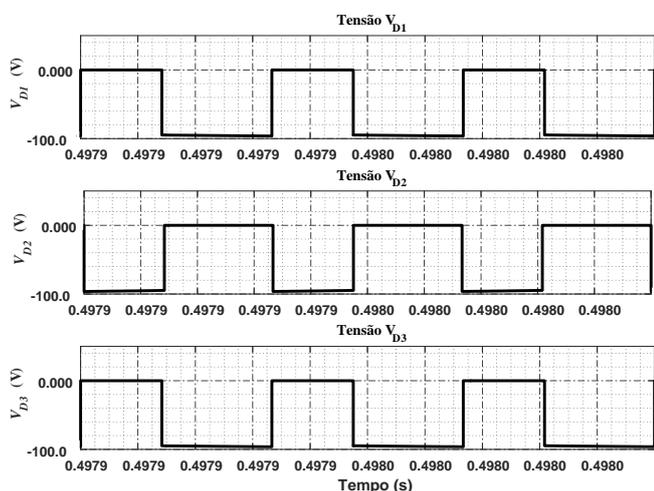


Fig. 13 - Forma de onda das tensões nos diodos D1 a D3.

5. CONCLUSÕES

Este artigo apresentou a inserção de uma estrutura, conhecida como capacitor comutado, ao conversor SEPIC-Buck proposto por Cosetin et al. (2012). A estrutura é composta por dois capacitores e três diodos e a sua aplicação na estrutura do conversor SEPIC-Buck teve a finalidade de aprimorar o ganho estático do conversor. Uma redução mais

significativa da tensão da entrada foi alcançada sem a necessidade de ciclos de trabalho tão baixos quanto aos que seriam utilizados nos conversores apresentados por Schittler et al. (2013), Jang et al. (2006), Chen et al. (2010). O conversor modificado continua usando um único interruptor controlável conforme o trabalho de Cosetin et al. (2012).

O interruptor mencionado está conectado ao mesmo nó de referência da fonte. Isso torna desnecessário a inclusão de circuitos de acionamento isolados. Como consequência, tem-se uma maior facilidade de implementação prática.

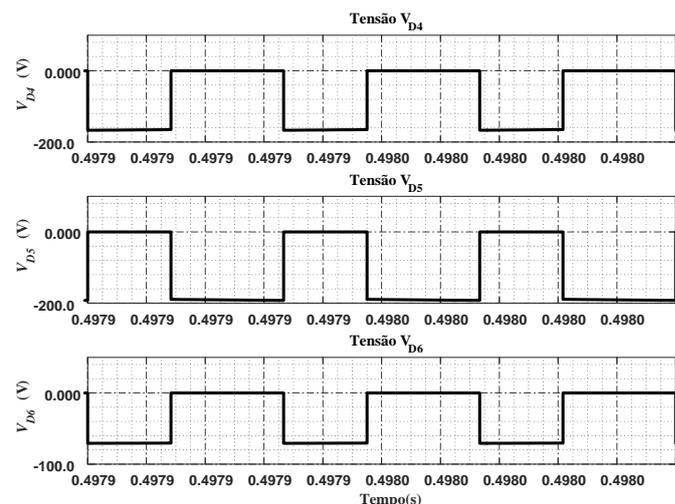


Fig. 14 - Formas de onda das tensões nos diodos D4 a D6.

AGRADECIMENTOS

Os autores agradecem o apoio das seguintes instituições: UNIFEI, FAPEMIG, CAPES e CNPq.

REFERÊNCIAS

Axelrod B, Berkovich Y and Ioinovici A. (2008). Switched-capacitor/switched-inductor structures for getting transformerless hybrid DC-DC PWM converters. *IEEE Transactions on Circuits and Systems I: Regular Papers* 55: 687-696.

- Chen J-J, Hwang B-H, Kung C-M, et al. (2010). A new single-inductor quadratic buck converter using average-current-mode control without slope-compensation. *2010 5th IEEE Conference on Industrial Electronics and Applications*. IEEE, 1082-1087.
- Cosetin MR, Luz P, da Silva M, et al. (2012). Long-lifetime SEPIC-buck integrated converter for LED lighting application. *2012 10th IEEE/IAS International Conference on Industry Applications*. IEEE, 1-7.
- de Oliveira IR, de Morais AS and Tofoli FL. (2019). Single-switch, integrated DC–DC SEPIC-buck converter for high-voltage step-down applications.
- Gu Y and Zhang D. (2014). Voltage regulator buck converter with a tapped inductor for fast transient response application. *IEEE Transactions on Power Electronics* 29: 6249-6254.
- Jang Y, Jovanovic MM and Panov Y. (2006). Multiphase buck converters with extended duty cycle. *Twenty-First Annual IEEE Applied Power Electronics Conference and Exposition, 2006. APEC'06.*: IEEE, 7 pp.
- Kalpana R. (2016). Configurations of modular push-pull buck dc-dc converters for 12KW telecom SMPS and its design. *2016 Biennial International Conference on Power and Energy Systems: Towards Sustainable Energy (PESTSE)*. IEEE, 1-7.
- Kim YG and Terschak N. (2015). Development of a programmable DC-DC converter module for driving a scalable LED array. *2015 IEEE Electrical Power and Energy Conference (EPEC)*. IEEE, 381-384.
- Şanal E, Dost P and Sourkounis C. (2016). LCL-Filter design for a battery charger based on buck converter (DCDC converter). *2016 IEEE International Conference on Renewable Energy Research and Applications (ICRERA)*. IEEE, 617-621.
- Schittler AC, Pappis D, Campos A, et al. (2013). Interleaved buck converter applied to high-power HID lamps supply: Design, modeling and control. *IEEE Transactions on Industry Applications* 49: 1844-1853.
- Tofoli FL, de Castro Pereira D, de Paula WJ, et al. (2015). Survey on non-isolated high-voltage step-up dc–dc topologies based on the boost converter. *IET power Electronics* 8: 2044-2057.
- Wei J, Yao K, Xu M, et al. (2003). Applying transformer concept to nonisolated voltage regulators significantly improves the efficiency and transient response. *IEEE 34th Annual Conference on Power Electronics Specialist, 2003. PESC'03.*: IEEE, 1599-1604.
- Wu T-F and Chen Y-K. (1998). A systematic and unified approach to modeling PWM DC/DC converters based on the graft scheme. *IEEE Transactions on Industrial Electronics* 45: 88-98.