

COMPARAÇÃO DE MODELOS PARA O CONTROLE DE CORRENTE E DE TENSÃO EM UM RETIFICADOR SEPIC *BRIDGELESS* ISOLADO OPERANDO EM CONDUÇÃO CONTÍNUA

MARCOS V. M. EWERLING, GABRIEL DE O. ASSUNÇÃO, CARLOS H. ILLA FONT

*Departamento Acadêmico de Eletrônica, Câmpus Ponta Grossa, Universidade Tecnológica Federal do Paraná
Av. Monteiro Lobato, s/n, km 04, CEP 84016-210, Ponta Grossa-PR*

E-mails: mvmewerling@gmail.com, gabriel.o.assuncao@gmail.com, illafont@utfpr.edu.br

Abstract— This paper presents a comparative analysis of control-oriented models of a single-phase rectifier based on the SEPIC converter operating in the continuous conduction mode. The rectifier presents high power factor, controlled output voltage, high frequency galvanic isolation and AC-side controlled switches, featuring a bridgeless configuration. Since the rectifier operates in the continuous conduction mode, control of the input current is mandatory for achieving high power factor. The paper presents the equivalent circuit of the rectifier, the adopted control strategy, the small signal models for control of the input current and the output voltage, and the experimental results of the prototype operating at rated power of 300 W with 127 V input voltage, 200 V output voltage and with switching frequency equal to 50 kHz.

Keywords— *Bridgeless*, CCM, Galvanic isolation, SEPIC, Single-phase rectifier.

Resumo— Este artigo apresenta uma análise comparativa dos modelos orientados ao controle de um retificador monofásico baseado no conversor SEPIC operando no modo de condução contínua. O retificador apresenta as características de elevado fator de potência, tensão de saída controlada, isolamento galvânico em alta frequência e interruptores controlados do lado CA, caracterizando uma configuração *bridgeless*. Como o conversor opera no modo de condução contínua, o controle da corrente de entrada é indispensável para se obter elevado fator de potência. O artigo apresenta o circuito equivalente do retificador, a estratégia de controle adotada, os modelos de pequenos sinais para controle da corrente de entrada e da tensão de saída e os resultados experimentais do protótipo operando com potência nominal de 300 W, com 127 V de tensão eficaz de entrada, 200 V de tensão de saída e com frequência de comutação igual a 50 kHz.

Palavras-chave— *Bridgeless*, Isolamento galvânico, MCC, Retificador monofásico, SEPIC.

1 Introdução

Fontes de alimentação chaveadas que empregam o conversor SEPIC apresentam características atraentes quando comparadas a outras topologias (Canesin, 1991) (Simonetti, 1997). Esses retificadores podem operar como elevadores ou abaixadores de tensão, possuem a possibilidade de apresentar isolamento galvânico de alta frequência entre a entrada e a saída através de indutores acoplados e apresentam ausência de transientes com altos picos de corrente de entrada do retificador sem utilizar circuitos auxiliares (circuitos de pré-carga).

Na operação como circuitos de correção de fator de potência (CFP), estes retificadores podem prover um elevado fator de potência, com a corrente de entrada senoidal e em fase com a tensão da fonte de alimentação, com reduzidas taxas de distorção harmônica, além do controle da tensão de saída (Ismail, 2009) (Mahdavi, 2011) (Sabzali, 2011).

A topologia apresentada neste artigo já foi estudada por (Hou, 2011) e (Hirth, 2014), porém, esses trabalhos apresentaram a topologia operando no modo de condução descontínua (MCD). Quando opera em MCD, a topologia tem como característica emular uma resistência, drenando naturalmente corrente senoidal da fonte de alimentação, dispensando o controle desta corrente. Como consequência, tem-se apenas a malha de controle da tensão de saída.

Quando a topologia opera em modo de condução contínua (MCC), há a necessidade de realizar o controle da corrente de entrada para obter-se um

elevado fator de potência, além do controle da tensão de saída (Ewerling, 2017). Naturalmente, em MCC, o retificador pode operar com maiores níveis de potência com rendimento elevado.

Este retificador é destacado por sua robustez, uma vez que realiza a conversão CA-CC em um único estágio, com elevado fator de potência, isolamento galvânico em alta frequência e utiliza apenas dois transistores e dois diodos.

Neste artigo, apresenta-se uma análise comparativa dos modelos orientados ao controle da corrente de entrada e da tensão de saída. Para o controle da corrente, realiza-se a comparação entre dois modelos; para o controle da tensão de saída, realiza-se a comparação entre três modelos. Os modelos são linearizados em torno de um ponto de operação e, portanto, são representados por funções de transferência.

O artigo apresenta a análise teórica do retificador baseado na topologia do conversor SEPIC operando em MCC. Também apresenta as etapas de operação, principais formas de onda ideais, estratégia de controle, modelagem do retificador e os resultados experimentais obtidos com um protótipo de 300 W.

2 Retificador SEPIC *Bridgeless* Isolado

Na Figura 1 pode-se observar a topologia do conversor estudado; a mesma possui estágio único para conversão CA-CC. Como observa-se, a topologia possui dois interruptores (S_1 e S_2) e dois diodos (D_1 e D_2), sendo que os semicondutores ímpares conduzem

no semiciclo positivo da rede de energia elétrica e os pares no semiciclo negativo.

A topologia apresentada na Figura 1 possui as mesmas características da topologia convencional, como elevado fator de potência, conversão CA-CC com estágio único, isolamento galvânica em alta frequência entre a rede elétrica e a carga e possibilidade de múltiplas saídas.

Entretanto, esta topologia apresenta uma configuração *bridgeless* e, conseqüentemente, um número menor de semicondutores em condução no caminho da corrente nas duas etapas de operação. Tal característica é potencial para que o conversor apresente menores perdas em condução e, portanto, maior rendimento.

Como desvantagem, pode-se citar o aumento no número de interruptores controlados. Porém, os interruptores estão referenciados ao mesmo potencial e são comandados a conduzir e a bloquear com o mesmo pulso de comando.

2.1 Etapas de Operação

Em MCC, o conversor apresenta duas etapas de operação em um período de comutação. São elas:

1ª Etapa de Operação: durante a primeira etapa de operação, apresentada na Figura 2, os interruptores S_1 e S_2 estão em condução, enquanto os diodos D_1 e D_2 estão bloqueados. Pelo fato das análises serem feitas para o semiciclo positivo da fonte de alimentação, nota-se que a corrente no interruptor S_1 é conduzida através do seu canal, enquanto que no interruptor S_2 a corrente é conduzida através do diodo intrínseco, em antiparalelo com o canal, ou pelo canal, dependendo da tecnologia do semicondutor.

Nesta etapa de operação, ambos os indutores, L_1 e L_2 recebem energia da fonte v_a e do capacitor C_1 , respectivamente, enquanto que o capacitor C_2 está fornecendo energia para a carga. Nota-se que a corrente nos interruptores é a somatória das correntes dos indutores.

2ª Etapa de Operação: durante a segunda etapa de operação, apresentada na Figura 2, os interruptores S_1 e S_2 estão bloqueados, enquanto o diodo D_1 está em condução. Nota-se que apenas o diodo D_1 está em condução, enquanto o diodo D_2 está bloqueado. O diodo D_2 entra em condução apenas quando estiver no semiciclo negativo da fonte de alimentação.

Nesta etapa de operação, ambos os indutores, L_1 e L_2 , estão fornecendo energia para os capacitores C_1 e C_2 e para a carga. Nota-se que a corrente no diodo D_1 é a somatória da corrente dos indutores, refletidas para o secundário.

2.2 Formas de Onda Ideais

Na Figura 3 e na Figura 4 apresentam-se as formas de onda de tensão e corrente, respectivamente, para o indutor L_1 , indutor L_2 , capacitor C_1 e capacitor C_2 durante um período de comutação. Essas formas de onda são válidas para o semiciclo positivo e tensão de pico da fonte de alimentação.

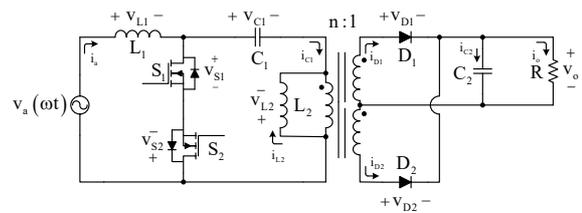


Figura 1. Retificador SEPIC *bridgeless* isolado (Ewerling, 2017)

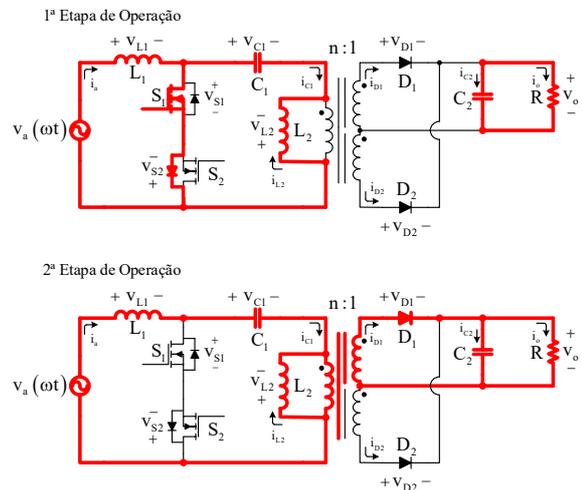


Figura 2. Etapas de operação (Ewerling, 2017)

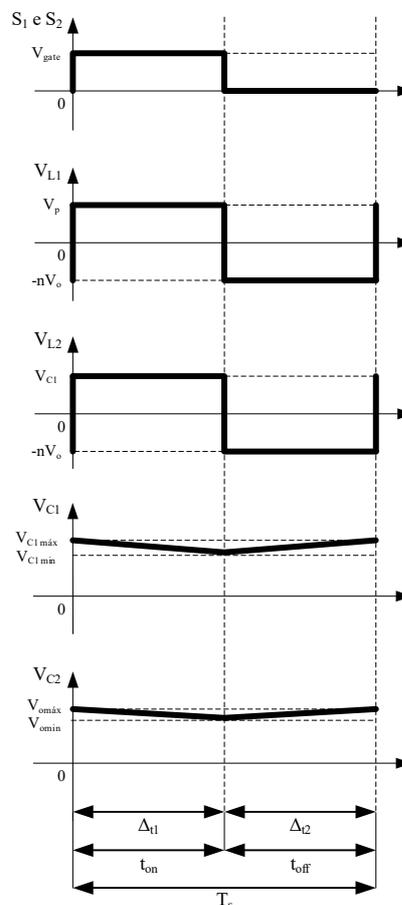


Figura 3. Formas de onda de tensão para um período de comutação

Como pode-se notar, durante a primeira etapa de operação, a tensão sobre o indutor L_1 é igual ao valor de pico da tensão de entrada, enquanto que a tensão sobre o indutor L_2 é igual a tensão do capacitor C_1 . Vale ressaltar que a tensão sobre o capacitor C_1 é igual a tensão de entrada acrescida de uma ondulação em alta frequência. Durante a segunda etapa de operação, a tensão sobre os indutores é igual, sendo a tensão de saída refletida para o lado primário.

Desconsiderando a ondulação de tensão em alta frequência do capacitor C_1 , pode-se afirmar que a tensão sobre o capacitor C_1 é igual a tensão de entrada, enquanto a tensão sobre o capacitor C_2 é igual a tensão de saída. Esses valores de tensão sobre os capacitores C_1 e C_2 são obtidos através da análise em regime permanente, onde o valor médio da tensão sobre os indutores L_1 e L_2 é igual a zero.

Com relação a corrente dos indutores L_1 e L_2 , é possível observar que durante a primeira etapa as correntes crescem linearmente até atingir seu valor máximo. Já para a segunda etapa de operação, as correntes dos indutores decrescem até atingir seu valor mínimo.

Como o capacitor C_1 fornece energia para o indutor L_2 durante a primeira etapa de operação, a corrente do capacitor C_1 é igual a corrente do indutor L_2 . Na segunda etapa de operação, o capacitor C_1 recebe energia do indutor L_1 , portanto, a corrente do capacitor C_1 durante a segunda etapa de operação é igual a corrente do indutor L_1 .

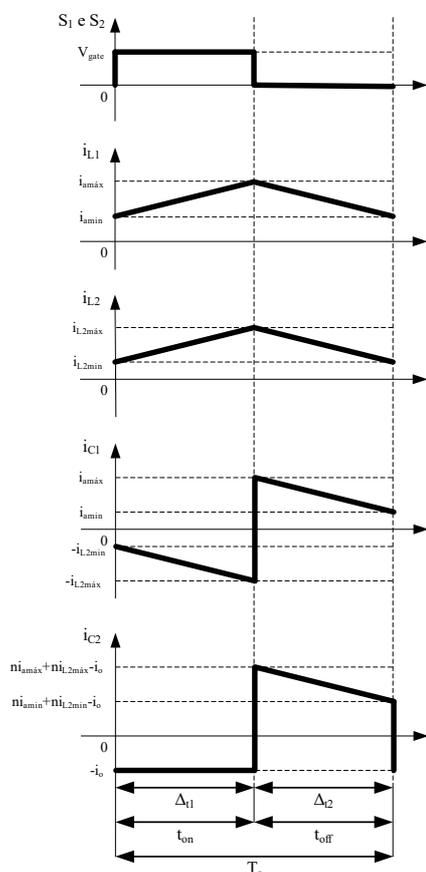


Figura 4. Formas de onda de corrente para um período de comutação

Para o capacitor C_2 , como durante a primeira etapa de operação o capacitor C_2 fornece energia para a carga, sua corrente é igual a corrente de saída. Na segunda etapa de operação a corrente do capacitor C_2 é igual a corrente do diodo D_1 subtraída da corrente de saída.

2.3 Ganho Estático

Realizando o balanço volt-segundo no indutor L_1 para a máxima transferência de potência, considerando a tensão de entrada constante com seu respectivo valor de pico (V_p), obtém-se a equação do ganho estático do conversor, apresentada na Equação (1). Isolando-se a razão cíclica, obtém-se a Equação (2).

$$M = \frac{D}{n(1-D)} \quad (1)$$

$$D = \frac{V_o n}{V_o n + V_p} \quad (2)$$

3 Estratégia de Controle

Na Figura 5 apresenta-se a estratégia de controle adotada, baseada na abordagem com circuito multiplicador (Friedli, 2013) (Friedli, 2014) (Singh, 2003). Nota-se que a estratégia de controle apresenta duas malhas de controle. A primeira malha, malha da tensão de saída pela corrente de entrada, é a malha mais lenta do sistema, sendo responsável por controlar a tensão de saída e gerar uma referência para o controle da corrente de entrada. A segunda malha, corrente de entrada pela razão cíclica, é responsável por controlar a corrente de entrada e gerar o pulso PWM para os interruptores. Com isto, faz-se necessário a obtenção de duas funções de transferência para a realização do controle.

Do ponto de vista de sensores, a estratégia de controle necessita da medição de três grandezas, a saber: i) sensor de tensão para a tensão de saída, ii) sensor de tensão para a tensão de entrada e iii) sensor de corrente para a corrente de entrada.

4 Modelagem do Retificador SEPIC

Como o retificador SEPIC possui quatro elementos armazenadores de energia, dois indutores e dois capacitores, leva-se a obtenção das funções de transferência de 4ª ordem. Porém, para a implementação do controle, uma função de transferência (FT) de 4ª ordem torna o projeto do controlador complexo.

A fim de simplificar a implementação do controle, adotaram-se simplificações no circuito do retificador.

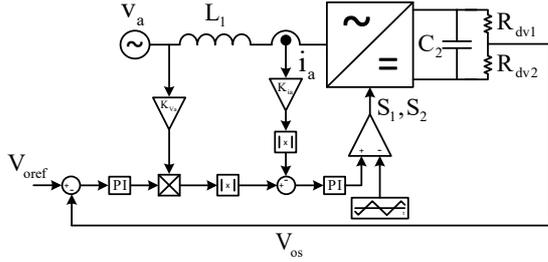


Figura 5. Estratégia de controle (Ewerling, 2017)

O objetivo da modelagem é obter funções de transferência com ordem reduzida, de 1ª e 2ª ordem, que descrevam com boa aproximação o comportamento dinâmico do conversor.

4.1 Circuitos Equivalentes para Modelagem

Como a função de transferência representa a operação da planta para um determinado ponto de operação, pode-se realizar a análise e obter as funções de transferência a partir da topologia do conversor CC-CC SEPIC apresentado na Figura 6. Nota-se que o diodo D, o capacitor C₂ e a carga R foram refletidos para o lado primário, obtendo-se assim as Equações (3), (4) e (5).

$$\dot{i}_{C_2} = \frac{\dot{i}_{C_2}}{n} \quad (3)$$

$$\dot{i}_o = \frac{\dot{i}_o}{n} \quad (4)$$

$$\dot{v}_o = \frac{\dot{v}_o}{n} \quad (5)$$

Realizando a análise das duas etapas de operação a partir da Figura 6, obtêm-se as Equações (6), (7), (8) e (9), referentes ao valor médio da tensão do indutor L₁, valor médio da tensão do indutor L₂, valor médio da corrente do capacitor C₁ e valor médio da corrente do capacitor C₂, respectivamente.

$$L_1 \frac{d\langle i_a(t) \rangle_{T_s}}{dt} = \begin{Bmatrix} V_p - \langle v_o(t) \rangle_{T_s} d'(t)n \\ -\langle v_{C1}(t) \rangle_{T_s} d'(t) \end{Bmatrix} \quad (6)$$

$$L_2 \frac{d\langle i_{L2}(t) \rangle_{T_s}}{dt} = \begin{Bmatrix} \langle v_{C1}(t) \rangle_{T_s} d(t) \\ -\langle v_o(t) \rangle_{T_s} d'(t)n \end{Bmatrix} \quad (7)$$

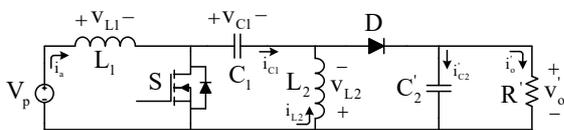


Figura 6. Circuito convencional do conversor CC-CC SEPIC isolado com grandezas referidas para o lado primário

$$C_1 \frac{d\langle v_{C1}(t) \rangle_{T_s}}{dt} = \begin{Bmatrix} -\langle i_{L2}(t) \rangle_{T_s} d(t) \\ +\langle i_a(t) \rangle_{T_s} d'(t) \end{Bmatrix} \quad (8)$$

$$C_2 \frac{d\langle v_o(t) \rangle_{T_s}}{dt} = \begin{Bmatrix} -\frac{\langle v_o(t) \rangle_{T_s}}{R} + \langle i_{L2}(t) \rangle_{T_s} d'(t)n \\ +\langle i_a(t) \rangle_{T_s} d'(t)n \end{Bmatrix} \quad (9)$$

Aplicando-se as perturbações nas Equações (6), (7), (8) e (9) e, posteriormente, permanecendo apenas com os termos de 1ª ordem para realizar a análise dinâmica da planta, e aplicando-se a Transformada de Laplace, obtêm-se as Equações (10), (11), (12) e (13).

$$L_1 s \hat{i}_a(s) = \begin{Bmatrix} \hat{d}(s)(V_p n + V_{C1}) \\ -\hat{v}_o(s)n(1-D) \\ -\hat{v}_{C1}(s)(1-D) \end{Bmatrix} \quad (10)$$

$$L_2 s \hat{i}_{L2}(s) = \begin{Bmatrix} \hat{d}(s)(V_p n + V_{C1}) \\ -\hat{v}_o(s)n(1-D) \\ +\hat{v}_{C1}(s)D \end{Bmatrix} \quad (11)$$

$$C_1 s \hat{v}_{C1}(s) = \begin{Bmatrix} \hat{i}_a(s)(1-D) - \hat{i}_{L2}(s)D \\ -\hat{d}(s)(I_a + I_{L2}) \end{Bmatrix} \quad (12)$$

$$C_2 s \hat{v}_o(s) = \begin{Bmatrix} -\frac{\hat{v}_o(s)}{R} - \hat{d}(s)n(I_a + I_{L2}) \\ +\hat{i}_a(s)n(1-D) + \hat{i}_{L2}(s)n(1-D) \end{Bmatrix} \quad (13)$$

A fim de simplificar a implementação do controle, adotaram-se simplificações na topologia do conversor CC-CC SEPIC, como apresentado na Figura 7. É possível notar que o capacitor C₁ foi substituído por uma fonte de tensão contínua, ou seja, considera-se que o capacitor C₁ mantém uma tensão constante, sem sofrer variação. Além disso, assim como na Figura 6, o diodo D, o capacitor C₂ e a carga R foram refletidos para o lado primário.

Realizando-se a análise das duas etapas de operação a partir da Figura 7, obtêm-se as Equações (14), (15) e (16), referentes ao valor médio da tensão do indutor L₁, valor médio da tensão do indutor L₂ e valor médio da corrente do capacitor C₂, respectivamente.

$$L_1 \frac{d\langle i_a(t) \rangle_{T_s}}{dt} = \begin{Bmatrix} V_p - \langle v_o(t) \rangle_{T_s} d'(t)n \\ -V_{C1} d'(t) \end{Bmatrix} \quad (14)$$

$$L_2 \frac{d\langle i_{L2}(t) \rangle_{T_s}}{dt} = \begin{Bmatrix} V_{C1} d(t) \\ -\langle v_o(t) \rangle_{T_s} d'(t)n \end{Bmatrix} \quad (15)$$

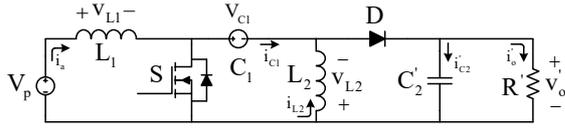


Figura 7. Circuito simplificado do conversor CC-CC SEPIC isolado com grandezas refletidas para o lado primário

$$C_2 \frac{d\langle v_o(t) \rangle_{T_s}}{dt} = \left\{ \begin{array}{l} -\frac{\langle v_o(t) \rangle_{T_s}}{R} \\ +\langle i_{L_2}(t) \rangle_{T_s} d'(t)n \\ +\langle i_a(t) \rangle_{T_s} d'(t)n \end{array} \right\} \quad (16)$$

Aplicando-se as perturbações nas Equações (14), (15) e (16) e, posteriormente, permanecendo apenas com os termos de 1ª ordem para realizar a análise dinâmica da planta, e aplicando-se a Transformada de Laplace, obtém-se as Equações (17), (18) e (19).

$$L_1 s \hat{i}_a(s) = \left\{ \begin{array}{l} \hat{d}(s)(V_o n + V_{C1}) \\ -\hat{v}_o(s)n(1-D) \end{array} \right\} \quad (17)$$

$$L_2 s \hat{i}_{L_2}(s) = \left\{ \begin{array}{l} \hat{d}(s)(V_o n + V_{C1}) \\ -\hat{v}_o(s)n(1-D) \end{array} \right\} \quad (18)$$

$$C_2 s \hat{v}_o(s) = \left\{ \begin{array}{l} -\frac{\hat{v}_o(s)}{R} - \hat{d}(s)n(I_a + I_{L_2}) \\ +\hat{i}_a(s)n(1-D) + \hat{i}_{L_2}(s)n(1-D) \end{array} \right\} \quad (19)$$

4.2 Modelos para o Controle de Corrente

A função de transferência da corrente de entrada em função da razão cíclica do circuito convencional do conversor CC-CC SEPIC é obtida a partir de manipulações matemáticas das Equações (10), (11), (12) e (13), sendo a FT apresentada na Equação (20).

$$FT_1 = \left\{ \begin{array}{l} RC_1 C_2 L_2 (V_o n + V_{C1}) s^3 \\ +L_2 \left[\begin{array}{l} (1-D)(C_1 n^2 + C_2)(I_a + I_{L_2})R \\ +C_1(V_o n + V_{C1}) \end{array} \right] s^2 \\ + \left[\begin{array}{l} C_2 D(V_o n + V_{C1})R \\ +L_2(1-D)(I_a + I_{L_2}) \end{array} \right] s \\ +Rn^2(1-D)(I_a + I_{L_2}) + D(V_o n + V_{C1}) \end{array} \right\} \quad (20)$$

A função de transferência da corrente de entrada em função da razão cíclica do circuito simplificado do conversor CC-CC SEPIC é obtida a partir de manipulações matemáticas das Equações (17), (18) e (19), sendo a FT apresentada na Equação (21).

Observa-se que as funções de transferência apresentadas nas Equações (20) e (21) são de 4ª e 2ª ordem, respectivamente.

$$FT_2 = \left\{ \begin{array}{l} \left[L_2 C_2 R (V_o n + V_{C1}) \right] s \\ +L_2 R n^2 (1-D)(I_a + I_{L_2}) + L_2 (V_o n + V_{C1}) \end{array} \right\} \quad (21)$$

4.3 Modelos para o Controle de Tensão

A função de transferência da tensão de saída em função da corrente de entrada do circuito convencional do conversor CC-CC SEPIC é obtida a partir de manipulações matemáticas das Equações (10), (11), (12) e (13), sendo a FT apresentada na Equação (22).

$$FT_3 = \left\{ \begin{array}{l} -Rn C_1 L_1 L_2 (I_a + I_{L_2}) s^3 \\ + \left[Rn C_1 (L_1 + L_2)(1-D)(V_o n + V_{C1}) \right] s^2 \\ + \left[-Rn D L_1 (I_a + I_{L_2}) \right] s \\ + Rn(1-D)(V_o n + V_{C1}) \end{array} \right\} \quad (22)$$

A função de transferência da tensão de saída em função da corrente de entrada do circuito simplificado do conversor CC-CC SEPIC é obtida a partir de manipulações matemáticas das Equações (17), (18) e (19), sendo a FT apresentada na Equação (23).

$$FT_4 = \left\{ \begin{array}{l} -Rn L_1 L_2 (I_a + I_{L_2}) s \\ Rn(1-D)(L_1 + L_2)(V_o n + V_{C1}) \end{array} \right\} \quad (23)$$

Uma terceira maneira para a obtenção da função de transferência da tensão de saída pela corrente de entrada baseia-se na conservação de energia entre a entrada e a saída do conversor.

Como simplificação, desconsidera-se a potência nos indutores e no capacitor de entrada, ou seja, considera-se que a dinâmica destes elementos não influencia na dinâmica da tensão de saída.

Para a definição da potência de entrada em função do tempo, apresenta-se a Equação (24).

$$p_i(t) = v_a(t)i_a(t) \quad (24)$$

Para a definição da potência de saída em função do tempo, apresenta-se a Equação (25). Nota-se que a potência de saída é a somatória da potência no capacitor de saída C_2 e da potência no resistor R.

$$p_o(t) = p_{C_2}(t) + p_R(t) \quad (25)$$

A Equação (26) representa a equação da energia do capacitor em função de uma variação de tensão e da capacitância.

$$E_C = \frac{1}{2}C\Delta V^2 \quad (26)$$

A partir da Equação (26), pode-se reescrever a Equação (25), sendo reapresentada na Equação (27).

$$p_o(t) = \frac{1}{2}C_2 \frac{d}{dt} v_o(t)^2 + \frac{v_o(t)^2}{R} \quad (27)$$

Realizando a igualdade das potências em função do tempo, apresenta-se a Equação (28).

$$v_a(t)i_a(t) = \frac{1}{2}C_2 \frac{d}{dt} v_o(t)^2 + \frac{v_o(t)^2}{R} \quad (28)$$

Aplicando as perturbações apresentadas nas Equações (29), (30) e (31) na Equação (28), considerando apenas a fonte de entrada isenta de perturbação, obtém-se a Equação (32).

$$v_a(t) = \frac{V_p}{\sqrt{2}} \quad (29)$$

$$i_a(t) = \frac{I_{apico}}{\sqrt{2}} + \hat{i}_a \quad (30)$$

$$v_o(t) = V_o + \hat{v}_o \quad (31)$$

$$\frac{V_p}{\sqrt{2}} \left(\frac{I_{apico}}{\sqrt{2}} + \hat{i}_a \right) = \frac{1}{2}C_2 \frac{d}{dt} (V_o + \hat{v}_o)^2 + \frac{(V_o + \hat{v}_o)^2}{R} \quad (32)$$

Efetando operações matemáticas na Equação (32) a fim de permanecer apenas com os termos de 1ª ordem, para realizar a análise dinâmica da planta, e aplicando a Transformada de Laplace, obtém-se a Equação (33). Nota-se que com a simplificação adotada a FT obtida é de primeira ordem.

$$FT_s = \frac{V_p R}{2V_o \sqrt{2}} \frac{1}{\left(\frac{RC_2 s + 1}{2} \right)} \quad (33)$$

4.4 Validação e Comparação dos Modelos

Realizando-se uma simulação numérica para a validação das funções de transferência apresentadas nas Equações (20) e (21) obtém-se a Figura 8. Nota-se que a planta e as funções de transferência recebem um incremento de 2% da razão cíclica, posteriormente retornando ao seu valor nominal. Com relação as respostas, é possível observar que as funções de transferência representam a variação da corrente de entrada da planta, tanto para o incremento da razão cíclica quanto para o decremento da razão cíclica.

Realizando-se uma segunda simulação numérica para a validação das funções de transferência apresentadas nas Equações (22), (23) e (33), obtém-se a Figura 9. Nota-se que a planta e as funções de transferência recebem um incremento de 2% na referência da corrente de entrada, posteriormente retornando ao seu valor nominal. Com relação as respostas, é possível observar que as três funções de transferência representam a variação da tensão de saída da planta, tanto para o incremento da referência da corrente de entrada quanto para o decremento da referência da corrente de entrada. Vale ressaltar que a função de transferência obtida pelo processo de conservação de energia apresentou o melhor resultado.

Para o projeto dos controladores, foi utilizado o critério de resposta em frequência (diagramas de Bode), sendo utilizadas as funções de transferências apresentadas na Equação (21) e na Equação (33), pois apresentaram bons resultados na validação, e por serem funções de transferências de menor ordem.

Na Tabela 1 apresenta-se uma análise comparativa entre os modelos obtidos para controle de corrente e de tensão. É possível visualizar que o modelo obtido para controle de corrente a partir do circuito simplificado apresenta um zero e dois polos, enquanto que o modelo obtido para controle de tensão a partir da conservação de energia entre a entrada e a saída apresenta apenas um polo.

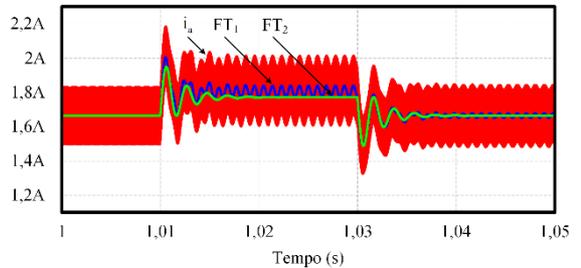


Figura 8. Validação das FTs da corrente de entrada em função da razão cíclica

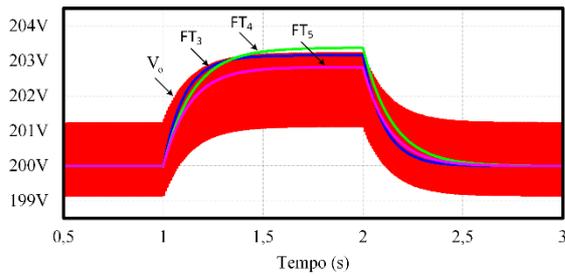


Figura 9. Validação das FTs da tensão de saída em função da corrente de entrada

Tabela 1 – Comparação dos Modelos para Controle da Corrente de Entrada e Controle da Tensão de Saída.

Funções de Transferência	Ordem da FT	Número de Zeros	Número de Polos
$FT_1(s)$	4 ^a	3	4
$FT_2(s)$	2 ^a	1	2
$FT_3(s)$	3 ^a	3	3
$FT_4(s)$	1 ^a	1	1
$FT_5(s)$	1 ^a	0	1

5 Resultados Experimentais

A Tabela 2 apresenta as especificações de projeto do retificador SEPIC. Após aplicar as especificações de projeto nas equações de projeto, os valores dos componentes passivos são apresentados na Tabela 3.

O circuito de controle foi implementado utilizando amplificadores operacionais LM324, um multiplicador MPY634 e um comparador LM311 para a geração dos pulsos de comando.

Na Figura 10 apresenta-se a tensão e a corrente de entrada. Nota-se que a corrente apresenta o mesmo formato da tensão, além da corrente estar em fase com a tensão, indicando assim que a corrente está controlada.

Tabela 2. Especificações de Projeto.

Especificação	Valor
Tensão de Entrada (V_a)	127 V
Tensão de Saída (V_o)	200 V
Potência de Saída (P_o)	300 W
Frequência da Rede Elétrica (f_r)	60 Hz
Frequência de Comutação (f_s)	50 kHz
Ondulação de Tensão no Capacitor C_1 (Δ_{VC1})	10%
Ondulação de Tensão no Capacitor C_2 (Δ_{VC2})	1%
Ondulação de Corrente no Indutor L_1 (Δ_{IL1})	20%
Ondulação de Corrente no Indutor L_2 (Δ_{IL2})	40%

Tabela 3. Valores Obtidos com o Projeto.

Grandeza	Valor
Valor de Pico da Tensão de Entrada (V_p)	180 V
Ganho Estático (M)	1,111
Relação de Transformação (n)	1
Razão Cíclica (D)	0,526
Indutor L_1	2,842 mH
Indutor L_2	3,158 mH
Capacitor C_1	1,949 μ F
Capacitor C_2	1989,437 μ F

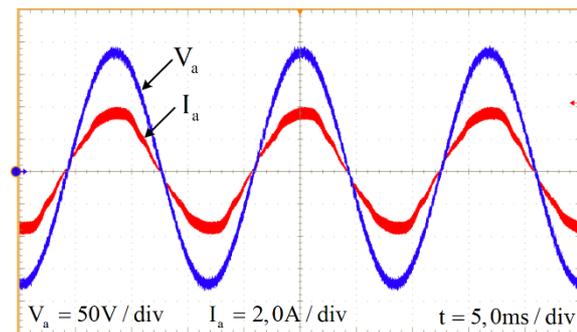


Figura 10. Tensão e corrente de entrada

A resposta dinâmica do conversor para um decremento de carga é apresentada na Figura 11, onde o conversor estava operando em potência nominal e realizou-se o decremento de 50% da carga, passando a operar na metade da potência. Nota-se que a malha de controle da corrente de entrada é bem rápida em relação a malha da tensão de saída.

A resposta dinâmica do conversor para um incremento de carga é apresentada na Figura 12, onde o conversor estava operando com metade da potência e realizou-se o incremento de 50% da carga, passando a operar em potência nominal. Na Figura 13 é possível visualizar a variação da corrente de entrada para o incremento da carga. Nota-se que a corrente não apresenta qualquer distorção enquanto aumenta sua amplitude.

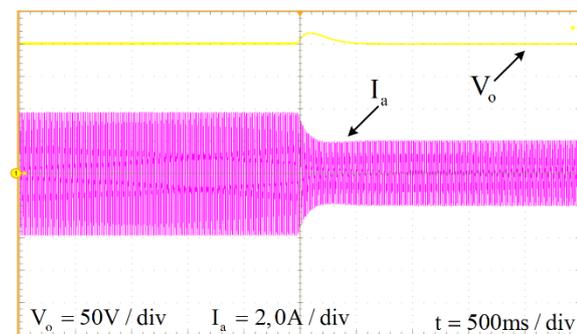


Figura 11. Resposta dinâmica do retificador para decremento de carga

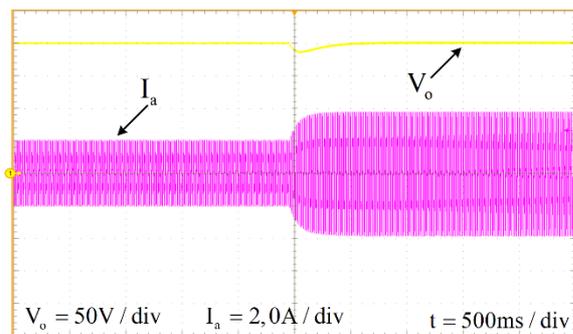


Figura 12. Resposta dinâmica do retificador para incremento de carga

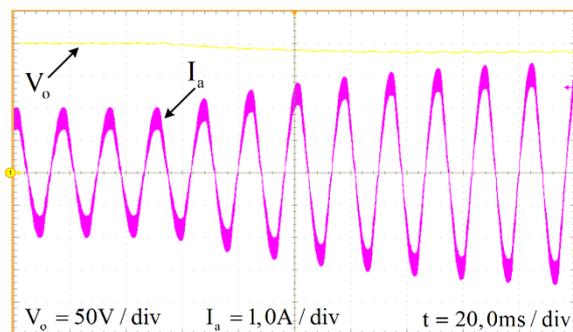


Figura 13. Detalhe da resposta dinâmica do retificador para incremento de carga

6 Conclusão

Neste artigo, apresentou-se a análise matemática utilizada para a obtenção dos modelos de pequenos sinais para o controle da corrente de entrada e da tensão de saída de um retificador SEPIC *bridgeless* com isolamento galvânica em alta frequência.

Destacam-se as simplificações adotadas para a obtenção dos modelos de pequenos sinais de 1ª e 2ª ordem, onde as funções de transferências obtidos representam adequadamente as respostas dinâmicas da planta e simplificam o projeto do sistema de controle.

A partir dos modelos obtidos, projetaram-se os compensadores da malha de corrente e da malha de tensão utilizando o critério de resposta em frequência (diagramas de Bode).

Como pode ser observado nos resultados experimentais, o retificador SEPIC de estágio único apresenta respostas dinâmicas adequadas, apresentando a correção de fator de potência e controlando a tensão de saída.

O retificador SEPIC realiza a conversão CA-CC em apenas um único estágio, com elevada robustez, pois apresenta em sua topologia apenas dois transistores e dois diodos.

Agradecimentos

Os autores agradecem à CAPES pela sua contribuição neste trabalho na forma de Bolsas de Mestrado

concedida aos Engs. Marcos Vinícius Mosconi Ewerling e Gabriel de Oliveira Assunção.

Referências Bibliográficas

- Canesin, C. A. and Barbi, I. (1991). A Unity Power Factor Multiple Isolated Outputs Switching Mode Power Supply Using a Single Switch. Sixth Annual Applied Power Electronics Conference and Exposition (APEC), pp. 430 – 436.
- Ewerling, M. V. M. and Illa Font, C. H., (2017). Single-stage AC/DC Converter Based on SEPIC Topology Operating in Continuous Conduction Mode. Brazilian Power Electronics Conference (COBEP), pp. 1 - 6.
- Friedli, T. and Kolar, J. W., (2013). The Essence of Three-Phase PFC Rectifier Systems – Part I. IEEE Trans. on Power Electronics, Vol. 28, no. 1, pp. 176 – 198.
- Friedli, T.; Hartmann, M. and Kolar, J. W., (2014). The Essence of Three-phase PFC Rectifier Systems – Part II. IEEE Trans. on Power Electronics, Vol. 29, no. 2, pp. 543 – 560.
- Hirth, M. P., Illa Font, C. H. and Batista, F. A. B., (2014). Single-Phase Single-Stage Power Supply Employing a SEPIC Converter with AC-Side Switches. 11th IEEE International Conference on Industry Applications (INDUSCON), pp. 1 - 8.
- Hou, D., Zhang, Q. and Liu, X., (2011). An Isolated Bridgeless Power Factor Correction Rectifier Based on SEPIC Topology. Information Technology Journal, Vol. 10, pp. 2336 - 2342.
- Ismail, E. H., (2009). Bridgeless SEPIC Rectifier with Unity Power Factor and Reduced Conduction Losses. IEEE Transactions on Industrial Electronics, Vol. 56, no. 4, pp. 1147 – 1157.
- Mahdavi, M. and Farzanehfard, H., (2011). Bridgeless SEPIC PFC Rectifier with Reduced Components and Conduction Losses. IEEE Transactions on Industry Applications, Vol. 47, no. 2, pp. 873 – 881.
- Sabzali, A. J., Ismail, E. H., Al-Saffar, M. A. and Fardoun, A. A., (2011). New Bridgeless DCM Sepic and Cuk PFC Rectifiers with Low Conduction and Switching Losses. IEEE Transactions on Industrial Electronics, Vol. 58, nº 9, pp. 4153 – 4160.
- Simonetti, D. S. L., Sebastian, J. and Uceda, J., (1997). The Discontinuous Conduction Mode Sepic and Cuk Power Factor Preregulators: Analysis and Design. IEEE Transactions on Industrial Electronics, Vol. 44, no. 5, pp. 630 - 637.
- Singh, B., Singh, B. N., Chandra, A., Al-Haddad, K., Pandey, A. and Kothari, D. P., (2003). A Review of Single-Phase Improved Power Quality AC-DC Converters. IEEE Transactions on Industrial Electronics, Vol. 50, no. 5, pp. 962 – 981.