

RETIFICADOR MONOFÁSICO COM COMPENSAÇÃO ATIVA DE ONDULAÇÃO EM BAIXA FREQUÊNCIA UTILIZANDO CAPACITORES DE ALTA DURABILIDADE

NIWTON G. F. DOS SANTOS*, GUILHERME S. DA SILVA†, MÁRIO L. DA S. MARTINS*, JUMAR L. RUSSI†

*Universidade Federal de Santa Maria – UFSM, Santa Maria, RS, Brasil

†Universidade Federal do Pampa – UNIPAMPA, Alegrete, RS, Brasil

E-mails: niwtonfeliciani@gmail.com, guilhermesds@gmail.com,
mariolsm@gmail.com, jrussi@gmail.com

Abstract — In static converters, the smaller the desired voltage ripple, the greater the capacitance required, implying the use of electrolytic capacitors, whose life is short and reduces the durability of the circuits. In this paper, a single-phase rectifier with active low frequency ripple compensation is developed to feed a load composed of light emitting diodes through a passive filter and a step-down converter. The topology is modelled through state space variables and is designed to reduce capacitances, but maintaining a small voltage ripple at the output, thus allowing the use of capacitors with high durability. For this, a closed-loop control system based on multiple loops is proposed, which uses classic PI controllers. The voltage ripple obtained in the two conversion steps meets the specifications and is less than 5.02%. The capacitance values used are equal and less than 50 μF and the variation of the load current is of the order of 6.4%. For a full-bridge rectifier to achieve the same design level, a 216 μF capacitance would be required. The main waveforms of the simulations and other results are presented in order to validate this study.

Keywords — Active Compensation, Capacitor, High Durability, Low Frequency Ripple, Multiple Control Loops, Single-Phase Rectifier.

Resumo — Em conversores estáticos, quanto menor for o *ripple* de tensão desejado, maior será a capacitância necessária, implicando o uso de capacitores eletrolíticos, cuja vida útil é baixa e reduz a durabilidade dos circuitos. Neste artigo é desenvolvido um retificador monofásico com compensação ativa de ondulação em baixa frequência para alimentar uma carga composta por diodos emissores de luz através de um filtro passivo e um conversor *buck*. A topologia é modelada via espaço de estados e destina-se à redução das capacitâncias, mantendo um *ripple* de tensão pequeno na saída, permitindo assim o emprego de capacitores de alta durabilidade. Para isto, é proposto um sistema de controle em malha fechada baseado em múltiplas malhas, as quais utilizam controladores PI clássicos. O *ripple* de tensão obtido nas duas etapas de conversão respeita as especificações e é inferior a 5,02%. Os valores de capacitância utilizados são iguais e inferiores a 50 μF e a variação da corrente de alimentação da carga é da ordem de 6,4%. Para um retificador em ponte completa obter o mesmo nível de projeto, seria necessária uma capacitância de 216 μF . As principais formas de onda das simulações e demais resultados são apresentados a fim de validar este estudo.

Palavras-chave — Alta Durabilidade, Capacitor, Compensação Ativa, Múltiplas Malhas de Controle, Ondulação em Baixa Frequência, Retificador Monofásico.

1 Introdução

Diante da evolução da tecnologia, os conversores estáticos ganharam destaque quanto à sua longevidade, visando àquelas tecnologias que necessitam de uma alimentação cuja fonte seja mais durável (Feliciani, 2017). Neste âmbito, destacam-se a aplicação em equipamentos de difícil acesso e em iluminação utilizando diodos emissores de luz, nomenclatura derivada do inglês *Light Emitting Diode* (LED).

Os LEDs já são realidade no setor elétrico atual, pois possuem vida útil extremamente elevada se comparados a outras lâmpadas menos eficientes. Porém, a utilização de conversores torna limitada a durabilidade do circuito completo, por conta da solução eletrolítica (Luz et al., 2016).

É sabido que semicondutores não emissores de luz, resistores, indutores e capacitores não eletrolíticos podem ter, em média, meio século de vida útil, desde que operem obedecendo às suas especificações, enquanto um LED pode alcançar facilmente 80 mil horas (Luz et al., 2016). Logo, os capacitores eletrolíticos são indubitavelmente os componentes que possuem a menor longevidade, devido a sua composição utilizando materiais não sólidos.

No entanto, a solução eletrolítica é a única tecnologia cujas capacitâncias são altas o suficiente para atender aos requisitos de projeto de filtros destinados

a realizar a compensação e redução das ondulações de tensão em baixa frequência presente nas topologias CA-CC conectadas à rede elétrica (Feliciani, 2017). Por este motivo, torna-se fundamental o estudo de circuitos de potência que visem melhorar a condição do suprimento de energia de uma carga.

Na literatura é encontrada uma variedade de trabalhos cujo enfoque destinou-se à solução da baixa vida útil dos capacitores eletrolíticos. Wang, Chung e Liu (2014), por exemplo, descreveram uma técnica para a redução da capacitância do barramento intermediário em Corrente Contínua (CC) de um sistema composto por um retificador monofásico e por um conversor CC-CC *full-bridge*. A operação é baseada na ligação de uma fonte de tensão em série com a linha do barramento para compensar a oscilação do capacitor e tornar a tensão de saída constante. As capacitâncias utilizadas são inferiores a 10 μF em um sistema de conversão de energia cujo barramento CC é de 400 V e cuja potência de saída é 600 W.

Já Liu et al. (2015) apresentaram um inversor solar conectado à rede elétrica (*grid-tie*) o qual é composto por um circuito auxiliar de compensação de tensão que visa reduzir a capacitância de um barramento de alta tensão suportado por um capacitor. O compensador é um inversor de tensão série que produz um sinal em Corrente Alternada (CA) que neutraliza a ondulação de um barramento CC de 400 V.

Esta topologia apresenta uma oscilação de tensão de 3,73% neste barramento, empregando capacitores cuja vida útil é maior. Neste caso, o sistema supriu uma potência nominal de 2 kW.

Verificou-se também um retificador monofásico de quatro chaves composto por um braço de retificação convencional e por um braço neutro ligado a dois capacitores conectados em série, os quais formam um barramento CC com ponto neutro, apresentado por Ming, Zhong e Zhang (2016). Operando corretamente, a energia de ondulação é encaminhada ao capacitor inferior, de forma que a tensão do capacitor superior, projetada como a saída do circuito, possua ondulações da ordem de 2,5%. São empregados capacitores de alta durabilidade inferiores a $5 \mu F$, sendo a tensão aplicada sobre o filtro capacitivo conectado em uma carga cuja potência instalada é de 1 kW igual a 200 V.

Nesse contexto, este trabalho propõe uma topologia de conversor CA-CC-CC controlada composta pela associação em cascata de um retificador monofásico com compensação ativa de ondulação em baixa frequência, um filtro Indutivo-Capacitivo (LC) e um conversor CC-CC abaixador de tensão. Estes são utilizados para alimentar 160 LEDs de 1,8 W individuais (incluindo a parcela dissipada), os quais totalizam 288 W, bem como apresentar os princípios de operação e suas vantagens em comparação aos retificadores convencionais. A correta modelagem e funcionamento visam aumentar a durabilidade do circuito utilizando capacitâncias reduzidas, porém, mantendo um baixo *ripple* de tensão na saída. Isto é, a finalidade é permitir o emprego de capacitores de filme, os quais possuem elevada durabilidade, em substituição aos eletrolíticos (Liu et al., 2015).

O presente trabalho contém sete seções. A seção 1 é reservada à introdução e uma breve revisão bibliográfica. A seção 2 apresenta o conversor desenvolvido e seus princípios de operação. Na seção 3 é realizado o dimensionamento dos elementos e apresentado o modelo da carga. Na seção 4 é apresentada a modelagem do retificador via espaço de estados. A seção 5 destina-se ao desenvolvimento do sistema de controle. Na seção 6 são demonstrados os resultados das simulações elaboradas no software PSIM®. Por fim, a seção 7 contempla as considerações finais, analisando e sugerindo pesquisas para o futuro.

2 Análise Teórica da Topologia

A Figura 1 apresenta a topologia desenvolvida. A etapa de conversão CA-CC é baseada no princípio dos conversores híbridos, descritos na literatura como a associação série e/ou paralela de dois ou mais conversores. Neste trabalho, o conversor principal é um retificador monofásico em ponte completa (simbolizado na Figura 1 como uma fonte senoidal pulsada) que apresenta uma flutuação de tensão muito alta na saída. Porém, é responsável por fornecer a maior parcela da energia ao sistema, enquanto o conversor de correção é um armazenador capacitivo chaveado (C_1) que deve atuar como uma fonte de tensão conti-

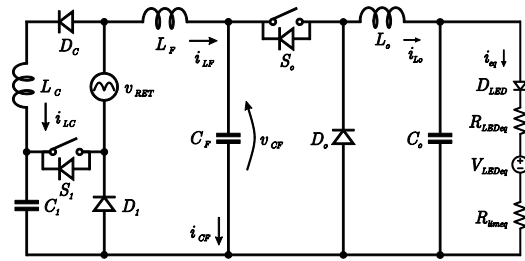


Figura 1. Disposição da topologia CA-CC-CC proposta.

nua praticamente constante, adicionando-se ao anterior para garantir um maior aproveitamento da energia provida da rede.

Como é observado na Figura 1 e fora mencionado na introdução, utiliza-se, ainda, um filtro ressonante na saída compensada da primeira etapa de conversão para atenuar os ruídos em alta frequência causados pela comutação de S_1 . Este filtro precede o conversor *buck*, cuja escolha e operação no Modo de Condução Contínua (MCC) levaram em conta as características da carga (Barbi; Martins, 2006).

Podem-se evidenciar, ainda, as seguintes vantagens: (i) o retificador monofásico opera com reduzida Interferência Eletromagnética (EMI, *Electromagnetic Interference*), (ii) apresenta alta fidelidade na sintetização dos sinais de tensão e corrente e (iii) pode possuir ganho estático unitário em relação à tensão de pico da rede elétrica ou operar com a funcionalidade de um conversor *boost*, entre outras.

Considerando o funcionamento da topologia no MCC e que todos os componentes são ideais, os estágios de operação são ilustrados nas Figura 2 e Figura 3. O conversor *buck* opera da maneira convencional encontrada na literatura.

É possível notar que no primeiro estágio, cujo intervalo é expresso por $0 \leq t < DT_s$, a chave S_1 encontra-se em condução, então o circuito de carregamento composto pelo diodo D_c e pelo indutor L_c tem sua contribuição retida, sendo este indutor carregado por uma parcela da corrente total do circuito híbrido até o final do estágio. Além disto, o capacitor

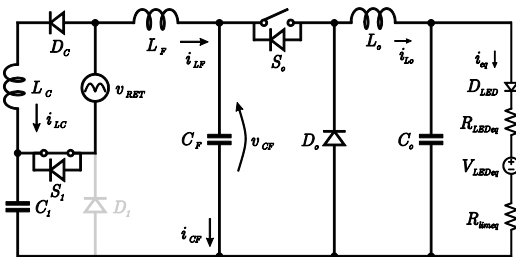


Figura 2. Operação do conversor. Condução de S_1 .

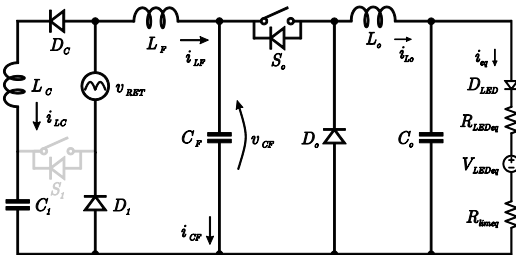


Figura 3. Operação do conversor. Bloqueio de S_1 .

C_1 é colocado em série com a saída do retificador de entrada e em paralelo com o diodo D_1 , bloqueando este último devido ao efeito da polarização reversa. Esta etapa permite que a tensão da fonte auxiliar chaveada seja somada ao módulo da tensão da rede elétrica ($v_{C1} + v_{RET}$), sendo o resultado disto verificado no terminal positivo do indutor L_F .

Complementarmente, no segundo estágio a chave S_1 é bloqueada e o diodo D_1 entra em condução, servindo de caminho para o aterramento do terminal inferior do retificador monofásico. Nesta situação, o circuito do diodo D_C e indutor L_C é colocado em série com o capacitor C_1 ($i_{C1} = i_{LC}$), carregando o mesmo até o final do estágio ou até que sua saturação seja alcançada. Idealmente, isso deve ocorrer nos momentos em que a tensão retificada v_{RET} possuir um valor superior à tensão instantânea da fonte auxiliar.

Em regime permanente, as formas de onda idealizadas das tensões de entrada e saída do retificador e também de C_1 são sintetizadas conforme a Figura 4, caso os valores médios de v_{CF} e v_{C1} sejam superiores à tensão de pico da rede elétrica (V_P), como é proposto neste trabalho. Além disto, a Figura 5 apresenta o comportamento da razão cíclica, em azul, da portadora, em vermelho, e do sinal com Modulação por Largura de Pulso (PWM, *Pulse Width Modulation*) responsável pelo disparo de S_1 , em verde.

Ou seja, espera-se que a tensão média de saída ($\bar{v}_{CF}$) seja contínua, idealmente constante e sempre igual a um valor definido *a priori*. Para isto, nas regiões em que não há fornecimento de energia da rede elétrica para o circuito, o suprimento por parte do capacitor chaveado deve ser máximo.

3 Projeto do Circuito de Potência

Nesta seção são desenvolvidas as equações de projeto dos elementos passivos que compõem a topologia proposta, sendo alguns componentes aproxima-

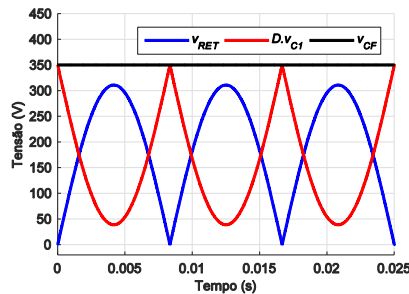


Figura 4. Tensões idealizadas da topologia proposta.

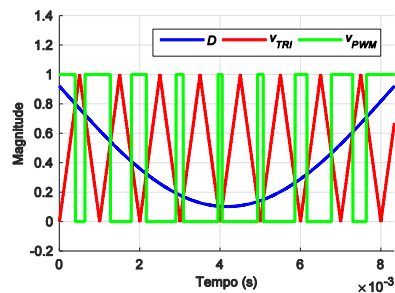


Figura 5. Sinais de controle em um período de comutação.

dos para valores comerciais, embora as práticas de prototipação não sejam abordadas neste trabalho.

Os parâmetros utilizados nesses dimensionamentos são detalhados na Tabela 1.

Primeiramente, a capacitância crítica da topologia é atribuída ao capacitor de compensação C_1 , que deve atuar como uma fonte de tensão e possuir baixo *ripple*. Assim, em (1) é descrita a expressão que permite o cálculo deste elemento em função das tensões de entrada e saída, cujo *ripple* desta última está diretamente relacionado ao mesmo. Esta expressão foi deduzida e apresentada por Feliciani (2017).

$$C_1 = \frac{(\pi \cdot V_{CF} - 2 \cdot V_P) \cdot P_{in}}{4\pi f \cdot V_{CF}^3 \cdot \Delta V_{CF}(\%)} \quad (1)$$

A partir das especificações da Tabela 1, a capacitância obtida é igual a $44,76 \mu F$. Isto permite a utilização prática de um capacitor de filme (alta durabilidade) de $50 \mu F$, o qual foi retirado do catálogo da empresa KEMET Electronics Corporation. A tensão máxima de operação é $450 V_{DC}$.

No dimensionamento do indutor L_C devem-se considerar os momentos em que a ondulação Δi_{LC} é máxima, fato que ocorre quando D assume o valor de 0,5, satisfazendo os requisitos do MCC. Neste caso, a expressão que permite o cálculo desta indutância é apresentada em (2) (Feliciani, 2017).

$$L_C = \frac{V_S \cdot D \cdot \sqrt{2\pi} \cdot V_{CF} \cdot 0,6}{\Delta i_{LC}(\%) \cdot \sqrt{(2\pi V_{CF}^2 - 8 \cdot V_S + \pi V_P^2) \cdot P_{in} \cdot f_s}} \quad (2)$$

onde $V_S = V_P \cdot V_{CF}$.

Diante disso, o cálculo da indutância de L_C resultou em $2,79 mH$.

Por conseguinte, o indutor do filtro LC também deve ser dimensionado levando em consideração o instante exato em que a ondulação de corrente Δi_{LF} é máxima, como ocorreu no caso anterior.

Ao ser efetuada uma reorganização do circuito da Figura 1, verificou-se que a estrutura do conversor híbrido apenas se difere de um conversor *buck* convencional devido à inserção do retificador em ponte completa em série com o indutor L_F . Sabendo disto e observando o primeiro estágio de operação, a indutância que integra o filtro passa-baixa é obtida através de (3) (Barbi; Martins, 2006). A dedução desta

Tabela 1. Parâmetros para o dimensionamento dos elementos.

Parâmetro	Simbologia	Valor
Tensão de pico da rede elétrica	V_P	$\sqrt{2} \cdot 220 V$
Frequência da rede elétrica	f	60 Hz
Frequência de chaveamento	f_s	40 kHz
Frequência de corte	f_c	1200 Hz
Tensão de saída do retificador	$V_{CF} = V_{o1}$	350 V
Tensão do capacitor C_1	$V_{C1} = V_{CC}$	375 V
Tensão da carga	$V_{o2} = V_{Co}$	96 V
Corrente da carga	$I_{o2} = i_{eq}$	3 A
Potência de entrada do sistema	P_{in}	288 W
Ondulação de tensão de C_F	$\Delta V_{CF}(\%)$	10%
Ondulação de tensão de C_o	$\Delta V_{Co}(\%)$	1%

função também pode ser encontrada no trabalho de Feliciani (2017), bem como sua validação.

$$L_F = \frac{(V_P + V_{C1} - V_{CF}) \cdot D}{\Delta I_{LF(\%)} \cdot I_{LF} \cdot f_s} \quad (3)$$

Diante dos parâmetros escolhidos, a indutância calculada para L_F é igual a $5,04 \text{ mH}$.

É conhecido que a frequência de corte (f_c) é um valor específico em que as reatâncias de um filtro se anulam. Assim, sabendo que $|X_{CF}| - |X_{LF}| = 0$ e que $\omega = 2\pi f_c$, pode-se calcular C_F através de (4).

$$C_F = \frac{1}{L_F(2\pi f_c)^2} \quad (4)$$

Considerando o indutor calculado anteriormente e a frequência de corte definida na Tabela 1, a capacitância obtida é igual a $3,45 \mu F$. Neste caso, este valor foi aproximado para um capacitor de filme de $5 \mu F$, o qual foi obtido junto à KEMET Electronics Corporation e cuja tensão máxima é $400 V_{DC}$.

Para dimensionar os elementos alocados antes da carga, é necessário conhecer a razão cíclica do conversor *buck*, a qual é obtida através de (5).

$$D_{buck} = \frac{V_{Co}}{V_{CF}} = \frac{96 V}{350 V} = 0,274 \quad (5)$$

Assim, é importante ressaltar que o conversor *buck* foi projetado da maneira convencional encontrada na literatura. Sabendo disto, Barbi e Martins (2006) definem que o indutor L_o pode ser projetado conforme (6), considerando o MCC e o primeiro estágio de operação do conversor CC-CC.

$$L_o = \frac{(V_{o1} - V_{o2}) \cdot D_{buck}}{\Delta I_{Lo(\%)} \cdot I_{o2} \cdot f_s} \quad (6)$$

Portanto, baseando-se nos parâmetros da Tabela 1, a indutância de L_o é igual a $2,9 \text{ mH}$.

O capacitor de saída, por sua vez, é obtido por meio da dedução matemática que envolve a capacidade da estrutura em armazenar cargas elétricas, conforme (7) (Barbi; Martins, 2006).

$$C_o = \frac{(1 - D_{buck})}{8 \cdot \Delta V_{Co(\%)} \cdot L_o \cdot f_s^2} \quad (7)$$

Então, sendo $(1 - D_{buck})$ referente ao bloqueio da chave S_o , e baseando-se no indutor L_o dimensionado, o cálculo da capacitância de C_o resulta em $1,96 \mu F$. Neste trabalho, este valor foi aproximado para um capacitor de filme de $2 \mu F$, também da KEMET Electronics Corporation.

Usualmente, o comportamento elétrico de um

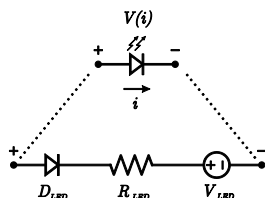


Figura 6. Modelo elétrico simplificado de um LED.

LED é descrito pela equação de Shockley, mas pode ser aproximado conforme a representação exposta em (8), que representa o modelo simplificado ilustrado no circuito da Figura 6 (Luz et al., 2016).

$$V(i) = V_{LED} + iR_{LED} \quad (8)$$

A expressão (8) é simplificada, porém pode ser considerada, já que na região linear da curva V-I os modelos real e simplificado se assemelham.

Neste trabalho, será considerada essa abordagem, utilizando como carga um arranjo composto por 160 LEDs, sendo estes do modelo LM561B, da empresa Samsung Electronics Co. Ltd. A disposição definida é uma associação paralela de vinte ramos contendo oito LEDs em série cada, o que totaliza $288 W$. Desta potência, uma parcela será dissipada em uma resistência limitadora de corrente ($R_{lim eq}$).

Cada LED de potência precisa de $12 V_{DC}$ e 150 mA para funcionar corretamente, sendo necessários no máximo $3 V_{DC}$ para garantir que cada semicondutor irá emitir seu fluxo luminoso nominal. Como fora mencionado anteriormente, o restante é aplicado em uma resistência de dissipação alocada em série com a carga, conforme pode ser observado na Figura 1, cujo cálculo é apresentado em (9).

$$R_{lim eq} = \frac{V_{nom} - V(i)}{i} \cdot \frac{8}{20} = 24 \Omega \quad (9)$$

A resistência interna individual (R_{LED}) é obtida através de medições práticas de tensão e corrente, cujos valores são fornecidos de forma gráfica no *datasheet* do produto. Assim, a partir das variáveis Δv_{RLED} e Δi_{RLED} retiradas da curva V-I do LED modelo LM561B, obtém-se a resistência equivalente R_{LEDeq} conforme (10).

$$R_{LEDeq} = \frac{\Delta v_{RLED}}{\Delta i_{RLED}} \cdot \frac{8}{20} = 1 \Omega \quad (10)$$

Finalmente, pode-se calcular a queda de tensão equivalente dos LEDs (V_{LEDeq}), que será igual a $96 V - (24 \Omega + 1 \Omega) \cdot 3 A = 21 V$.

4 Modelagem do Retificador Monofásico

Na modelagem da primeira etapa de conversão da energia, adotou-se a técnica de modelagem por valores médios via espaço de estados, cujas equações, de uma forma geral, são expressas conforme (11) e (12) (Erickson; Maksimović, 2001).

$$K\dot{x}(t) = Ax(t) + Bu(t) \quad (11)$$

$$y(t) = Hx(t) + Eu(t) \quad (12)$$

em que o vetor de estados é descrito em (13).

$$x(t) = [i_{LC}(t) \quad i_{LF}(t) \quad v_{CF}(t)]^T \quad (13)$$

As entradas incluídas na análise são: (i) a fonte de tensão independente v_{RET} , (ii) a fonte de tensão genérica v_{CC} e (iii) a fonte de tensão v_{Leo1} , que é a queda de tensão equivalente dos LEDs na saída do filtro LC acoplado ao retificador monofásico.

Nesse contexto, ao aplicar as Leis de Kirchhoff no primeiro estágio de operação (Figura 2), e conhecendo as equações diferenciais que definem a tensão de um indutor e a corrente em um capacitor, obtêm-se as matrizes apresentadas em (14)-(16).

$$A_1 = \begin{bmatrix} -R_{LC} & 0 & 0 \\ 0 & -R_{LF} & -1 \\ 0 & 1 & -1/R_{o1} \end{bmatrix} \quad (14)$$

$$B_1 = \begin{bmatrix} 1 & 0 & 0 \\ 1 & 1 & 0 \\ 0 & 0 & 1/R_{o1} \end{bmatrix} \quad (15)$$

$$H_1 = [0 \quad 0 \quad 1] \quad (16)$$

Aplicando-se os mesmos princípios elétricos no circuito do segundo estágio de operação (Figura 3), obtêm-se as matrizes (17)-(19).

$$A_2 = A_1 \quad (17)$$

$$B_2 = \begin{bmatrix} 1 & -1 & 0 \\ 1 & 0 & 0 \\ 0 & 0 & 1/R_{o1} \end{bmatrix} \quad (18)$$

$$H_2 = H_1 \quad (19)$$

Considerou-se a resistência interna dos indutores apenas para manter a inversibilidade das matrizes singulares. Além disto, a resistência R_{o1} é a soma das resistências R_{lmeq} e R_{LEdeq} , que foi refletida para a entrada do conversor *buck* através de D_{buck} .

Em ambos os casos, $E_1 u(t) = E_2 u(t) = 0$ e o coeficiente K é definido segundo (20).

$$K = \begin{bmatrix} L_C & 0 & 0 \\ 0 & L_F & 0 \\ 0 & 0 & C_F \end{bmatrix} \quad (20)$$

Na obtenção do modelo da tensão de saída em regime permanente (modelo CC), os vetores de estados e de saída devem ser solucionados através de (21) e (22), respectivamente.

$$X = -A^{-1}BU \quad (21)$$

$$Y = (-HA^{-1}B)U \quad (22)$$

onde, segundo Silva (2011):

$$A = A_1 D + A_2 (1 - D) \quad (23)$$

$$B = B_1 D + B_2 (1 - D) \quad (24)$$

$$H = H_1 D + H_2 (1 - D) \quad (25)$$

Desconsiderando a resistência interna dos indutores definidos como ideais, a equação que representa a tensão de saída V_{CF} é apresentada em (26). Isto é, ainda, equivalente ao ganho estático do conversor.

$$V_{CF} = V_{RET} + DV_{CC} \quad (26)$$

Assim, a razão cíclica moduladora da chave S_1 é variável na topologia desenvolvida, sendo o módulo de D modificado a todo o momento conforme (27).

$$D = \frac{V_{CF} - V_P |sen(\omega t)|}{V_{CC}} \quad (27)$$

Embora a variação entre 0 e 1 seja possível na teoria, na prática normalmente limita-se esta variável entre 0,2 e 0,8 para garantir uma zona de funcionamento confiável (Silva, 2011).

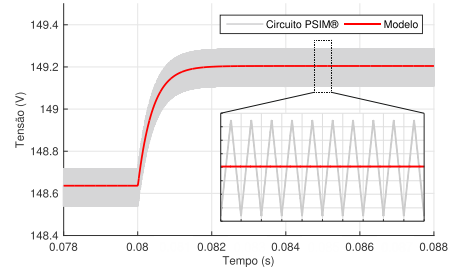


Figura 7. Respostas a um degrau de 0,005 em D .

Segundo Erickson e Maksimović (2001), o modelo de pequenos sinais da tensão, o qual representa o comportamento desta variável frente à inserção de perturbações nas entradas, é obtido por meio da Transformada de Laplace de $\hat{y}(t) = H_p \hat{x}(t)$, resultando em (28). Assim, define-se o vetor de entrada perturbado como $\hat{u}_p(t) = [\hat{u}(t) \quad \hat{d}(t)]^T$.

$$\hat{y}(s) = H_p (sI_{3 \times 3} - A_p)^{-1} B_p \hat{u}_p(s) \quad (28)$$

onde:

$$A_p = K^{-1}A \quad (29)$$

$$B_p = K^{-1}[B(A_1 - A_2)X + (B_1 - B_2)U] \quad (30)$$

$$H_p = H \quad (31)$$

Resolvendo (28), a função de transferência de pequenos sinais da tensão de saída perturbada ($\hat{v}_{CF}(s)$) em função da razão cíclica com pequena variação ($\hat{d}(s)$) é exposta de forma linear em (32).

$$G_{vd}(s) = \frac{R_{o1} V_{CC}}{(L_F C_F R_{o1})s^2 + L_F s + R_{o1}} \quad (32)$$

Para verificar esse modelo, realizou-se um teste com uma entrada do tipo degrau. Para valores genéricos de parâmetros, a Figura 7 ilustra os resultados obtidos nos softwares PSIM® e Simulink®.

É visível nas formas de onda superamortecidas que o modelo médio corresponde à operação da topologia, atendendo as especificações.

Como a corrente elétrica que circula pelo indutor L_F também será controlada torna-se necessário obter a expressão que relaciona a corrente perturbada ($\hat{i}_{LF}(s)$) com a razão cíclica perturbada ($\hat{d}(s)$). Isto é, precisa-se aplicar o vetor $[0 \quad 1 \quad 0]$ em H_p , ou seja, atribuir $\hat{i}_{LF}(s)$ à variável $\hat{y}(s)$, modificação esta que por mérito resulta no modelo CA exposto em (33), sendo a planta elétrica totalmente controlável.

$$G_{id}(s) = \frac{C_F R_{o1} V_{CC} s + V_{CC}}{(L_F C_F R_{o1})s^2 + L_F s + R_{o1}} \quad (33)$$

Após isso, é preciso realizar a divisão de (32) por (33), cujo resultado é $\hat{v}_{CF}(s)/\hat{i}_{LF}(s)$.

5 Projeto do Sistema de Controle

Por conseguinte, a modulação PWM da chave S_1 é realizada com base na regulação das variáveis de controle. Inicialmente, a proposta deste trabalho era controlar apenas a tensão fornecida aos LEDs, o que indiretamente acabaria por também controlar a cor-

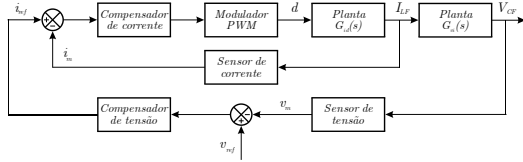


Figura 8. Sistema de controle de duas malhas proposto.

rente elétrica, devido ao emprego das resistências dissipadoras $[R_{lim1} \ R_{lim2} \ R_{lim3} \ \dots \ R_{lim160}]$, em que R_{limeq} é a resistência equivalente da associação mista. Contudo, verificou-se que a realização do controle da corrente do indutor L_F resulta em uma melhor sintetização dos sinais de tensão, além de limitar e controlar diretamente a corrente média de alimentação dos LEDs com efetividade, garantindo a emissão da luminosidade nominal de cada um. Logo, o sistema de controle em malha fechada desenvolvido neste trabalho baseia-se no conceito de múltiplas malhas de controle, em que se propõe a utilização de duas malhas, sendo uma interna, referente à corrente i_{LF} , e outra externa, correspondente à tensão do capacitor C_F . A finalidade é fazer com que a saída da primeira etapa de conversão possua ambas as variáveis reguladas em valores médios constantes.

O diagrama de blocos do sistema de controle proposto é demonstrado na Figura 8. Lembrando que a função de transferência de pequenos sinais $G_{id}(s)$ fora definida em (33), possuindo nesta situação específica dois polos complexos e um zero real.

O modulador $M(s)$ deve ser uma forma de onda triangular com amplitude A_M que varia de zero à unidade e cuja frequência é f_s . Portanto, o ganho do modulador é expresso segundo (34).

$$M(s) = \frac{1}{A_M} = \frac{1}{1} = 1 \text{ pu} \quad (34)$$

A função de transferência do sensor de corrente $H_i(s)$ é igual ao próprio ganho de conversão (Silva, 2011), conforme (35).

$$H_i(s) = \frac{i_{ref}}{i_{med}} = \frac{1}{0,823 \text{ A}} = 1,215 \text{ A}^{-1} \quad (35)$$

Considerando o Teorema do Valor Final e a aplicação de um degrau unitário, pode-se analisar o erro em regime permanente da malha de corrente não compensada, conforme apresentado em (36).

$$e(\infty) = \lim_{s \rightarrow 0} \frac{1}{1 + G_{id}(s) \cdot H_i(s)} = 0,42 \quad (36)$$

Nota-se que o erro é muito elevado, tornando necessária a inserção de um compensador no sistema realimentado. Assim, fez-se o uso de um controlador Proporcional-Integral (PI), o qual deve garantir: (i) erro nulo em regime permanente, (ii) resposta transitória não oscilatória e (iii) margens de fase e de ganho positivas. Logo, a função de transferência em malha aberta da corrente do indutor ideal L_F compensada pode ser definida conforme (37).

$$FTMA_{CiPI}(s) = C_i(s) \cdot M(s) \cdot G_{id}(s) \cdot H_i(s) \cdot H_{ei}(s) \quad (37)$$

em que $H_{ei}(s)$ representa o efeito do chaveamento em alta frequência (Silva, 2011).

Segundo Tomaselli (2001), o projeto de um controlador PI deve estar em concordância com os seguintes critérios: (i) a frequência de cruzamento por 0 dB (f_{cz}) do sistema compensado deve ser inferior à metade da frequência de comutação e (ii) o zero do controlador deve ser posicionado pelo menos uma década abaixo deste valor.

Como a resposta da malha interna deve ser suficientemente mais rápida que a externa, escolheu-se o valor de 16 kHz para f_{cz} e posicionou-se o zero exatamente uma década abaixo do mesmo.

Diante disso, é possível determinar o ganho K_{PI} no ponto em que o módulo da $FTMA_{CiPI}$ apresentada em (37) é 1 dB, tendo em vista que $s \rightarrow j\omega_{cz}$.

Portanto, o valor obtido para o coeficiente K_{PI} é igual a 0,8531 pu. Além disto, pode-se afirmar que a $FTMF_{CiPI}$ é estável, pois possui margem de fase positiva no valor de 84,3° e margem de ganho superior à unidade, em magnitude.

A malha de tensão, por sua vez, constitui-se em um laço externo à malha de corrente (Figura 8), a qual deve garantir efetivamente a tensão de 350 V na variável $\bar{v}_{CF}$, apresentando baixo ripple. A utilização da malha externa com controle de tensão é algo bastante criticado na literatura relativa ao acionamento de LEDs, pois pode ocasionar grandes variações na potência da carga devido às variações de temperatura nos dispositivos. No sistema de controle projetado, porém, isto não ocorre porque o controle do valor médio da corrente i_{LF} e de v_{CF} na primeira etapa tende a manter a potência média de saída constante em um período da rede, enquanto que os resistores de limitação podem dissipar mais ou menos potência, dependendo da temperatura dos dispositivos.

Desse modo, de maneira análoga ao caso anterior, o sensor de tensão responsável pela realimentação negativa do sistema possui uma função de transferência que é expressa conforme (38).

$$H_v(s) = \frac{v_{ref}}{v_{med}} = \frac{1}{350 \text{ V}} = 0,003 \text{ V}^{-1} \quad (38)$$

Como a malha externa possui tempo de resposta bem mais lento, a fim de garantir o desacoplamento da mesma com a interna, a função que representa a dinâmica da malha de corrente pode ser reduzida à forma simplificada apresentada em (39).

$$FTMF_i(s) \approx \frac{1}{H_i(s)} = 0,823 \text{ A} \quad (39)$$

Em posse da função de transferência linear $\hat{v}_{CF}(s)/\hat{i}_{LF}(s)$, na qual há apenas um polo real posicionado em -601,86 e cujo ganho estático $G_{vi}(0)$ é igual a 332,3, também é necessário realizar o projeto de um controlador. Logo, também será empregado um compensador com ação PI, então a função de transferência em malha aberta da tensão do capacitor C_F compensada pode ser definida conforme (40).

$$FTMA_{CvPI}(s) = C_v(s) \cdot FTMF_i(s) \cdot G_{vi}(s) \cdot H_v(s) \quad (40)$$

Para este caso, Tomaselli (2001) afirma que o projeto deve estar em concordância com os seguintes critérios: (i) a frequência de cruzamento por 0 dB da $FTMA_{CvPI}$ deve ser inferior à metade da frequência do sinal de tensão retificado proveniente da rede elétrica (120 Hz) e (ii) o zero do controlador deve ser anulado por meio da alocação sobre um polo.

Dessa forma, escolheu-se o valor de 12 Hz para a banda passante do compensador (uma década abaixo de 120 Hz) e posicionou-se o zero deste exatamente sobre o polo da planta $G_{vi}(s)$ (−601,86).

Manipulando e resolvendo a expressão (40) por meio do mesmo procedimento exposto para o caso anterior, o valor do coeficiente K_{PIV} resultante é igual a 0,1636 pu. De forma análoga, pode-se afirmar que a $FTMF_{CvPI}$ é estável, pois possui margem de fase no valor de 90° e margem de ganho superior à unidade.

Finalmente, o conversor *buck* de saída é controlado totalmente em malha aberta.

6 Simulações e Resultados

A fim de validar o funcionamento da topologia desenvolvida, esta seção apresenta alguns dos resultados obtidos via simulação no software PSIM®.

Primeiramente, a Figura 9 demonstra a tensão de saída da primeira etapa de conversão, a qual é aplicada sobre C_F . Através disto, verifica-se que o valor médio é igual a 350 V, enquanto o *ripple* é da ordem de 4,66%. Isto é, a compensação ativa atribui um nível praticamente contínuo a esta variável.

A Figura 10, por outro lado, ilustra a tensão do compensador capacitivo controlado C_1 , cujo valor médio é igual a 364,62 V. Neste estudo, constatou-se que em malha aberta é possível operar com V_{C1} igual à V_{CF} , porém em malha fechada é necessário impor uma tensão maior, fato que deve garantir a direção do fluxo de potência. Após a realização de testes, concluiu-se que, para as especificações deste trabalho, o valor adequado de V_{C1} deve ser próximo de 370 V. Logo, esta é a justificativa pela qual a tensão V_{CC} (V_{C1}) foi definida como 375 V na Tabela 1, garantindo uma margem de operação. Por fim, a ondulação de tensão medida na Figura 10 é 8,92%, valor inferior aos 10% especificados para v_{CF} , o que é satisfatório, uma vez que esse *ripple* nunca será pequeno para valores reduzidos de capacitância.

Por conseguinte, a Figura 11 ilustra o comportamento da razão cíclica D aplicada na lógica de comutação da chave S_1 . A característica oscilatória em alta frequência é gerada pela utilização do sistema de controle, o qual difunde a lógica de modulação para garantir a sintetização de v_{CF} e i_{LF} .

Prosseguindo, a Figura 12 demonstra a tensão de saída da segunda etapa de conversão, cujo valor médio é igual a 96 V. Embora o capacitor C_o tenha sido projetado para um *ripple* máximo de 1%, verificou-se um nível de 5,01%, o que ocorre por conta do produto de $\Delta V_{CF}(\%)$ com $\Delta V_{Co}(\%)$.

Finalmente, a forma de onda referente à corrente elétrica de alimentação dos LEDs de potência é dis-

ponibilizada na Figura 13, cujo comportamento linear com a tensão de saída ocorre por causa da utilização do modelo linear simplificado dos LEDs. Em termos quantitativos, o *ripple* aferido é da ordem de 6,42%, enquanto o valor médio é igual a 3 A.

Porém, como a estratégia de acionamento dos LEDs compensa a ondulação em baixa frequência, a corrente proveniente da rede elétrica possui um elevado conteúdo harmônico, cuja Taxa de Distorção Harmônica (THD, *Total Harmonic Distortion*) é da ordem de 77,29%. Isto resulta em um baixo Fator de Potência (FP), o qual é igual a 0,743. Tais valores denotam uma forma de onda de corrente com características não-senoidais, como pode ser visto na Figura 14. Então, de modo geral a topologia CA-CC-CC proposta não atende aos requisitos mínimos da norma IEC 61000-3-2, o que limita o seu uso em aplicações reais com o controle proposto, por isto é necessário realizar uma pesquisa acerca de alternativas que possibilitem melhorar essas deficiências. Neste cenário, destacam-se a técnica para Correção do Fator de Potência (PFC, *Power Factor Correction*) e o método de Eliminação Seletiva de Harmônicas (SHE, *Selective Harmonic Elimination*), entre outros.

Para conhecimento, utilizando um retificador monofásico não controlado tradicional na primeira etapa de conversão, as ondulações medidas são superiores a 27%, considerando a alimentação da mesma carga através de um filtro capacitivo puro de 50 μF e um conversor *buck*. Além disto, os valores médios não atendem às especificações e os valores de THD e FP nesta situação são, respectivamente, 138,07% e 0,532, i.e., grandezas bem maiores do que aquelas obtidas com o conversor proposto. Estes são valores típicos em retificadores convencionais, como apontam Erickson e Maksimović (2001).

Cabe ressaltar, ainda, que seria necessária uma capacitância de 216 μF para a topologia anterior obter o mesmo *ripple* de tensão definido no projeto do capacitor C_F (10%), considerando uma comparação justa, o que acaba impondo a utilização de capacitores eletrolíticos. Além disto, não é possível elevar a tensão de saída com relação ao pico da rede, devido à inexistência de um circuito de compensação, como é proposto na topologia deste trabalho.

Portanto, tendo em vista que os valores médios e ondulações atendem às especificações, as vantagens apresentadas validam o funcionamento do conversor. O uso dos resistores de limitação possui as vantagens apresentadas neste trabalho, além de garantir a correta operação do conversor no ponto de operação projetado. Em outras palavras, essas resistências garantem a carga mínima de aproximadamente 72,09 W a qual o conversor deve suprir, porém irá reduzir a eficiência global do arranjo. De acordo com Barbi e Martins (2006, p. 3), o rendimento de um conversor estático não isolado pode variar entre 70% e 98%. Neste trabalho, apesar de ter sido realizado um estudo apenas em simulações, verificou-se que a topologia pode superar uma eficiência global estimada de aproximadamente 93,92%, valor aceitável para um conversor com dois estágios cascadeados.

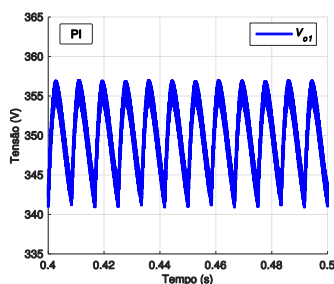


Figura 9. Tensão de saída da primeira etapa de conversão.

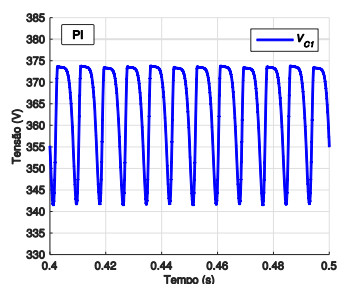


Figura 10. Tensão do compensador capacitivo controlado C_1 .

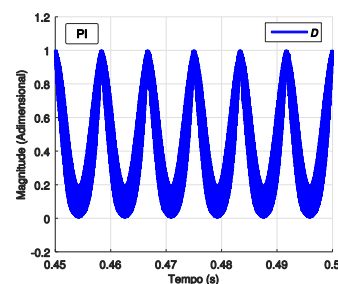


Figura 11. Razão cíclica variável moduladora da chave S_1 .

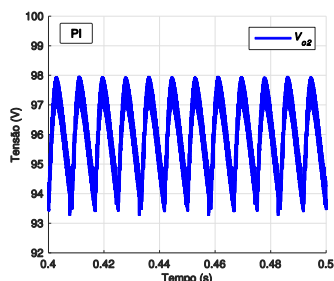


Figura 12. Tensão de saída do conversor buck conectado à carga.

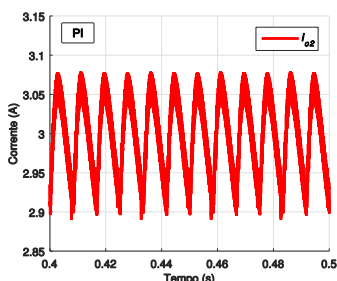


Figura 13. Corrente de alimentação dos LEDs de potência.

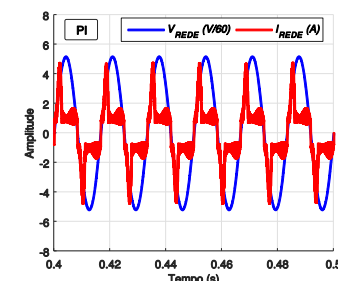


Figura 14. Corrente elétrica e tensão de entrada da topologia CA-CC-CC.

7 Conclusão

Neste trabalho são apresentados os princípios básicos de operação, bem como a modelagem via espaço de estados e o projeto do sistema de controle em malha fechada de um retificador monofásico com compensação ativa de ondulação em baixa frequência. Através de um filtro ressonante e um conversor buck, é realizada a alimentação de LEDs de potência.

Em comparação com as topologias convencionais, a proposta neste trabalho também é relativamente simples, todavia apresenta baixos níveis de ondulação de tensão e corrente na saída. Isto é obtido com valores reduzidos de capacitância, o que elimina a necessidade de utilizarem-se capacitores eletrolíticos. Neste trabalho, são utilizados capacitores de filme (alta durabilidade) da ordem de 50 μF .

Assim, espera-se que a utilização do conversor se aplique às mais variadas cargas, uma vez que os LEDs podem ser alimentados com uma variação de até 50% o valor da corrente média (Luz et al., 2016).

Finalmente, como sugestão para trabalhos futuros pode-se destacar o desenvolvimento e experimentação do protótipo e a investigação dos resultados mediante a inserção de novos elementos e utilizando outros conversores CC-CC na saída.

Agradecimentos

Os autores agradecem à Coordenação de Aperfeiçoamento de Pessoal de Nível Superior (CAPES/PROEX) pelo apoio financeiro.

Referências Bibliográficas

- Barbi, I.; Martins, D. C. (2006). Eletrônica de Potência: Conversores CC-CC Básicos Não Isolados. Autores, Florianópolis – SC, 2ª Ed.
Erickson, R. W. and Maksimović, D. (2001).

Fundamentals of Power Electronics. Kluwer Academic Publishers, 2ª Ed.

- Feliciani, N. G. (2017). Estudo e Desenvolvimento do Controle de Tensão de um Retificador Monofásico com Compensação Ativa de Ondulação de Baixa Frequência Utilizando Capacitores de Alta Durabilidade para Alimentação de LEDs. Monografia, Universidade Federal do Pampa, Alegrete – RS.
Liu, W. et al. (2015). Modeling and Design of Series Voltage Compensator for Reduction of DC-Link Capacitance in Grid-Tie Solar Inverter. IEEE Transactions on Power Electronics, Vol. 30, No. 5, pp. 2534-2548.
Luz, P. C. V. et al. (2016). Isolated Topologies Family for Street Lighting Using LED as Source Light. IECON 2016 – 42nd Annual Conference of the IEEE Industrial Electronics Society, Florence, pp. 3451-3457.
Ming, W.; Zhong, Q. and Zhang, X. (2016). A Single-Phase Four-Switch Rectifier with Significantly Reduced Capacitance. IEEE Transactions on Power Electronics, Vol. 31, No. 2, pp. 1618-1632.
Silva, G. S. (2011). Projeto e Análise Teórico-experimental de um Retificador Monofásico com Correção do Fator de Potência. Monografia, Universidade Federal do Pampa, Alegrete – RS.
Tomaselli, L. C. (2001). Controle de um Pré-regulador com Alto Fator de Potência Utilizando o Controlador DSP TMS320F243. Dissertação, Universidade Federal de Santa Catarina, Florianópolis – SC.
Wang, H.; Chung, H. S. and Liu, W. (2014). Use of a Series Voltage Compensator for Reduction of the DC-Link Capacitance in a Capacitor-Supported System. IEEE Transactions on Power Electronics, Vol. 29, No. 3, pp. 1163-1175.