

PROJETO DE UM RETIFICADOR VIENNA COM ELEVADO FATOR DE POTÊNCIA USANDO A TÉCNICA DE CONTROLE DE UM CICLO

KRISTIAN P. DOS SANTOS¹, CÍCERO A. DOS SANTOS², RENÉ P.T. BASCOPÉ³, PAULO P. PRAÇA³ BRUNO R. DE ALMEIDA⁴

¹*Coordenação de Eletrotécnica, Instituto Federal do Piauí(IFPI)
CEP 64211-145, Parnaíba, PI, BRASIL*

²*Unidade Acadêmica de Indústria, Instituto Federal da Paraíba(IFPB)
CEP 58015-435, João Pessoa, PB, BRASIL*

³*Departamento de Engenharia Elétrica, Universidade Federal do Ceará(UFC)
Caixa Postal 6001, CEP 60455-760, Fortaleza, CE, BRASIL*

⁴*Departamento de Engenharia Elétrica, Universidade de Fortaleza(Unifor)
Av. Washington Soares, 1321, Room J01, CEP 60811-905, Fortaleza, CE, BRASIL*

*E-mails: kristianpessoa@ifpi.edu.br, cicero.santos@ifpb.edu.br,
rene@dee.ufc.br, paulopp@dee.ufc.br, almeida@unifor.br*

Abstract— The converters CA-CC are a most used converters in industry and be present in practically all electronic devices, illumination systems, laptops, biomedical equipment and others. However, this converter behaves as nonlinear load to electric system and producing a non-linear current and have high value of Total Harmonic Distortion (THD). To around this issue, the Power Factor Correction (PFC) is made using dedicated control techniques. This work presents a three-phase CA-CC boost converter PWM with load voltage control and high power factor using the control technique One Cycle Control (OCC). The converter has as main characteristics: high efficiency, simplicity, high power factor in addition to reduced size and weight. The PFC is get with three bidirectional switches that process a part of total power, because the most part is sent directly by diodes of the CA-CC converter. In this work, is presents the theoretical and computational study of the a three-phase CA-CC topology of boost converter PFC using the control technique OCC. The theoretical waveforms be presented to validate the control technique.

Keywords— Boost CA-CC converter, One cycle control, Power factor correction, Vienna rectifier.

Resumo— Os conversores CA-CC são um dos conversores mais usados na indústria e estão presentes em praticamente todos os eletrodomésticos, sistemas de iluminação, laptops, equipamentos biomédicos e outros. Entretanto, esses conversores se comportam como uma carga não linear para a rede elétrica e produzem uma corrente não senoidal e tem uma alta Distorção Harmônica Total (DHT). Para contornar esse problema, é feita a Correção do Fator de Potência (CFP) usando técnicas de controle dedicadas. Este trabalho apresenta um conversor CA-CC *boost* trifásico PWM com tensão de saída controlada e alto fator de potência usando a técnica de controle de um ciclo. O conversor tem como principais características: alta eficiência, simplicidade, alto fator de potência além de tamanho e peso reduzido. A CFP é obtida através de três chaves bidirecionais que processam apenas uma pequena parcela da potência total, pois a maior parte é enviada diretamente pelos diodos do conversor CA-CC. Neste trabalho é apresentado o estudo teórico e computacional de uma topologia trifásica do conversor CA-CC *boost* com CFP utilizando a técnica de controle de um ciclo. São apresentadas as formas de onda teóricas para validar a técnica de controle.

Palavras-chave— Conversor CA-CC *Boost*, Controle de um ciclo, Correção do fator de potência, Retificador Vienna.

1 Introdução

A Eletrônica de Potência está inserida no cotidiano nas mais diversas aplicações residenciais e industriais em sistemas de iluminação, máquinas elétricas, carregadores de bateria, fontes para telecomunicações, veículos elétricos, sistemas de transmissão de energia elétrica, dentre outros (Mussa, 2003). Os crescentes avanços tecnológicos impulsionam cada vez mais o desenvolvimento de conversores que possuem uma alta densidade de potência e de alto rendimento. Dessa maneira, diversos equipamentos tornaram-se comercialmente disponíveis com características de baixo conteúdo harmônico, alto fator de potência, chaveamento em altas frequências, dentre outros (Hart, 2012)

Um dos conversores estáticos mais utilizados são os retificadores que fazem a conversão de tensão CA-CC já que em diversos casos como, por exemplo, em fontes de alimentação em telecomunicações e reatores eletrônicos para iluminação, apresentam um estágio CA-CC com CFP e um estágio CC-CC que tem a função de ajustar a tensão de saída do estágio retificador aos níveis desejáveis de tensão de saída da fonte (Mussa, 2003).

Normalmente as topologias trifásicas são usadas em aplicações para potências na ordem de kW. A literatura mostra diversas técnicas de controle para conseguir a CFP em conversores CA-CC monofásicos e trifásicos aumentando a capacidade de potência pelas concessionárias, já que a presença de harmônicas de corrente representa a circulação de potência reativa, assim é otimizado o sistema elétrico de potência de modo geral (Figueiredo *et al.*, 2010). Nesse cenário, o

conversor CA-CC *boost* com CFP é uma ótima topologia para aplicações práticas. Existem diversas técnicas de controle para conseguir CFP usando conversores CA-CC dos pré-reguladores *boost* como é apresentado na Fig. 1 (Smedley, 1991).

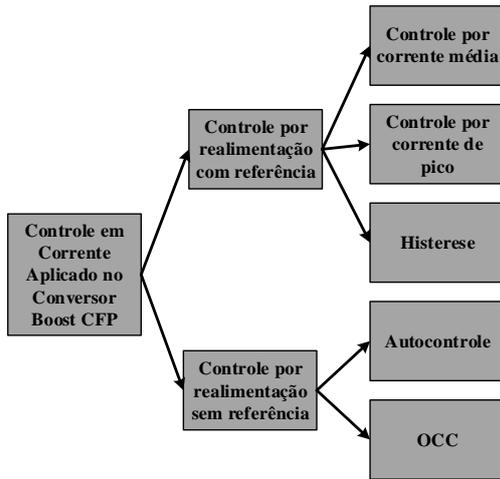


Figura 1. Técnicas de controle em corrente aplicado ao conversor boost com CFP (Silva, 2012).

Uma das técnicas mais comuns é a do controle por valores médios da corrente. Esta é considerada como controle por realimentação com referência, uma vez que utiliza o sinal da tensão de entrada como a imagem a ser sintetizada pela corrente. Por outro lado, as técnicas de controle de um ciclo e autocontrole são classificadas como técnicas por realimentação direta uma vez que dispensam o monitoramento da tensão de entrada da topologia (Yaakov e Zeltser, 1999) e (Silva, 2012).

Neste trabalho, será apresentado um conversor CA-CC *boost* trifásico com CFP com controle da tensão de saída e alto fator de potência usando a técnica de controle de um ciclo que se caracteriza como uma técnica de controle indireta. O conversor tem como principais características: alta eficiência, simplicidade, alto fator de potência além de tamanho e peso reduzido. Um estudo teórico e computacional é desenvolvido e apresentado, bem como e as principais formas de onda para validar a técnica de controle.

2 Análise Quantitativa

2.1 Topologia

A topologia I apresentada na Fig. 2 consiste de um retificador monofásico com diodos, um filtro LC e um conversor *boost*, todos conectados em cascata.

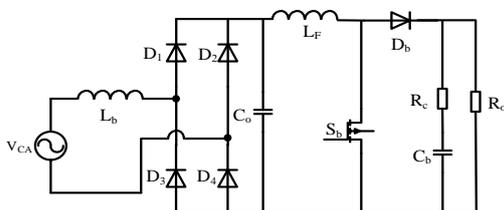


Figura 2. Topologia I - Conversor *boost* com CFP

A Fig. 3 apresenta a topologia II que é o conversor *boost* trifásico conhecido como retificador *Vienna* originalmente apresentado em (Kolar e Zach, 1994) e também analisado em (Kolar e Zach, 1997) e (Mehl e Barbi, 1997), é composto de seis diodos e três chaves bidirecionais. Segundo (Lee *et al.*, 2017), este conversor é geralmente usado para obedecer à norma referenciada em (IEC Standart 61000-3-2, 2009) e muito usado para aplicações unidirecionais.

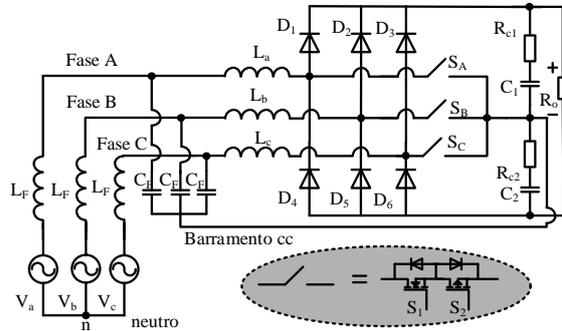


Figura 3. Topologia II - Conversor *boost* trifásico com CFP

2.2 Dimensionamento dos Conversores

Os principais parâmetros e considerações de projeto do conversor são apresentados nas Fig. 2 e 3 são apresentados na Tabela 1.

Tabela 1. Parâmetros e considerações de projeto.

P_{o1}	Potência de Saída da topologia I	1,0 kW
P_{o2}	Potência de Saída para topologia II	3,0 kW
V_{o1}	Tensão de saída	400V
V_{o2}	Tensão equivalente para topologia II	800V
V_i	Tensão de fase da rede	220V
V_{imin}	Tensão eficaz mínima de fase (-15%)	187V
V_{imax}	Tensão eficaz máxima de fase (+15%)	253V
f	Frequência da rede	60Hz
η	Rendimento	0,90
f_s	Frequência de chaveamento	50kHz

O Fator α que relaciona o valor de pico da tensão de entrada com a tensão de saída, a razão cíclica D_{boost} e a ondulação máxima da corrente no indutor são definidas, respectivamente, por (1)-(3):

$$\alpha = \frac{V_{imin}}{V_o} \sqrt{2} = 0,661 \quad (1)$$

$$D_{boost} = 1 - \alpha = 0,339 \quad (2)$$

$$\Delta_{ILbmax} = \left(\sqrt{2} \cdot \frac{P_o}{\eta \cdot V_{imin}} \right) \cdot 15\% = 1,26 \text{ A} \quad (3)$$

2.3 Projeto do Circuito de Potência do Conversor

A indutância L_b (em mH) do indutor do conversor *boost* e a máxima corrente por ele são encontradas, respectivamente, pelas equações (4)-(5).

$$L_b = \frac{\sqrt{2} \cdot V_{imin} \cdot D_{boost}}{f_s \cdot \Delta_{ILbmax}} \cong 1,43 \text{ mH} \quad (4)$$

$$I_{Lbmax} = \left(\frac{\sqrt{2} \cdot P_o}{\eta \cdot V_{imin}} + \frac{\Delta I_{Lbmax}}{2} \right) = 9,033 \text{ A} \quad (5)$$

A capacitância C_b representada na equação (6) é determinada a partir do critério do tempo de manutenção *hold-up time*, sendo a tensão mínima adotada na saída do conversor $V_{o_min} = 375 \text{ V}$. O *hold up time* adotado foi $\Delta t = 8,33 \text{ ms}$.

$$C_b = \frac{2 \cdot P_o \cdot \Delta t}{(V_o^2 - V_{o_min}^2)} = 860,2 \text{ } \mu\text{F} \quad (6)$$

Para o projeto adota-se dois capacitores de $470 \mu\text{F}/450 \text{ V}$ em paralelo totalizando $C_b = 940 \mu\text{F}$ com resistência série $R_{SE} = 0,12 \Omega$. O capacitor equivalente para a topologia II e a resistência de carga para as topologias I e II são, respectivamente, dadas por (7)-(9).

$$C_{b2} = 6 \cdot C_b \cdot \left(\frac{V_{o1}}{V_{o2}} \right)^2 = 1290 \text{ } \mu\text{F} \quad (7)$$

$$R_{o1} = \frac{V_o^2}{P_o} = 160 \text{ } \Omega \quad (8)$$

$$R_{o2} = \frac{V_{o2}^2}{P_o} = 213,3 \text{ } \Omega \quad (9)$$

As correntes de entrada nominal, máxima e mínima são, respectivamente, dadas por (10)-(12). Além disso, a corrente de saída é dada por (13).

$$I_i = \frac{P_o}{(\eta \cdot V_i)} = 5,05 \text{ A} \quad (10)$$

$$I_{imax} = \frac{P_o}{(\eta \cdot V_{imin})} = 5,94 \text{ A} \quad (11)$$

$$I_{imin} = \frac{P_o}{(\eta \cdot V_{imax})} = 4,39 \text{ A} \quad (12)$$

$$I_o = \frac{P_o}{V_o} = 2,5 \text{ A} \quad (13)$$

Para obter o valor do capacitor e do indutor do filtro de entrada, deve-se calcular a resistência equivalente do conversor *boost* vista pelo filtro de entrada e a frequência de corte que deve estar pelo menos uma década abaixo da frequência de comutação para uma atenuação significativa dos harmônicos e cerca de vinte vezes maior que a frequência da rede para não introduzir defasagens entre a tensão e a corrente de entrada. A resistência equivalente é dada por (14) e a frequência de corte adotada é de 5 kHz .

$$R_{eq} = \frac{V_i \sqrt{2}}{I_i \sqrt{2}} = 43,56 \text{ } \Omega \quad (14)$$

O coeficiente de amortecimento (ζ) deve estar entre 0,7 e 1 para evitar oscilações em torno da frequência de corte e não introduzir defasagens entre a tensão e a corrente de entrada, desse modo, adota-se $\zeta = 0,8$. A capacitância e indutância do filtro LC de entrada são, respectivamente, dadas por (15)-(16).

$$C_f = \frac{1}{2 \cdot \zeta \cdot (2\pi \cdot f_c) \cdot R_{eq}} = 45,67 \text{ } \mu\text{F} \quad (15)$$

$$L_f = \frac{1}{(2\pi \cdot f_c)^2 \cdot C_f} = 2,2 \text{ mH} \quad (16)$$

3 Projeto do Circuito de Controle

3.1 Diagrama de Blocos

O diagrama de blocos básico da técnica de controle de um ciclo é apresentado na Fig. 4.

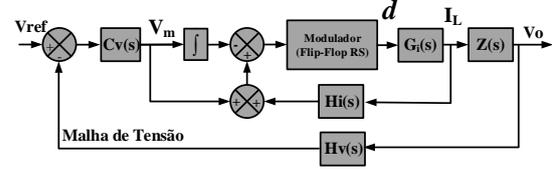


Figura 4. Diagrama de blocos da técnica de controle (Silva, 2012)

O Controle de um ciclo para a CFP é uma técnica de controle indireto da corrente através do uso de uma portadora com amplitude variável ao longo do tempo inicialmente proposto por (Smedley, 1991). Neste método, o sinal de saída do compensador V_m de tensão é integrado ao longo do período de comutação para produzir a portadora triangular que é, em seguida, comparada com a tensão de referência que é formada pela soma da corrente amostrada no indutor e do sinal de saída do compensador de tensão. A comparação desse sinal de controle com a portadora variável gera o sinal PWM para o acionamento da chave do conversor.

Além disso, uma importante característica do controle de um ciclo é que a portadora variável é criada por um circuito integrador com *reset*. O integrador é resetado no fim de cada ciclo de trabalho e a portadora inicia do zero no início de cada ciclo de trabalho subsequente assim, o modulador apresentará também um ganho F_m variável já que a frequência de comutação é fixa. Na saída do circuito integrador, a partir de V_m , obtêm-se uma portadora dente de serra cuja inclinação σ para um período de comutação T_s , é dada pela equação apresentada na Fig.5 (Silva, 2012). Quando a tensão de entrada é perturbada, o ciclo de trabalho da chave é ajustado para que a tensão média sobre a chave se mantenha a mesma do sinal de referência.

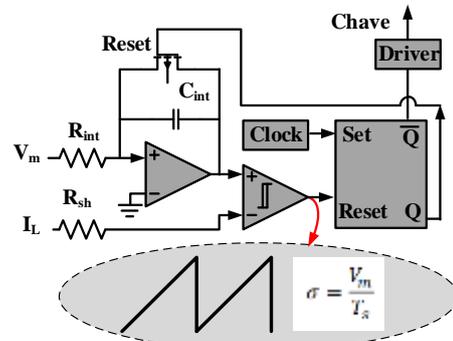


Figura 5. Sinais de controle da técnica de controle OCC (Silva, 2012) e (Brown e Soldano, 2005)

Para o dimensionamento do circuito do integrador a capacitância que compõe o circuito integrador é calculada a partir de (17) considerando que a constante de tempo seja $\tau = 1/f_s$ e adotando uma resistência $R_{int} = 200 \text{ k}\Omega$.

$$C_{int} = \frac{\tau}{R_{int}} = 100 \text{ pF} \quad (17)$$

3.2 Projeto da Malha de Tensão

Adotando-se a tensão de referência da malha de tensão por $V_{refv} = 4 \text{ V}$ tem-se um ganho de realimentação $H_v(s)$ dado por (18).

$$H_v(s) = \frac{V_{refv}}{V_o} = 0,01 \quad (18)$$

A função de transferência que relaciona a tensão de saída com a tensão de entrada do modulador e a função de transferência de laço aberto sem compensador são dadas, respectivamente, por (19) e (20) (Kolar e Zach, 1994). O diagrama de Bode de (20) é apresentado na Fig 6.

$$G(s) = \frac{V_o(s)}{V_m(s)} = \frac{V_1^2}{(V_o^2 \cdot R_s)} \cdot \frac{1}{(s \cdot C_o)} \quad (19)$$

$$FTLAvsc(s) = G(s) \cdot H_v(s) \quad (20)$$

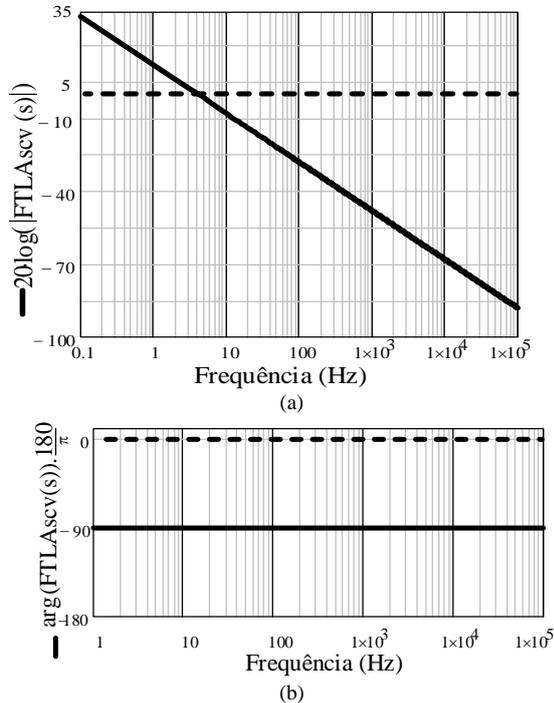


Fig. 6 – Diagrama de Bode de FTLAvsc(s). (a) Diagrama do ganho; (b) Diagrama de Fase

Um critério para escolher a frequência de cruzamento da malha de tensão f_{cv} é adotar uma frequência menor ou igual a 1/4 da frequência de ondulação de tensão no capacitor filtro de saída (120 Hz), portanto, é adotado $f_{cv} = 20 \text{ Hz}$. Em seguida, é determinado o ganho que o compensador deve proporcionar para se obter a frequência de cruzamento desejada, que é definido por (21) através da equação (22) (Hart, 2012).

$$A1 = 20 \log(|FTLAvsc(2 \cdot \pi \cdot f_{cv})|) \quad (21)$$

$$K_v = 10^{\frac{|A1|}{20}} = 5,067 \quad (22)$$

No método de alocação de polos usando o fator k , o zero é colocado um fator k abaixo de f_{cv} , enquanto o polo fica um fator k acima de f_{cv} . Na frequência de cruzamento assumida o sistema apresenta uma defasagem dada por (23).

$$P = \arg(FTLAvsc(2\pi f_{cv})) \cdot \frac{180}{\pi} = -90^\circ \quad (23)$$

Adota-se uma margem de fase (MF) de 60° , pois valores pequenos resultam em grandes *overshoots* e respostas oscilatórias e, ao contrário, valores grandes resultam em respostas lentas. O avanço de fase provocado pelo compensador e o fator k são representados, respectivamente, pelas equações (24) e (25).

$$\alpha = MF - P - 90^\circ = 60^\circ \quad (24)$$

$$k = \tan\left(\frac{\alpha \cdot \pi}{2 \cdot 180} + \frac{\pi}{4}\right) = 3,7302 \quad (25)$$

Considerando que o avanço de fase é menor que 90° , deve ser usado o compensador do Tipo II que consiste em um PI com filtro capacitivo. Assim o zero e o polo do compensador são calculados por (26) e (27) respectivamente. Adotando $R1 = 10 \text{ k}\Omega$, pode-se determinar as outras variáveis do PI pelas equações (28)-(30).

$$f_{z1} = \frac{f_{cv}}{k} = 5,36 \text{ Hz} \quad (26)$$

$$f_{p1} = f_{cv} \cdot k = 74,64 \text{ Hz} \quad (27)$$

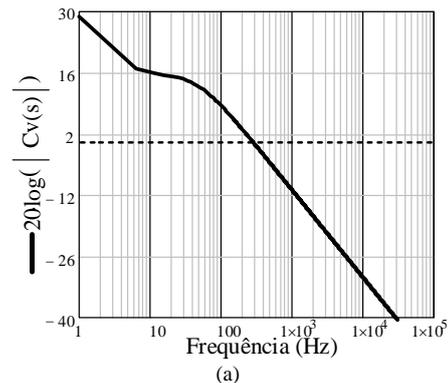
$$C2 = \frac{1}{2 \cdot \pi \cdot f_{cv} \cdot K_v \cdot k \cdot R1} = 42,08 \mu\text{F} \quad (28)$$

$$C1 = C2 \cdot (k^2 - 1) = 544 \mu\text{F} \quad (29)$$

$$R2 = \frac{k}{2 \cdot \pi \cdot f_{cv} \cdot C1} = 54,59 \text{ k}\Omega \quad (30)$$

A função de transferência do compensador Tipo 2 é definida por (31) e a Fig. 7 apresenta o diagrama de Bode de $C_v(s)$.

$$C_v(s) = \frac{1 + s \cdot j \cdot C1 \cdot R2}{R1 \cdot s \cdot j \cdot (C1 + C2 + s \cdot j \cdot R2 \cdot C1 \cdot C2)} \quad (31)$$



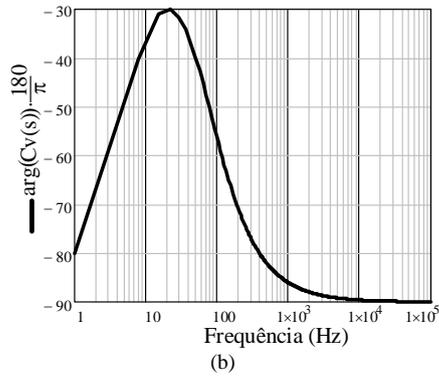


Fig. 7 – Diagrama de Bode de $C_v(s)$. (a) Diagrama do ganho; (b) Diagrama de Fase

Portanto, a função de transferência de laço aberto do sistema com o compensador projetado é definida por (32) e o seu respectivo diagrama de Bode é apresentado na Fig. 8 onde pode-se verificar que em $f_{cv} = 20\text{Hz}$ a MF obtida é igual a 60° .

$$FTL_{Fv}(s) = FTL_{Avsc}(s) \cdot C_v(s) \quad (32)$$

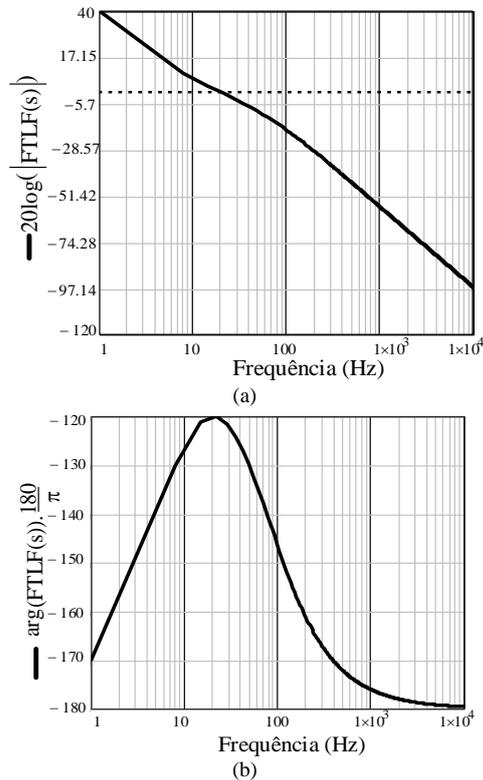


Fig. 8 – Diagrama de Bode de $FTL_{Av}(s)$. (a) Diagrama do ganho; (b) Diagrama de Fase

4 Resultados de Simulação

Para a análise computacional foi usado o *software PSIM* para obter os resultados da topologia II com conexão do neutro da rede ao centro do barramento CC (caso I) e sem a conexão (caso II). A Fig. 9 apresenta a tensão V_i e corrente de entrada na fase A I_{L1} com potência nominal que apresentam um fator de potência de 0,9997 e o valor da DHT da corrente de entrada foi de 0,673%.

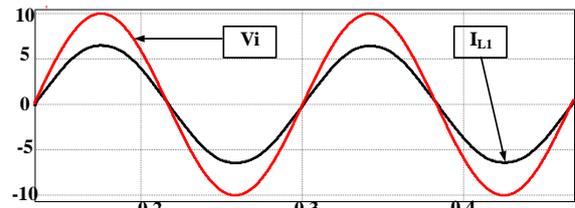


Fig. 9. Tensão e corrente de entrada

A Fig. 10 (a)-(c) mostra a resposta da corrente no indutor L_1 da fase A, a resposta da tensão de saída ao degrau de carga de 50 a 100% e os valores instantâneos de potência entregue à carga em ambos os casos. Pode-se verificar que em ambos o controle atua rapidamente e controla a tensão de saída. Entretanto, analisando os valores de fator de potência na Fig.11 em relação a potência do conversor, é possível verificar que as diferenças entre o caso I e II são maiores, mas sempre mantendo um alto fator de potência acima de 0,99 em toda faixa de carga.

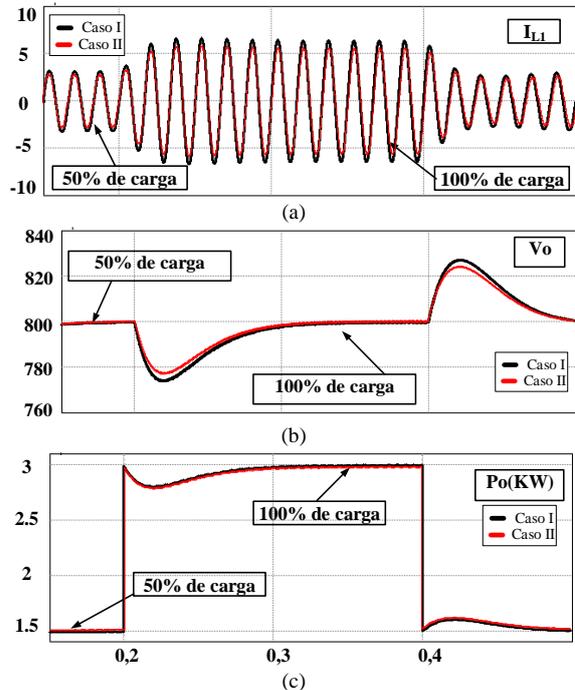


Fig. 10. Corrente na entrada (a) e tensão na saída (b) e potência (c) com degraus de carga sem neutro isolado

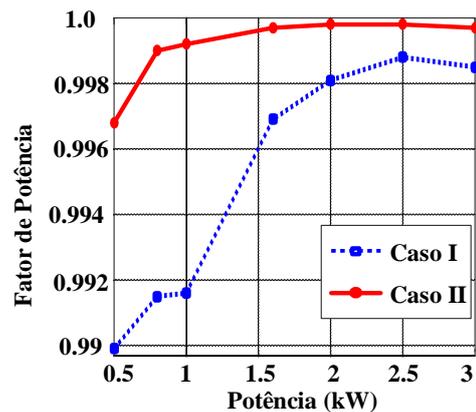


Fig. 11. Fator de potência em relação a potência da carga para os casos I e II

A norma apresentada em (IEC Standart 61000-3-2, 2009) estabelece critérios para limitação das harmônicas de corrente em equipamentos de baixa tensão e baixa frequência, com tensão fase-neutro entre 220 e 240V, cuja corrente de entrada seja limitada a 16 A por fase. Desse modo, analisando a Fig.12 onde é apresentado o conteúdo harmônico do sistema a plena carga comparado com os valores estabelecidos pela norma é possível verificar que em ambas as configurações o sistema facilmente atende aos critérios estabelecidos pela norma sendo que caso II há uma redução na 3ª harmônica e um aumento na 5ª harmônica.

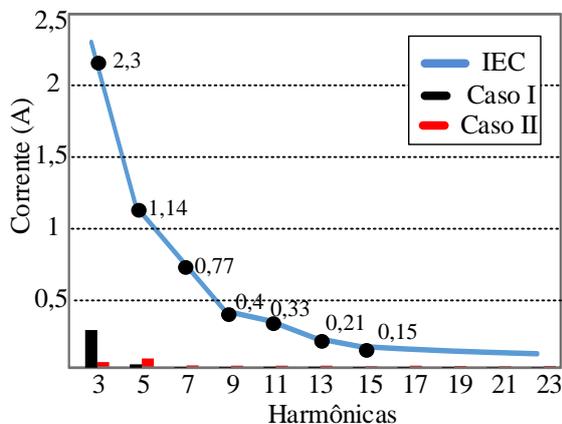


Fig. 12. Espectro harmônico da corrente de fase a plena carga comparado à Norma IEC 61000-3-2 (Classe A) com sistema com neutro conectado ao centro do barramento CC (caso I) e com neutro da rede isolado (caso II)

4 Conclusão

Neste trabalho foi analisado o comportamento do conversor CA-CC trifásico com alto fator de potência usando a técnica de controle de um ciclo considerando dois casos: com neutro da rede isolado do barramento CC e com o neutro da rede ligado ao barramento CC. Na faixa de potência analisada, o fator de potência foi sempre maior ou igual a 0,99 que é bem melhor que o mínimo de 0,92 estipulado pela Resolução Nº 414/2014 da Agência Nacional de Energia Elétrica (ANEEL) para as cargas consumidoras. A técnica de controle de um ciclo apresenta baixo custo e complexidade já que utiliza apenas flip-flop, comparadores e portas lógicas, desse modo, é de fácil implementação. O controlador PI com filtro é bastante consolidado na indústria e o seu funcionamento em malha fechada regula constantemente a tensão de saída. O sistema foi submetido a degraus de carga onde obteve respostas rápidas e com pouca oscilação. A presença do filtro LC de entrada contribuiu também para que os resultados de DHT de corrente sejam baixos e, conseqüentemente, elevado fator de potência. Analisando os resultados pode-se concluir que o conversor que possui o neutro da rede isolado do barramento CC possui melhores resultados de DTH e fator de potência em relação ao outro caso analisado, desse modo, proporciona uma otimização do sistema elétrico em que está inserido.

Agradecimentos

Os autores gostariam de agradecer a Fundação Cearense de Apoio ao Desenvolvimento Científico e Tecnológico (FUNCAP), ao CNPQ e a CAPES pelo apoio financeiro e suporte aos autores.

Referências Bibliográficas

- Brown, R., Soldano, M. (2005) Application Note AN-1077 PFC Converter Design with IR1150 One Cycle Control IC-International Rectifier. California – USA.
- Figueiredo, J. M. Tofoli, F.L., Silva, B. L. A. S. (2010) A review of single-phase PFC topologies based on the boost converter. 9th IEEE/IAS International Conference on Industry Applications (INDUSCON), São Paulo – SP.
- Hart, D. W. (2012). Eletrônica de Potência-Análise e Projeto de Circuitos. McGraw-Hill, Porto Alegre – RS.
- IEC Standart 61000-3-2 (2009). Limits for Harmonic Currents Emission (Equipment input current up to and including 16 A per phase. International Electrotechnical Commission.
- Kolar, J. W. and Zach, F. C. (1994). A novel three-phase utility interface minimizing line current harmonics of high-power telecommunications rectifier modules. IEEE Proceedings of Intelec, Vancouver, BC – Canadá.
- Kolar, J. W. and Zach, F. C. (1997). A novel three-phase utility interface minimizing line current harmonics of high-power telecommunications rectifier modules. IEEE Trans. Ind. Electron., vol. 44, no. 04, pp. 456-467.
- Lee, S.T, Lim, J.U., Kim, H. W., Cho, K.Y. (2017) DC Link Voltage Controller for Three Phase Vienna Rectifier with Compensated Load Current and Duty. IEEE 12th International Conference on Power Electronics and Drive Systems (PEDS), Honolulu – USA.
- Mehl, E. L. M., Barbi, I. (1997). An Improved High-Power Factor and Low-Cost Three-Phase Rectifier. IEEE Transactions on Industry Applications, Vol. 33, No. 2, pp.485-492.
- Mussa, S.A. (2003) Controle de um Conversor CA/CC Trifásico PWM de três Níveis com Fator de Potência Unitário Utilizando DSP. Tese de Doutorado - UFSC – INEP, Florianópolis – SC.
- Silva, C.E.A. (2012) Estudo e desenvolvimento experimental de um sistema eólico interligado à rede elétrica. Tese de Doutorado - UFC, Fortaleza – CE.
- Smedley, K. M. (1991) "Control Art of Switching Converters". Dissertation (Ph.D.), California Institute of Technology. California – USA.
- Yaakov, S. B., Zeltser, I. The dynamics of a PWM boost converter with resistive input. IEEE Transactions on Industrial Electronics, vol.46, no.3, pp.613-619, Jun 1999.