Projeto e Modelagem de um Conversor SEPIC com Alto Ganho de Tensão Baseado na Célula de Comutação de Três Estados

Pedro H. Almeida da Silva * **Victor S. da Silva** *
Paulo H. Filho * **Ernande E. Campelo Morais** *
Dalton H. de Araújo * **René P. Torrico Bascopé** *

* *Departamento de Engenharia Elétrica, Universidade Federal do Ceará (UFC), CE, (e-mail: pedroherysson@alu.ufc.br, victor.silvestre@ieee.org, paulo.honorio@alu.ufc.br, ernande@dee.ufc.br, dalton@dee.ufc.br, rene@dee.ufc.br)*

Abstract: This article discusses the proposition of a SEPIC DC-DC converter based on a three-state switching cell, with a focus on voltage conversion high rates. The application of this converter is to raise usual battery voltages to the common input voltages of inverters. Qualitative and quantitative analyses are carried out to expose the design of the components involved in the converter. Furthermore, ffor converter modeling for control application purposes, a methodology is used where the original converter is represented by an equivalent converter, based on the classic SEPIC topology. To validate the analytically obtained transfer functions, the ACSWEEP tool in the PSIM software was used to lift the transfer function of the equivalent converter and perform the comparison. Thus, it was shown that the analytical transfer functions can be used as a mathematical model of the converter in question.

Resumo: Este artigo trata da proposição de um conversor CC-CC SEPIC baseado na célula de comutação de três estados, com foco em alta taxa de conversão de tensão. A aplicação deste conversor é para elevar tensões usuais de baterias para as tensões de entrada usuais de inversores, é realizado a análise qualitativa e quantitativa, a fim de expor o projeto dos componentes envolvidos no conversor. Além disso, para a modelagem do conversor para fins de aplicação de controle, é utilizado uma metodologia onde o conversor original é representado por um conversor equivalente, baseado na topologia clássica do SEPIC. Para validar as funções de transferências obtidas analiticamente, foi utilizado a ferramenta ACSWEEP no software PSIM para levantar a função de transferência do conversor equivalente e realizar a comparação. Desta forma, foi mostrado que as funções de transferências analíticas podem ser usadas como modelo matemático do conversor em questão.

Keywords: DC-DC converter; converters modeling; high voltage gain; alternative energy sources; three-state switching cell; state space averaging.

Palavras-chaves: Conversor CC-CC; modelagem de conversores; alto ganho de tensão; fontes alternativas de energia, célula de comutação de três estados; espaço de estados médio.

1. INTRODUÇÃO

Os sistemas *off-grid* geralmente são alimentados através de energias renováveis, como energia solar e energia eólica. Para mitigar os efeitos das intempéries causadas por fatores ambientais, são empregados sistemas acumuladores de energia (Yan et al., 2021). Nestes sistemas, é necessário um estágio de elevação para cerca de 380V/400V CC para permitir que o inversor possa modular 220V CA (Honório et al., 2023).

As topologias clássicas, como o conversor *boost*, são incapazes de atingir altos ganhos de tensão, pois, para altos valores de razão cíclica, a tensão na saída é mais baixa que o esperado, devido aos esforços de tensão no diodo (Mohan et al., 2007). Uma opção são os conversores quadráticos, porém, apesar de apresentarem maiores ganhos de tensão, também sofrem do mesmo problema que as topologias clássicas para razões cíclicas altas (Ye and Cheng, 2014). Uma alternativa seria o emprego de conversores em cascata, conseguindo um maior ganho estático. Porém, com o maior número de conversores, é notória uma baixa eficiência devido ao grande número de estágios de potência.

Existem topologias para alcançar o alto ganho de tensão, como a implementação de circuitos *charge pump*, que utilizam capacitores para transferência de energia, com pouca ou nenhuma necessidade de elementos magnéticos (Xiao et al., 2024). Outra alternativa inclui o uso de conversores baseados em células multiplicadoras de tensão (Alghaythi et al., 2019). Contudo, ambas as topologias necessitam de muitos componentes em aplicações que

⋆ Este trabalho recebeu apoio financeiro da Universidade Federal do Ceará (UFC).

exigem alto ganho estático, além de não processarem potências elevadas.

Portanto, a topologia proposta neste trabalho consiste em um conversor SEPIC baseado na célula de comutação de três estados (CCTE) com dois módulos dobradores de tensão. Os conversores baseados na CCTE apresentam tamanho reduzido dos indutores e conseguem processar maiores potências devido à divisão de corrente entre os interruptores (da Silva, 2023).

Portanto, para verificação da estabilidade, a topologia é reduzida para um circuito equivalente baseado no SEPIC clássico, veja (Honório et al., 2023).

2. ANÁLISE QUALITATIVA

2.1 Obtenção da Topologia de Alto Ganho

A topologia de conversor de alto ganho proposta, conforme (Torrico-Bascopé et al., 2011) surge a partir da modificação da topologia clássica do conversor SEPIC, através da inserção da CCTE e de grampeadores de tensão. Com estas adaptações, o conversor passa a ser capaz de processar maiores potências com peso e volume reduzidos, se comparado ao conversor clássico (Bascope and Barbi, 2000).

A Figura 1 mostra a obtenção do conversor de alto ganho, partindo da topologia clássica, conforme Figura 1(a), com fonte de tensão V_i, indutores L_1 e L_2, capacitores C_1 e C_2, interruptor S, diodo D_s e resistor de carga R_o. Na Figura 1(b), o capacitor C_1 é deslocado para a parte inferior do circuito, ainda mantendo a função topológica do conversor. Este deslocamento é necessário para isolar a célula de comutação de dois estados, destacada na Figura1(b). Em seguida, a célula de comutação de dois estados, que é substituída pela CCTE, contendo os interruptores controlados S_1 e S_2, diodos retificadores D_1 e D_2 e transformador T_1, como ilustrado na Figura 1(c), onde a CCTE é destacada. Por fim, com a inserção de dois dobradores de tensão, contendo os diodos D_3, D_4, D_5 e D_6, os capacitores C_3, C_4, C_5, C_6, C_7 (da topologia do SEPIC e filtros) e C_8 (empregada para grampeamento da tensão nas chaves), além da adição de dois secundários ao transformador T_1, conforme Figura 1(d) resulta na topologia proposta para análise.

2.2 Etapas de Operação

Para analisar as etapas de operação do conversor proposto, considera-se a operação em modo de condução contínua (MCC), onde os sinais de controle dos interruptores S_1 e S_2 são defasados de 180º elétricos e apresentam razão cíclica superior a 0,5. Na primeira etapa de operação é considerado que todos os capacitores estão carregados. Todos os componentes dos circuitos são considerados ideais. As quatro etapas de operação estão presentes na Figura 2.

Primeira Etapa [t_0, t_1]: Nesta etapa, representada pela Figura 2(a), ambos os interruptores S_1 e S_2 estão conduzindo. Os diodos D_1, D_2, D_3, D_4, D_5 e D_6 são reversamente polarizados. A corrente que flui pelo indutor L_1, i_{L_1}, cresce linearmente e a energia é armazenada no campo magnético deste indutor. O mesmo ocorre com o indutor L_2 e sua

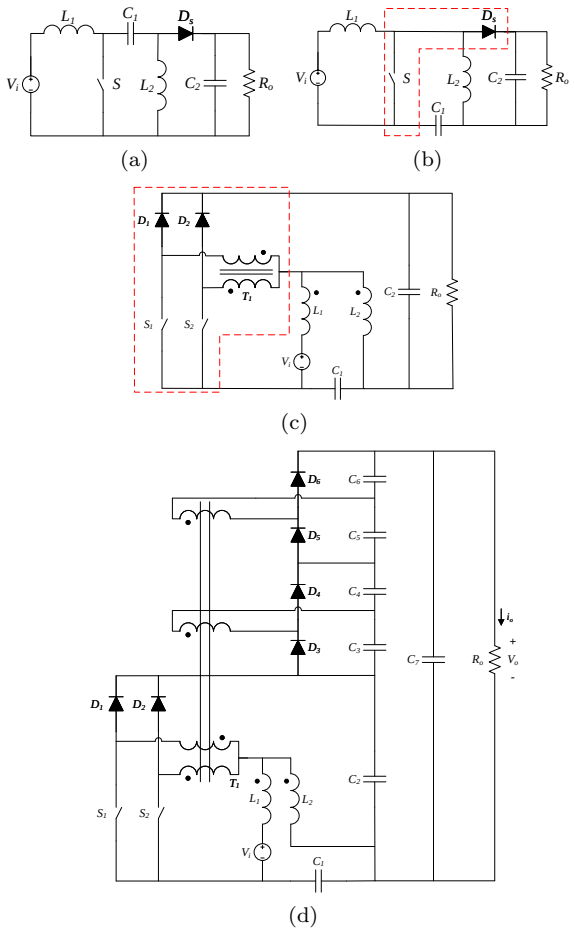

Figura 1. Obtenção do conversor de alto ganho.

corrente i_{L_2}. Parte da corrente dos indutores passa pelo enrolamento primário inferior do transformador T_1 e pelo interruptor S_2, enquanto o restante flui pelo enrolamento primário superior do transformador T_1 e pelo interruptor S_1. A corrente que flui em ambos os interruptores é igual devido aos enrolamentos primários possuírem o mesmo número de espiras. A corrente que passa pelo capacitor C_1 é igual a corrente de saída do conversor. Não há transferência de energia da fonte de tensão de entrada para a carga e os capacitores C_2, C_3, C_4, C_5, C_6 e C_7 fornecem energia para a carga. As correntes i_{L_1} e i_{L_2} podem ser obtidas, respectivamente, pelas Equações 1 e 2, onde V_{C_1} representa a tensão no capacitor C_1:

$$L_1 \cdot \frac{\mathrm{d}i_{L_1}}{\mathrm{d}t} - V_i = 0 \tag{1}$$

$$L_2 \cdot \frac{\mathrm{d}i_{L_2}}{\mathrm{d}t} - V_{C_1} = 0 \tag{2}$$

O intervalo de tempo que define esta etapa em função da razão cíclica D e do período de chaveamento T_s é dado pela Equação 3:

$$t_1 - t_0 = (2D - 1) \cdot \frac{T_s}{2} \tag{3}$$

Segunda Etapa [t_1, t_2]: Ilustrada na Figura 2(b), o interruptor S_2 encontra-se bloqueado e o interruptor S_1 continua conduzindo. A tensão no interruptor S_2 é dada pela soma das tensões nos capacitores C_1 e C_2. Os diodos D_2, D_3 e D_5 estão diretamente polarizados, enquanto os diodos D_1, D_4 e D_6 continuam em polarização reversa. A corrente que passa pelo indutor L_1 flui pelos enrolamentos

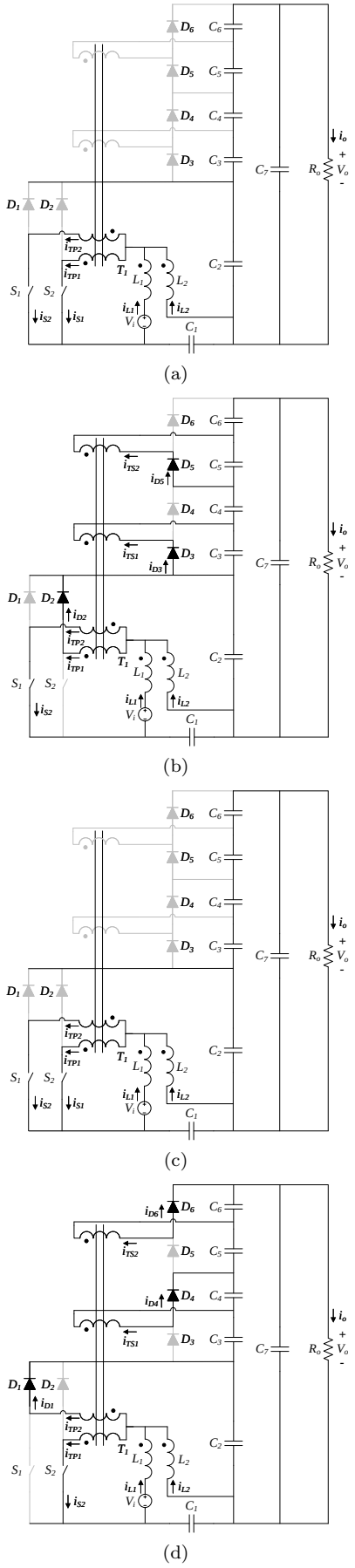

Figura 2. Etapas de operação do conversor de alto ganho.

primários enquanto decresce linearmente. O mesmo ocorre no indutor L_2. A energia da fonte de entrada V_i, bem como a energia armazenada nos indutores L_1 e L_2 na etapa anterior, e transferida aos capacitores de filtro C_2, C_3, C_5 e C_7. A corrente i_{L_1} e i_{L_2}, nesta etapa, são obtidas, respectivamente, pela Equações 4 e 5, onde n representa a relação de espiras do transformador T_1 e V_o representa a tensão de saída no resistor de carga R_o:

$$L_1 \cdot \frac{\mathrm{d}i_{L_1}}{\mathrm{d}t} + \frac{V_o}{2 \cdot (2n + D)} - V_i = 0 \tag{4}$$

$$L_2 \cdot \frac{\mathrm{d}i_{L_2}}{\mathrm{d}t} + \frac{V_o}{2 \cdot (2n + D)} - V_{C_1} = 0 \tag{5}$$

O intervalo de tempo desta etapa em função de D e de T_s é dado pela Equação 6:

$$t_2 - t_1 = (1 - D) \cdot T_s \tag{6}$$

Terceira Etapa [$\mathbf{t_2}$, $\mathbf{t_3}$]: Etapa de operação similar a primeira etapa e é representada pela Figura 2(c).

Quarta Etapa [$\mathbf{t_3}$, $\mathbf{t_4}$]: Nesta etapa, o interruptor S_1 deixa de conduzir, enquanto S_2 continua a conduzir, conforme Figura 2(d). A tensão no interruptor S_1 é dada pela soma das tensões nos capacitores C_1 e C_2. Os diodos D_1, D_4 e D_6 estão diretamente polarizados, enquanto os diodos D_2, D_3 e D_5 continuam reversamente polarizados. A corrente que passa pelo indutor L_1 flui pelos enrolamentos primários enquanto decresce linearmente. O mesmo ocorre no indutor L_2. A energia da fonte de entrada V_i, bem como a energia armazenada nos indutores L_1 e L_2 na etapa anterior, e transferida aos capacitores de filtro C_2, C_4, C_6 e C_7.

As formas de onda teóricas são traçadas na Figura 3. As tensões e correntes nos elementos são representadas de acordo com os sinais de comando para os interruptores S_1 e S_2.

3. ANÁLISE QUANTITATIVA

3.1 Ganho Estático

A partir das Equações 1 e 4, o ganho estático do conversor em função de n e D é dado pela Equação 7. Além disso, a Figura 4 mostra a curva do ganho estático diferentes valores de n.

$$G_V = \frac{V_o}{V_i} = \frac{2n + D}{1 - D} \tag{7}$$

3.2 Projeto dos Indutores

Considerando a primeira etapa de operação, com as Equações 1 e 4, em conjunto com a Equação 7, as indutâncias nos indutores L_1 e L_2 são dadas, respectivamente, pelas Equações 8 e 9, em função das variações de corrente Δi_{L_1} e Δi_{L_2}. A tensão sobre o capacitor C_1 é igual a tensão na fonte de entrada V_i, fazendo com que ambos os indutores L_1 e L_2 estejam sobre as mesmas condições de tensão.

$$L_1 = \frac{V_o \cdot (1 - D) \cdot (2D - 1)}{2f_s \cdot (2n + D) \cdot \Delta i_{L_1}} \tag{8}$$

$$L_2 = \frac{V_o \cdot (1 - D) \cdot (2D - 1)}{2f_s \cdot (2n + D) \cdot \Delta i_{L_2}} \tag{9}$$

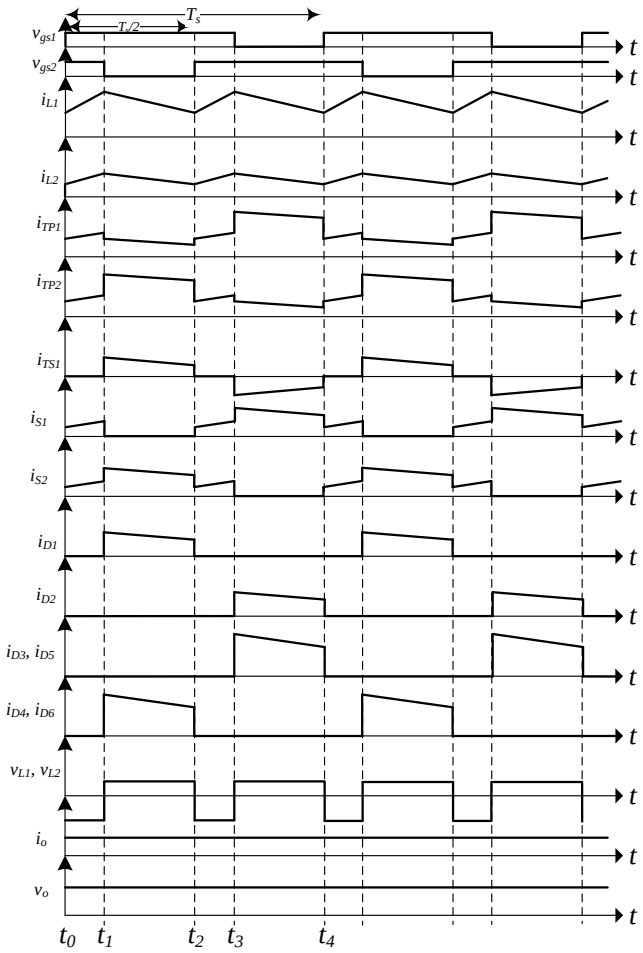

Figura 3. Formas de Onda Teóricas.

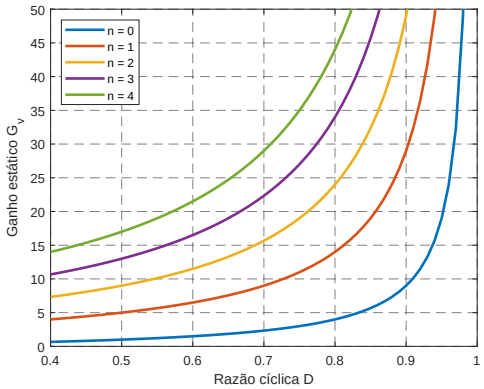

Figura 4. Ganho estático do conversor.

3.3 Projeto dos Capacitores

Para o dimensionamento do capacitor C_1, é levada em consideração a primeira etapa de operação, onde a corrente que circula no capacitor C_1 é igual a corrente de saída do conversor. Portanto, para uma determinada variação de tensão no capacitor C_1, ΔV_{C_1}, a capacitância deve ser maior ou igual ao encontrado a partir da Equação 10. Para o capacitor C_2, o procedimento é similar, conforme Equação 11, sendo ΔV_{C_2} a variação de tensão no capacitor C_2.

$$C_1 = \frac{I_o \cdot (2D - 1)}{2 f_s \cdot \Delta V_{C_1}} \tag{10}$$

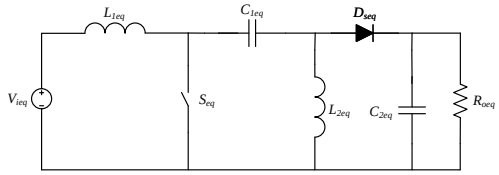

Figura 5. Conversor equivalente.

$$C_2 = \frac{I_o \cdot D}{f_s \cdot \Delta V_{C_2}} \tag{11}$$

De forma análoga, as capacitâncias dos demais capacitores podem ser determinadas com valores iguais ou maiores que os encontrados na Equação 12, onde ΔV_{C_X} representa a variação de tensão nos capacitores C_3, C_4, C_5 e C_6. A análise considera a segunda etapa de operação.

$$C_3 = C_4 = C_5 = C_6 = \frac{I_o \cdot D}{f_s \cdot \Delta V_{C_X}} \tag{12}$$

O capacitor de filtro C_7 é projetado seguindo o mesmo critério da Equação 12, porém para uma variação de tensão na carga mais baixa, resultando assim, em uma capacitância mais elevada.

4. CONVERSOR EQUIVALENTE

Devido à complexidade do circuito do conversor de alto ganho proposto, é determinado um modelo simplificado do conversor para análise de pequenos sinais. Para isso, as especificações e parâmetros do conversor de alto ganho estão dispostos na Tabela 1.

Tabela 1. Parâmetros do conversor.

Parâmetro	**Notação**	**Valor**	**Unidade**
Potência de saída	P_o	1	kW
Tensão de entrada	V_i	48	V
Tensão de saída	V_o	400	V
Variação de tensão na carga	ΔV_o	4	V
Variação de tensão em C_1	ΔV_{C_1}	1,44	V
Variação de tensão em C_2	ΔV_{C_2}	40	V
Corrente de entrada	I_i	20,83	A
Corrente de saída	I_o	2,5	A
Variação de corrente em L_1	ΔI_{L_1}	3,15	A
Variação de corrente em L_2	ΔI_{L_2}	0,5	A
Frequência de chaveamento	f_s	50	kHz
Razão cíclica	D	0,68	–
Relação de espiras	n	1	–
Indutância L_1	L_1	55,02	μH
Indutância L_2	L_2	343,881	μH
Capacitância C_1	C_1	10	μF
Capacitância C_2	C_2	10	μF
Capacitâncias C_3,C_4,C_5,C_6	–	1	μF
Capacitância de filtro C_7	C_7	470	μF
Resistência da carga	R_o	160	Ω

Inicialmente, observa-se que o conversor de alto ganho armazena energia duas vezes em um período de chaveamento. A modulação deste conversor, portanto, tem metade da frequência do SEPIC clássico, que servirá como modelo equivalente. A modulação PWM do conversor original é mostrada na Figura 3.

O circuito equivalente para modelagem está representado na Figura 5. Para determinar os parâmetros do conversor equivalente, a capacitância de saída (soma dos capacitores C_2, C_3, C_4, C_5 e C_6 foram refletidas para o lado da entrada. A resistência de carga equivalente é determinada pela relação de tensões. A Tabela 2 mostra os parâmetros e especificações do conversor equivalente.

Tabela 2. Parâmetros do conversor equivalente.

Parâmetro	Especificação	Valor	Unidade
$f_{s_{eq}}$	$2f_s$	100	kHz
D_{eq}	$2D-1$	0,36	–
$P_{o_{eq}}$	P_o	1	kW
$V_{i_{eq}}$	V_i	48	V
$V_{o_{eq}}$	$V_iD/(1-D)$	27	V
r_v	$V_o/V_{o_{eq}}$	14,815	–
$L_{1_{eq}}$	L_1	55,02	μH
$L_{2_{eq}}$	L_2	343,881	μH
$C_{1_{eq}}$	C_1	10	μF
$C_{2_{eq}}$	$(484\mu\text{F})r_v^2$	106,23	mF
$R_{o_{eq}}$	R_o/r_v^2	728,98	mΩ

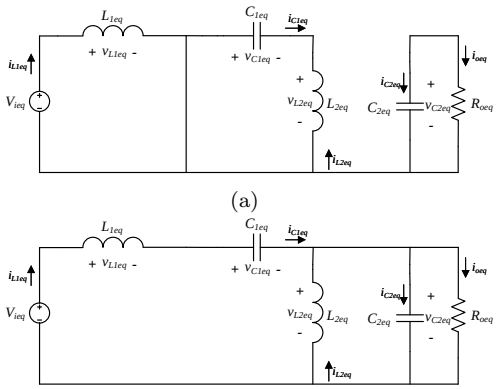

Figura 6. Etapas de operação do conversor equivalente.

5. MODELAGEM POR ESPAÇO DE ESTADOS MÉDIO

Para analisar a estabilidade do conversor, é necessário um modelo linear que represente de forma fiel o sistema em questão. A linearização é realizada através da técnica de espaço de estados médio (*state space averaging* – SSA) (Middlebrook and Cuk, 1976).

As duas etapas de operação do conversor equivalente em modo de condução contínua são caracterizadas pelos intervalos $d_{eq}T_{s_{eq}}$, na Figura 6(a), e $(1-d_{eq})T_{s_{eq}}$, na Figura 6(b), onde d_{eq} e $T_{s_{eq}}$ representam, respectivamente, a razão cíclica e o tempo de comutação do conversor equivalente. Os elementos parasitas são desconsiderados nesta análise.

Para ambas as etapas de operação da Figura 6, as equações de estado são descritas pela Equação 13. Os vetores de estado, saída e entrada são, respectivamente, x, y e u. As matrizes A, B e C representam, respectivamente, as matrizes de estados, entrada e saída. O índice subscrito z simboliza a etapa de operação, sendo 1 para a Figura 6(a) e 2 para a Figura 6(b).

$$\begin{cases} \dot{x} = A_z x + B_z u \\ y = C_z x \end{cases} \tag{13}$$

O vetor de estados $x = \begin{bmatrix} i_{L_{1_{eq}}} & i_{L_{2_{eq}}} & v_{C_{1_{eq}}} & v_{C_{2_{eq}}} \end{bmatrix}^T$ do circuito equivalente representa, respectivamente, as correntes nos indutores e tensões nos capacitores. O vetor de entrada é a tensão de entrada do conversor equivalente, $V_{i_{eq}}$. Por fim, o vetor de saída $y = \begin{bmatrix} i_{L_{2_{eq}}} & v_{C_{2_{eq}}} \end{bmatrix}^T$ representa a corrente no indutor $L_{2_{eq}}$ e a tensão no capacitor $C_{2_{eq}}$. As matrizes de entrada, estados e saída da Equação 13 são dadas por:

$$A_1 = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & \frac{1}{L_2} & 0 \\ 0 & -\frac{1}{C_1} & 0 & 0 \\ 0 & 0 & 0 & -\frac{1}{C_2R} \end{bmatrix}, \quad A_2 = \begin{bmatrix} 0 & 0 & -\frac{1}{L_1} & -\frac{1}{L_1} \\ 0 & 0 & 0 & -\frac{1}{L_2} \\ \frac{1}{C_1} & 0 & 0 & 0 \\ \frac{1}{C_2} & \frac{1}{C_2} & 0 & -\frac{1}{C_2R} \end{bmatrix},$$

$$B_1 = B_2 \begin{bmatrix} \frac{1}{L_1} \\ 0 \\ 0 \\ 0 \end{bmatrix}, \qquad C_1 = C_2 = \begin{bmatrix} 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 1 \end{bmatrix}$$

A partir da Equação 13, o comportamento médio em um período de chaveamento é dado pela Equação 14,

$$\begin{cases} \dot{X} = AX + BU \\ Y = CX \end{cases} \tag{14}$$

onde as matrizes A, B e C são dadas por:

$$\begin{cases} A = A_1 d_{eq} + A_2(1-d_{eq}) \\ B = B_1 d_{eq} + B_2(1-d_{eq}) \\ C = C_1 d_{eq} + C_2(1-d_{eq}) \end{cases}$$

Para linearizar a Equação 14, é introduzido o conceito de perturbação de pequeno sinal: $x = X + \tilde{x}$, $y = Y + \tilde{y}$, $u = U + \tilde{u}$ e $d_{eq} = D_{eq} + \tilde{d_{eq}}$. Dessa forma cada expressão está definida por uma componente CC (representada por letra maiúscula) e por uma componente de pequeno sinal (representada por $\sim$). É importante ressaltar que a magnitude da componente CC é substancialmente superior à componente de pequeno sinal.

Portanto, o modelo de pequenos sinais é definido pela Equação 15, assumindo que não há perturbações na entrada.

$$\begin{cases} \dot{\tilde{x}} = A\tilde{x} + [(A_1 - A_2)X + (B_1 - B_2)U]\,\tilde{d_{eq}} \\ \tilde{y} = C\tilde{x} \end{cases} \tag{15}$$

As funções de transferência são determinadas a partir da Equação 16 (Ogata, 2011).

$$G(s) = C(sI - A)^{-1}\,[(A_1 - A_2)X + (B_1 - B_2)U] \tag{16}$$

Com isso, é possível determinar as funções de transferência necessárias para verificar a estabilidade do conversor e implementar o controle em malha fechada. Com essa finalidade, as Equações 17, 18 e 19 descrevem, respectivamente, as funções de transferência que relacionam a tensão de saída em função da razão cíclica, a corrente no indutor $L_{2_{eq}}$ em função da razão cíclica e, por fim, a tensão de saída em função da corrente no indutor $L_{2_{eq}}$.

$$\frac{v_o(s)}{d(s)} = \frac{b_3s^3 + b_2s^2 + b_1s + b_0}{d_4s^4 + d_3s^3 + d_2s^2 + d_1s + d_0} \tag{17}$$

$$\frac{i_{L2}(s)}{d(s)} = \frac{a_3s^3 + a_2s^2 + a_1s + a_0}{d_4s^4 + d_3s^3 + d_2s^2 + d_1s + d_0} \tag{18}$$

$$\frac{v_o(s)}{i_{L2}(s)} = \frac{c_3s^3 + c_2s^2 + c_1s + c_0}{d_4s^4 + d_3s^3 + d_2s^2 + d_1s + d_0} \tag{19}$$

Os coeficientes das Equações 17, 18 e 19 são dados por:

$$a_3 = -C_{1_{eq}}C_{2_{eq}}L_{1_{eq}}\mathrm{V}_{\mathrm{i}_{\mathrm{eq}}}R_{eq}^2\left(D_{eq}-1\right),\ a_2 = -L_{1_{eq}}R_{eq}\mathrm{V}_{\mathrm{i}_{\mathrm{eq}}}\left(C_{1_{eq}}D_{eq}^2 - C_{1_{eq}} + C_{2_{eq}}D_{eq}^2\right),$$

$$a_1 = -\mathrm{V}_{\mathrm{i}_{\mathrm{eq}}}\left(-C_{2_{eq}}D_{eq}^2R_{eq}^2 + L_{1_{eq}}D_{eq}^2 + 2C_{2_{eq}}D_{eq}R_{eq}^2 - C_{2_{eq}}R_{eq}^2\right),$$

$$a_0 = R_{eq}\mathrm{V}_{\mathrm{i}_{\mathrm{eq}}}(D_{eq}-1)^2,$$

$$b_3 = -C_{1_{eq}}D_{eq}L_{1_{eq}}L_{2_{eq}}R_{eq}\mathrm{V}_{\mathrm{i}_{\mathrm{eq}}},\ b_2 = C_{1_{eq}}R_{eq}^2\mathrm{V}_{\mathrm{i}_{\mathrm{eq}}}(D_{eq}-1)^2\left(L_{1_{eq}} + L_{2_{eq}}\right),$$

$$b_1 = -D_{eq}^2L_{1_{eq}}R_{eq}\mathrm{V}_{\mathrm{i}_{\mathrm{eq}}},\ b_0 = R_{eq}^2\mathrm{V}_{\mathrm{i}_{\mathrm{eq}}}(D_{eq}-1)^2,\ c_3 = -C_{1_{eq}}D_{eq}L_{1_{eq}}L_{2_{eq}}R_{eq}^2,$$

$$c_2 = C_{1_{eq}}R_{eq}^3(D_{eq}-1)^2\left(L_{1_{eq}} + L_{2_{eq}}\right),\ c_1 = -D_{eq}^2L_{1_{eq}}R_{eq}^2,\ c_0 = R_{eq}^3(D_{eq}-1)^2,$$

$$d_4 = C_{1_{eq}}C_{2_{eq}}L_{1_{eq}}L_{2_{eq}}R_{eq}^2(D_{eq}-1)^2,\ d_3 = C_{1_{eq}}L_{1_{eq}}L_{2_{eq}}R_{eq}(D_{eq}-1)^2,$$

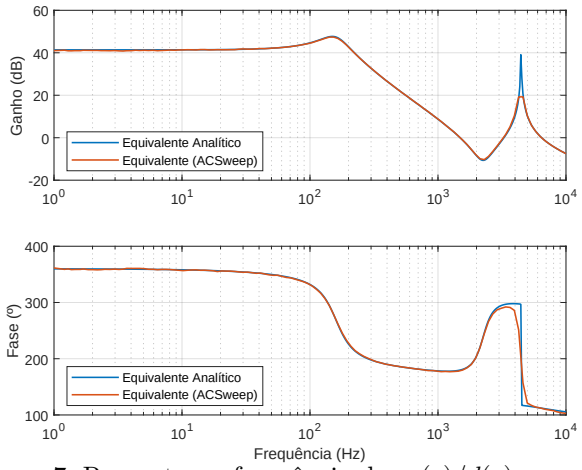

Figura 7. Resposta na frequência de $v_o(s)/d(s)$.

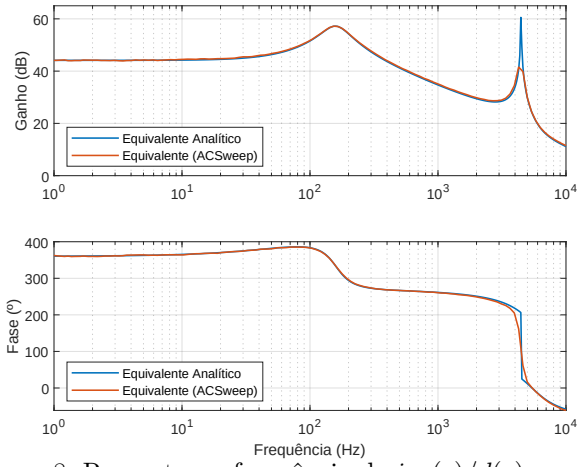

Figura 8. Resposta na frequência de $i_{L2}(s)/d(s)$.

$$d_2 = R_{eq}^2(D_{eq}-1)^2(C_{1_{eq}}L_{1_{eq}} + C_{1_{eq}}L_{2_{eq}} + C_{2_{eq}}L_{2_{eq}} - 2C_{1_{eq}}D_{eq}L_{1_{eq}} - 2C_{1_{eq}}D_{eq}L_{2_{eq}}$$
$$-2C_{2_{eq}}D_{eq}L_{2_{eq}} + C_{1_{eq}}D_{eq}^2L_{1_{eq}} + C_{1_{eq}}D_{eq}^2L_{2_{eq}} + C_{2_{eq}}D_{eq}^2L_{1_{eq}} + C_{2_{eq}}D_{eq}^2L_{2_{eq}}),$$
$$d_1 = R_{eq}(D_{eq}-1)^2\left(L_{2_{eq}} + D_{eq}^2L_{1_{eq}} + D_{eq}^2L_{2_{eq}} - 2D_{eq}L_{2_{eq}}\right),\ d_0 = R_{eq}^2(D_{eq}-1)^4$$

No domínio da frequência, a comparação ocorre pelo diagrama de Bode das Equações 17 e 18 e da função ACSweep do *software* PSIM. Esta função se baseia nos modelos de chaveamento, inserindo perturbações e analisando seu impacto no sistema, construindo a resposta em frequência. Então, esta resposta para $v_o(s)/d(s)$ e $i_{L2}(s)/d(s)$ estão, respectivamente, nas Figuras 7 e 8. Como explorado em (Bezerra, 2010), durante a análise da resposta em frequência, o PSIM considera o ganho estático e dinâmico, ocasionando uma pequena diferença no ganho do diagrama de Bode, mas que é compensado para fins comparativos.

6. CONCLUSÃO

Este trabalho apresentou uma topologia de alto ganho baseada na CCTE, viável para elevar a tensão de barramentos de baterias ao nível adequado para inversores.

Devido à complexidade da planta em questão, a modelagem do conversor é realizada a partir de um circuito equivalente, tornando o processo mais simples. Para validação do processo de modelagem, observa-se que, no domínio da frequência, a função de transferência tem comportamento praticamente idêntico ao observado em simulação.

Como esforços futuros relativos ao trabalho, destaca-se a validação experimental em bancada da topologia proposta. Com isso, é possível trazer resultados em malha aberta e em malha fechada.

AGRADECIMENTOS

Os autores agradecem ao Grupo de Processamento de Energia e Controle (GPEC) e ao Laboratório de Condicionadores de Energia (LCE) por todo suporte prestado durante a execução deste trabalho.

REFERÊNCIAS

Alghaythi, M.L., O'Connell, R.M., and Islam, N.E. (2019). Design of a high step-up dc-dc power converter with voltage multiplier cells and reduced losses on semiconductors for photovoltaic systems. *2019 IEEE Electric Ship Technologies Symposium (ESTS)*, 214–218.

Bascope, G. and Barbi, I. (2000). Generation of a family of non-isolated dc-dc pwm converters using new three-state switching cells. In *2000 IEEE 31st Annual Power Electronics Specialists Conference. Conference Proceedings (Cat. No.00CH37018)*, volume 2, 858–863 vol.2.

Bezerra, L.D.S. (2010). *Conversor CC-CA para aplicação em sistemas autônomos de energia elétrica.* Universidade Federal do Ceará. Tese de mestrado, Fortaleza, Ceará.

da Silva, P.H.A. (2023). *Conversores CC-CC Modulares para Desenvolvimento de Carregadores de Bateria Off-Board para Veículos Elétricos.* Universidade Federal do Ceará. Trabalho de Conclusão de Curso, Fortaleza, Ceará.

Honório, D.A., Oliveira, D.C.P., de A. Mota, E., Queiroz, U.R.A., and Bascopé, R.P.T. (2023). Design and control of the wcr-4ssc boost converter on a test workbench for dc-dc converters. In *2023 IEEE 8th Southern Power Electronics Conference and 17th Brazilian Power Electronics Conference (SPEC/COBEP)*, 1–8.

Middlebrook, R.D. and Cuk, S. (1976). A general unified approach to modelling switching-converter power stages. In *1976 IEEE Power Electronics Specialists Conference*, 18–34.

Mohan, N., Undeland, T.M., and Robbins, W.P. (2007). *Power electronics: converters, applications, and design.* John Wiley & Sons, New York.

Ogata, K. (2011). *Engenharia do Controle Moderno.* Prentice Hall do Brasil, 5ª Edição, São Paulo.

Torrico-Bascopé, R.P., Costa, L.F., and Torrico-Bascopé, G.V. (2011). Generation of new nonisolated high voltage gain dc-dc converters. In *2011 IEEE 33rd International Telecommunications Energy Conference (INTELEC)*, 1–8.

Xiao, Z., Hu, B., Yang, Z., Zhang, Y., and Luo, X. (2024). A high-gain zero-current ripple charge-pumped bidirectional dc-dc converter. *2024 IEEE 10th International Power Electronics and Motion Control Conference (IPEMC2024-ECCE Asia)*, 2010–2015.

Yan, H.W., Farivar, G.G., Beniwal, N., Gorla, N.B.Y., Tafti, H.D., Ceballos, S., Pou, J., and Konstantinou, G. (2021). Comparative study of coordinated photovoltaic and battery control strategies on the battery lifetime in stand-alone dc microgrids. *2021 IEEE Energy Conversion Congress and Exposition (ECCE)*, 1034–1039.

Ye, Y.M. and Cheng, K.W.E. (2014). Quadratic boost converter with low buffer capacitor stress. *IET Power Electronics*, 7, 1162–1170.