

# INVESTIGAÇÃO EXPERIMENTAL DE TÉCNICAS DE CONTROLE DIGITAL APLICADAS EM UM CONVERSOR NA TOPOLOGIA BUCK

MAICKSON P. V. LEÃO, FERNANDO J. C. JUNIOR, RENAN L. P. MEDEIROS, WALTER BARRA JR, FLORINDO A. C. A. JUNIOR, ERICK M. ROCHA, MAYSAS S. ALVES, KEVIN E. L. MARCILLO

*Laboratório de Controle de Sistemas de Potência, Faculdade de Engenharia Elétrica e Biomédica  
Universidade Federal do Pará*

*Rua Augusto Corrêa, número 1, Bairro Guamá, Belém – PA, CEP 66075-110*

E-mails: maicksonleao@gmail.com, renanlandau@yahoo.com.br, walbarra@ufpa.br, florindoayres@ufam.edu.br, erickcrocha@ufpa.br, maysasousaalves@gmail.com, klucasmarcillo@gmail.com

**Abstract**— This work presents the experimental results obtained in the performance evaluation of a DC-DC Power Converter of Buck Topology, being part of a Multiconverter System based on a Micro Networks DC-DC bus and static DC-DC converters and CC-CA, located at the Federal University of Pará. Thus, two digital PID controllers were used for the control of this subsystem. Where, the first one was projected in the continuous time domain and implemented after its discretization. The second PID controller was designed directly in the discrete-time domain, by using a RST canonical structure and with its parameters calculated by using pole placement technique. The control law resulting from the compensator is embedded in a microcontroller of the DSPIC30f family. The results obtained were then analysed through performance indexes that demonstrate the validity of the investigated techniques. The Multiconverter System is used for teaching, research and training purposes at Micro Networks with DC link.

**Resumo**— Este trabalho apresenta os resultados experimentais obtidos na avaliação de desempenho de um Conversor de Potência CC-CC de Topologia Buck sendo parte constituinte de um Sistema Multiconversor de bancada, baseado em uma micro rede com barramento em corrente contínua e conversores estáticos CC-CC e CC-CA, localizado na Universidade Federal do Pará. Assim, utilizou-se de dois controladores PID digitais para regular a tensão de saída deste subsistema. Onde, o primeiro foi projetado no plano  $s$  e através de uma técnica de discretização, foi mapeado para o plano  $z$ . O segundo PID foi projetado diretamente no domínio do plano  $z$ , na estrutura canônica RST e com os parâmetros ajustados por alocação de polos. A lei de controle resultante do compensador é embarcada em um microcontrolador da família DSPIC30f. Os resultados obtidos são analisados através de índices integrais de desempenho que demonstram a validade das técnicas investigadas. O Sistema Multiconversor é usado para fins de ensino, pesquisa e treinamento em micro redes com Elo CC.

**Palavras-chave**— Conversor de Potência CC-CC, controles PID digitais, estrutura canônica RST, Alocação de Polos, Sistema Multiconversor

## 1 Introdução

A busca continua por fontes de geração que apresentem maior eficiência, reduzido custo de geração e menores impactos ambientais, é uma meta importante da engenharia. Para esse fim, tem sido crescente a pesquisa em tecnologias de conversores de potência e suas respectivas estratégias de proteção e controle, de modo a permitir a operação segura do sistema acoplado à rede (Marques, 2004).

Visando avaliar possíveis impactos adversos relativos à integração de fontes de geração distribuída a rede, neste artigo são apresentados resultados experimentais de regulação de tensão em capacitores de elo e de corrente contínua em conversores de eletrônica de potência utilizados no interfaceamento da fonte de geração com a rede.

A planta em estudo trata-se de um Sistema Multiconversor no qual estudos de uma micro rede CC acoplada à rede elétrica de distribuição podem ser

desenvolvidos (Costa Junior, 2015). Isso permitindo a investigação de sistemas de controle automático visando garantir a operação estável e eficiente do gerador e buscando maior qualidade e confiabilidade no suprimento de energia (Costa Junior, 2015). Testes de um regulador digital de tensão são apresentados e discutidos. O regulador de tensão do capacitor do link CC do conversor foi projetado com base na técnica de Alocação de Polos.

Desta forma, a principal contribuição deste trabalho é construir meios que possibilitem a aplicação de testes experimentais os quais corroborem a teoria investigada.

## 2 Apresentação do Sistema Multiconversor

O Laboratório de Controle de Sistema de Potência (LACSPOT), da faculdade de Engenharia Elétrica e Biomédica da Universidade Federal do Pará (UFPA), possui uma bancada experimental denominada de Sistema Multiconversor, a qual é constituída

por três conversores estáticos, sendo dois conversores CC-CC na topologia Buck e um Inversor Trifásico em ponte completa de IGBT's, com controle por modulação de largura de pulso (Figura 1). O primeiro conversor, denominado de Buck Primário no diagrama esquemático da Figura 1, tem a função de alimentar um barramento de corrente contínua com tensão controlada (barramento AB, ver Figura 1). Dependendo do teste a ser executado, a carga do barramento de saída do Buck Primário poderá ser configurada para ser um segundo conversor Buck, denominado de Buck Secundário, ou um Inversor Trifásico de acoplamento com a rede de distribuição da concessionária (ver Figura 1). Para o estudo experimental apresentado neste artigo, o foco ficará no controle de tensão do capacitor do link CC do Buck Primário. Dessa forma, o regulador de tensão digital projetado busca manter regulada e estável a operação do link CC do Buck Primário.

Todo o Sistema é controlado através de uma lógica de comando e sistemas de controle embarcados em um microcontrolador DSPIC30f4013, de forma que este dispositivo recebe todos os sinais de sensoriamento processados por circuitos condicionadores de sinais. Além disso, o mesmo microcontrolador recebe comandos da Interface Homem Máquina (IHM), via comunicação serial. Por isso, é possível comandar o acionamento de cada conversor de forma sequencial (Costa Junior, 2015).

Como percebe-se na Figura 1, o Sistema é energizado a partir do acionamento de um contactor K1, permitindo a alimentação do transformador T1, elevando a tensão de linha de 220V RMS para 380V RMS. Com a energização, inicia-se o processo de pré-carga do capacitor do link CC do Buck Primário, o que é realizado com o auxílio de um circuito de pré-carga (R1, R2, R3), carregando o banco de capacitores C1 de forma suave e atenuando as correntes de *in-rush* de T1. Após esse período de pré-carga o microcontrolador emite o comando de acionamento para o contactor K2, efetuando o *by-pass* no circuito

de pré-carga. O conjunto C1 e R4, constitui o Elo CC Primário (Elo1), onde a tensão do mesmo é representada através da Equação 1, (Costa Junior, 2015; Leão, 2018).

$$V_{Elo1} = V_{TF} \cdot \sqrt{2} = 380 \cdot \sqrt{2} = 537,4V \quad (1)$$

Com o Elo1 energizado, o Buck Primário produz uma tensão regulada no barramento AB de acordo com a referência configurada pelo operador na IHM. Permitindo a energização do conjunto C2 e R5, que constitui o Elo CC Secundário (Elo2). Assim, este Elo alimenta a entrada dos outros dois conversores estáticos, o Buck Secundário e o Inversor Trifásico.

No contexto operacional o Buck Secundário simula um terceiro elo que pode no futuro carregar um banco de baterias ou alimentar um motor CC.

A Figura 2, apresenta a parte física do Sistema Multiconversor de bancada.



Figura 2. Sistema Multiconversor de bancada. Adaptado de (Costa Junior, 2015)

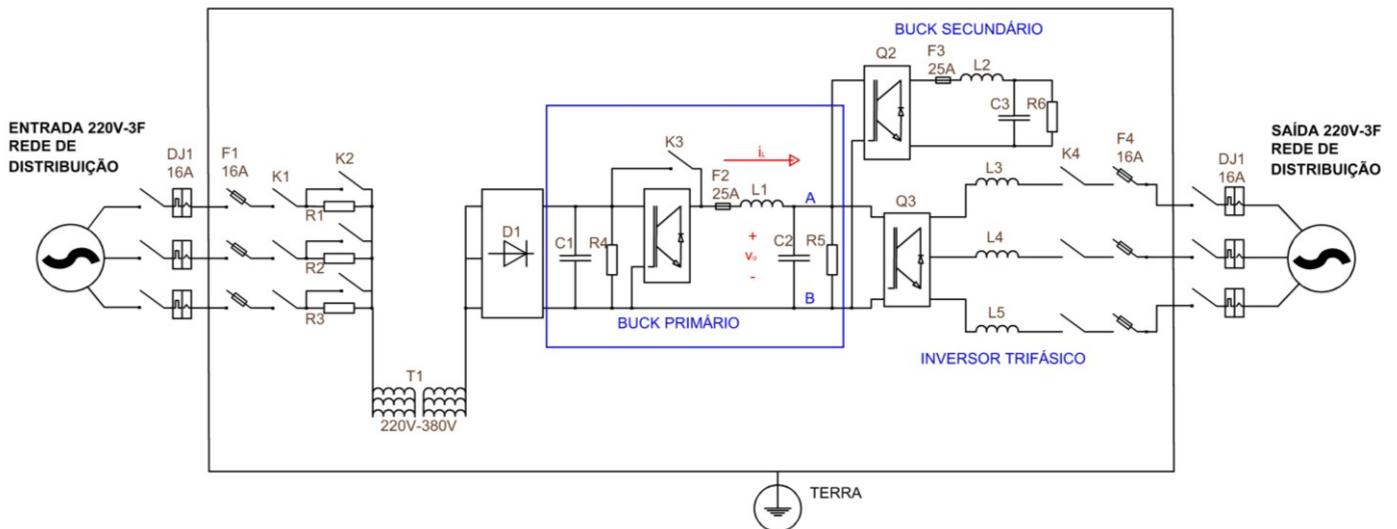


Figura 1. Circuito de força do Sistema Multiconversor

## 2.1 Descrição da Planta

Na Figura 1, o quadrado em azul representa o Buck Primário, o qual é constituído por uma chave IGBT  $Q1$ , um fusível de proteção  $F2$ , um indutor  $L1$ , um capacitor  $C2$  e um resistor  $R5$  simulando uma carga. A tensão de saída do Buck Primário é controlada pelo ciclo de trabalho enviado através do microcontrolador.

Sendo o Multiconversor projetado a partir de um conversor Buck -to- Buck (B2B) disponível no laboratório, o capacitor  $C2$  tem o mesmo valor do banco de capacitores existente neste conversor. A capacitância equivalente do banco é de  $C2 = 1020 \mu F$ . Já os resistores que equivalem ao resistor  $R5$ , formam uma associação equivalente que força o conversor a operar em Modo de Condução Contínua (MCC), com o equivalente paralelo entre  $22400 \Omega / 200 \Omega$ , e considerando o maior valor de indutância  $L$  disponível no momento do projeto sendo  $7 \text{ mH}$ . Adequando-se a equação proposta em (RASHID, 2011), com o valor da frequência de chaveamento em  $F_{sw} = 14400 \text{ Hz}$ , obtém-se:

$$R5 = 198,23 \Omega < 2 \cdot F_{sw} \cdot L = 201,6 \Omega \quad (2)$$

De acordo com a equação, os valores asseguram o MCC.

Assim, a Tabela 1 apresenta os dados dos componentes do conversor Buck Primário, necessários para levantar o modelo matemático linear do mesmo (Leão, 2018).

Tabela 1. Parâmetros do conversor Buck Primário.  
Adaptado de (Leão, 2018)

Parâmetros	Valores	Unidades	Descrição
$F_{sch}$	14.4	kHz	Chaveamento
$C_2$	1020	$\mu F$	Capacitância
$L_1$	7	mH	Indutância
$R_5$	198.23	$\Omega$	Resistência

## 3 Modelagem

Para modelar o conversor Buck Primário, o mesmo deve ser analisado em dois períodos de tempo diferentes, onde o conversor assume um estado topológico para cada período. Portanto, através das equações de tensão e de corrente de malha deste circuito, encontra-se a Equação 3 representando o modelo do conversor no período de chave fechada em  $0 \leq t \leq d \cdot T$ , onde  $d$  é o ciclo de trabalho do conversor Buck e  $T$  é o período do sinal de chaveamento. Enquanto a Equação 4 representa o modelo do conversor no período de chave aberta em

$d \cdot T \leq t \leq T$ . Desta forma, utilizando-se do princípio da superposição dos resultados sobre as Equações 3 e 4, encontra-se a Equação 5, onde as variáveis de estados do sistema são a tensão  $v_0(t)$  no C2 e a corrente  $i_L(t)$  no L1. A Transformada de Laplace da Equação 5 resulta na Equação 6, de onde é possível encontrar um modelo matemático médio do conversor que represente a dinâmica de operação do mesmo (BARBI, 2015).

$$\begin{bmatrix} \frac{dv_0(t)}{dt} \\ \frac{di_L(t)}{dt} \end{bmatrix} = \begin{bmatrix} -1 & 1 \\ RC & C \\ -1 & 0 \\ L & \end{bmatrix} \begin{bmatrix} v_0(t) \\ i_L(t) \end{bmatrix} + \begin{bmatrix} 0 \\ 1 \\ 0 \\ L \end{bmatrix} v_{in}(t) \quad (3)$$

$$\begin{bmatrix} \frac{dv_0(t)}{dt} \\ \frac{di_L(t)}{dt} \end{bmatrix} = \begin{bmatrix} -1 & 1 \\ RC & C \\ -1 & 0 \\ L & \end{bmatrix} \begin{bmatrix} v_0(t) \\ i_L(t) \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \\ 0 \\ 0 \end{bmatrix} v_{in}(t) \quad (4)$$

$$\begin{bmatrix} \frac{dv_0(T)}{dt} \\ \frac{di_L(T)}{dt} \end{bmatrix} = \begin{bmatrix} -1 & 1 \\ RC & C \\ -1 & 0 \\ L & \end{bmatrix} \begin{bmatrix} v_0(dT) \\ i_L(dT) \end{bmatrix} + \begin{bmatrix} 0 \\ 1 \\ 0 \\ L \end{bmatrix} v_{in}(dT) \quad (5)$$

$$\begin{bmatrix} sV_0(s) \\ sI_L(s) \end{bmatrix} = \begin{bmatrix} -1 & 1 \\ RC & C \\ -1 & 0 \\ L & \end{bmatrix} \begin{bmatrix} V_0(s) \\ I_L(s) \end{bmatrix} + \begin{bmatrix} 0 \\ d \\ 0 \\ L \end{bmatrix} v_{in} \quad (6)$$

Manipulando-se a Equação 6 encontra-se para o conversor, um modelo linear em função de transferência representado pela Equação 7.

$$H(s) = \frac{n_0}{s^2 + d_1 s + d_0} \quad (7)$$

A Tabela 2, apresenta os parâmetros do modelo do conversor, conforme a Equação 7.

Tabela 2. Parâmetros do modelo linear  
Adaptado de (Leão, 2018)

Parâmetros	Valores
$n_0$	125427,7473
$d_1$	153,84615
$d_0$	125427,7473

## 4 Projeto dos Controladores

Como compensador, utilizou-se de dois controladores PID. Um projetado no plano S com a técnica de Alocação de Polos, e através do método de discretização de Tustin (Ogata, 2003), mapeado para o

plano Z. O segundo foi projetado diretamente no domínio do plano Z, na estrutura canônica RST através de Alocação de Polos. Para fins de simplificação no modo de referenciar-se a cada controlador, considerou-se os dois controladores respectivamente como PID digital indireto e PID digital direto.

#### 4.1 Discretização do modelo linear

Para se obter uma lei de controle digital, é necessário utilizar-se de uma representação do modelo linear da Equação 7 no domínio do plano Z. Assim, o método de ZOH foi utilizado para a discretização do modelo, resultando na função de transferência em Z apresentada na Equação 8. A Equação 9 representa a banda de frequência permitida para a escolha da frequência de amostragem adequada utilizada na discretização (Landau & Zito, 2006).

$$H(z^{-1}) = \frac{0.09053 + 0.08487 \cdot z^{-1}}{1 - 1.65 \cdot z^{-1} + 0.8251 \cdot z^{-2}} \quad (8)$$

$$6 \cdot F^{CL}_B \leq F_s \leq 25 \cdot F^{CL}_B \quad (9)$$

Onde  $F_s$  é a frequência de amostragem e  $F^{CL}_B$  é a frequência de largura de banda de malha fechada.

#### 4.2 Controlador PID digital indireto

Através de Alocação de Polos clássica, sintonizou-se no domínio de tempo contínuo, um controlador PID com filtro derivativo  $C_1(s)$ .

Após a discretização de  $C_1(s)$  para  $C_1(z^{-1})$ , obtém-se a função de transferência deste controlador apresentada na forma da Equação 10.

$$C_1(z^{-1}) = \frac{(0.95022 - 1.57805 \cdot z^{-1} + 0.79056 \cdot z^{-2}) \cdot 10^{-3}}{1 - 1.9802 \cdot z^{-1} + 0.98021 \cdot z^{-2}} \quad (10)$$

#### 4.3 Controlador PID digital direto

As equações utilizadas na estrutura RST apresentada neste trabalho (Landau & Zito, 2006), estão dispostas da seguinte forma:

$$R(z^{-1}) = r_0 + r_1 \cdot z^{-1} + r_2 \cdot z^{-2} + \dots + r_{n_R} \cdot z^{-n_R} \quad (11)$$

$$S(z^{-1}) = s_0 + s_1 \cdot z^{-1} + s_2 \cdot z^{-2} + \dots + s_{n_S} \cdot z^{-n_S} \quad (12)$$

$$T(z^{-1}) = R(1) \quad (13)$$

Assim, usando-se de um fluxograma, a Figura 3 apresenta o procedimento de projeto do controlador

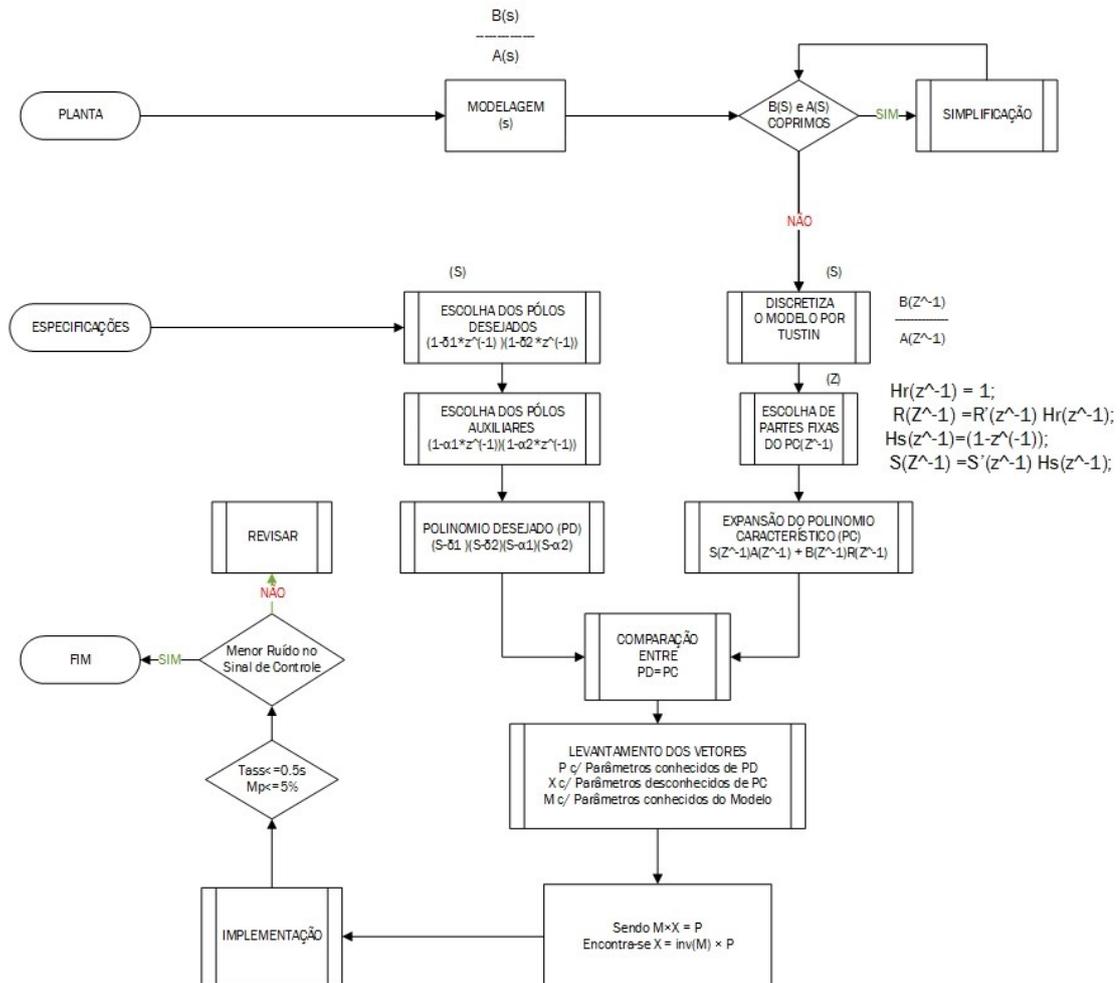


Figura 3. Fluxograma do procedimento de projeto do controlador PID digital direto na estrutura RST. Adaptado de (Leão, 2018)

PID digital direto, encontrando-se através de Alocação de Polos, os ganhos do controlador PID digital, e implementando-se na estrutura RST apresentada na Figura 4.

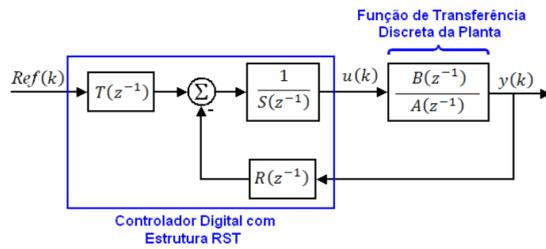


Figura 4. Estrutura de Controle na forma canônica RST. (Landau e Zito, 2006)

Após este processo, a Tabela 3 apresenta os ganhos de cada polinômio RST do controlador, para  $Mp \leq 0.02$  e  $T_{ass} \leq 0.5s$ .

Tabela 3. Parâmetros do Controlador PID digital direto. Adaptado de (Leão, 2018)

Parâmetros	Valores	Parâmetros	Valores
$r_0$	2.442565	$s_1$	-0.756580
$r_1$	-4.602941	$s_2$	-0.243420
$r_2$	2.226902	$R(1)$	0.066525

## 5 Descrição dos Testes e da Validação

São aplicados dois testes sobre o subsistema em estudo, tanto em simulação quanto em bancada experimental, a variação da excitação degrau e a variação da excitação do tipo escada.

### 5.1 Variação da excitação degrau

Realizaram-se ajustes necessários na programação da IHM, para que a partir da tensão acomodada em 100V sobre o Elo2, fosse acrescentado, de forma automática, um degrau positivo de 50V após 10s e um degrau negativo de 50V após 10s, repetindo este ciclo por mais 20s. Desta forma, levantaram-se as curvas da tensão sobre o Elo2 e de sinal de controle.

### 5.2 Variação progressiva da excitação

Programou-se a IHM para a partir de uma tensão acomodada em 100V sobre o Elo2, acrescentar um degrau positivo de 50V a cada 10s até o valor de tensão do Elo2 alcançar a tensão de 300V. Caracterizando-se a assim, o teste da variação a excitação escada crescente. Após a coleta dos dados da resposta do sinal de controle e da tensão controlada sobre o Elo2, aplicou-se o teste da variação a excitação escada decrescente. Este último, foi levantado a partir da acomodação da tensão do Elo2 em 300V, e então a

IHM de forma automática aplica um degrau de tensão negativo de 50V a cada 10s, até que o valor de tensão do Elo2 se acomode em 100V.

### 5.3 Validação do Controlador

Com o auxílio dos índices integrais de desempenho, como a Integral do Erro Quadrático (ISE) e a função custo do sinal de controle (ISCS), é possível verificar de forma quantitativa o desempenho do sistema. Sendo os índices representados pelas Equações 14 e 15, respectivamente, já formuladas na forma discreta.

$$ISE = T \cdot \sum_0^{N-1} [r[k] - v_{Elo2}[k]]^2 \quad (14)$$

$$ISCS = T \cdot \sum_0^{N-1} [u[k]]^2 \quad (15)$$

## 6 Resultados

A Figura 5, apresenta a resposta de ambos os controladores para uma excitação do tipo degrau unitário, onde o sinal em cor preta representa a referência, o sinal em cor magenta representa a resposta obtida através de simulação e finalmente, o sinal em azul representa a resposta obtida em teste experimental real para cada um dos compensadores. Portanto, pode-se perceber através da Figura 5, que os controladores projetados alcançam as especificações de desempenho, com sobressinal  $Mp \leq 0.02$  e um tempo de assentamento  $T_{ass} \leq 0.5s$ . Desta forma, a resposta real do sistema se aproxima muito bem da resposta desejada. Nesta análise, tanto o sinal real quanto o simulado estão em pu (valores por unidade) para fins de comparação, representando um degrau 100V a 150V.

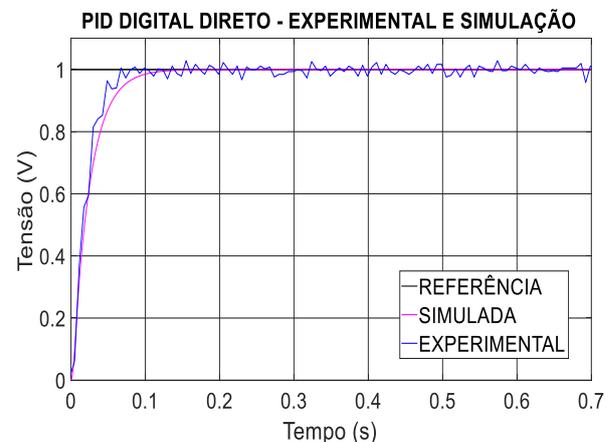


Figura 5. Resposta ao degrau unitário, real e simulado.

### 6.1 Resposta para variação da excitação degrau

Como já abordado na Seção 5.1, a Figura 6 apresenta a resposta para a variação de excitação de en-

trada do tipo degrau. Sendo o sinal em vermelho a reposta do controlador PID digital indireto. E em azul a resposta do PID digital direto. Assim, pode-se constatar que o desempenho dos controladores, segue as especificações de projeto desejadas, com o sobressinal  $M_p \leq 0.02$ , o tempo de assentamento  $T_{ass} \leq 0.5s$  e com erro em regime nulo. Além disso, é possível analisar visualmente o sinal real de controle dos compensadores, apresentando baixas amplitudes de ruídos e seguindo o desempenho desejado sem chegar perto da saturação do sinal.

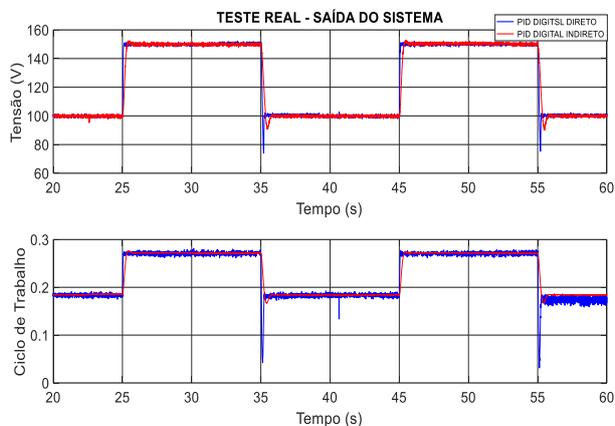


Figura 6. Resposta real para uma variação de excitação do tipo degrau

### 6.2 Resposta para excitação do tipo escada crescente

Nas Figura 7 e 8, novamente o resultado da compensação realizada pelo controlador PID digital direto é indicado em azul e do PID digital indireto em vermelho. Desta forma, destaca-se um bom desempenho dos controladores, conservando as mesmas especificações de desempenho desejadas já descritas anteriormente de sobressinal  $M_p \leq 0.02$ , tempo de assentamento  $T_{ass} \leq 0.5s$  e erro em regime nulo. Assim, os controladores demonstram não apresentam problemas para variação de excitação do tipo escada crescente.

Existe uma oscilação no valor de regime do sistema, quando este é compensado pelo PID digital direto, no momento em que o regime se encontra em torno de 250V, isto se relaciona com oscilações inerentes a rede de distribuição.

No sinal de controle apresentado na Figura 8, percebe-se que o mesmo não satura para seguir as especificações desejadas em cada variação na excitação do tipo escada crescente.

### 6.3 Resposta para excitação do tipo escada decrescente

Considerando os dados apresentados, pode-se perceber que para cada degrau negativo ocorre um sobressinal negativo acentuado no transitório da tensão sobre o Elo2, o que é reflexo do sinal de controle. Além disso, ambos os controladores perdem assentamento na resposta do degrau negativo.

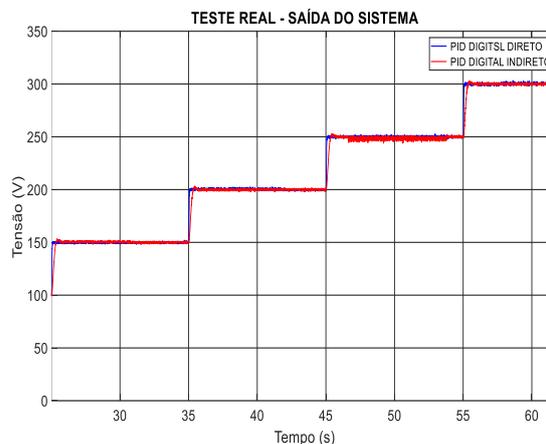


Figura 7. Resposta real para uma excitação do tipo escada crescente

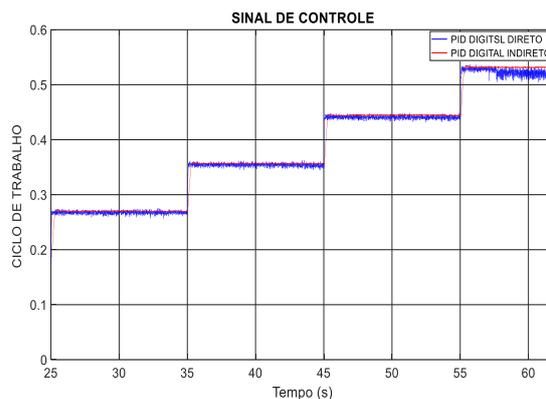


Figura 8. Sinal de controle para uma excitação do tipo escada crescente.

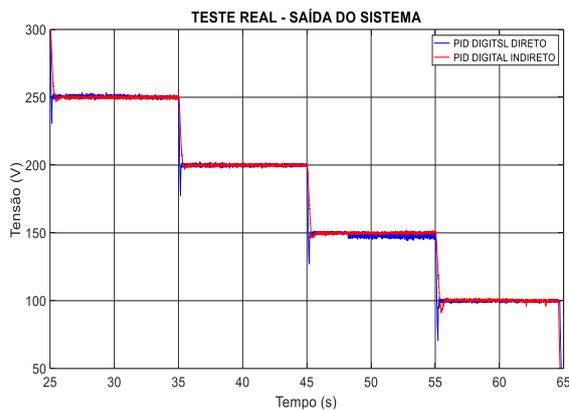


Figura 9. Variação de excitação do tipo escada decrescente

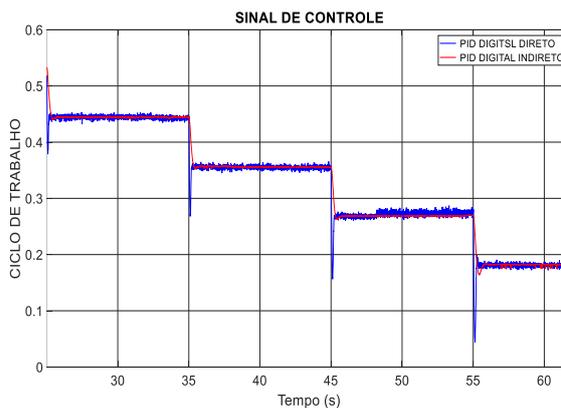


Figura 10. Sinal real de controle do teste escada decrescente

## 6.4 Validação dos resultados

A validação dos resultados do sistema compensado pelos controladores é realizada através do cálculo de índices integrais de desempenho.

### 6.4.1 Índices de desempenho

Portando, analisando as figuras percebe-se a respeito do índice integral do sinal de saída controlada, que existe um erro crescente na resposta de ambos os controladores, após um tempo com a máquina em operação. Além disso, demonstra que a resposta controlada dos dois sinais é muito similar, tendo apenas uma pequena divergência entre as amostras de 100V a 150V, onde o PID digital indireto constitui erro nulo. O que se reflete no sinal de controle através de um acréscimo da energia de controle ou esforço de controle do controlador PID digital indireto neste ponto.

Conclui-se através destas figuras, que apesar do controlador PID digital direto apresentar características de amortecimento e assentamento muito exigentes, o

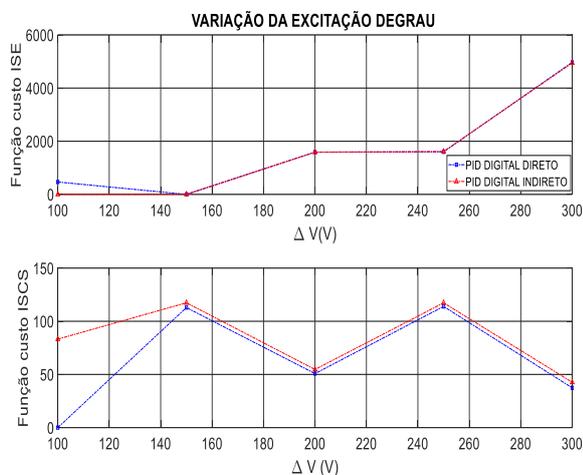


Figura 11. Índice de desempenho da resposta real do sistema para uma variação na excitação do tipo degrau.

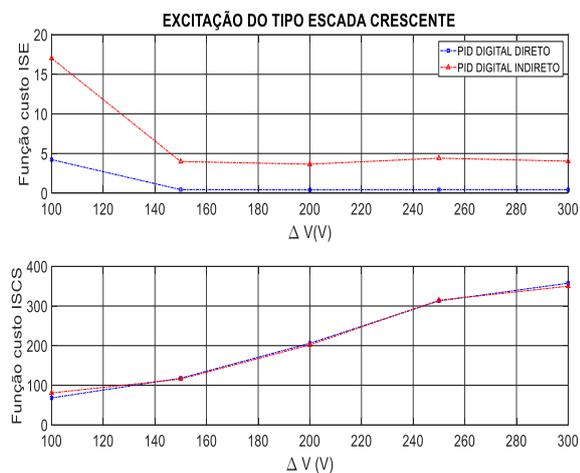


Figura 12. Índice de desempenho da resposta real do sistema para uma excitação do tipo escada crescente.

mesmo não se diferencia consideravelmente em seus índices de desempenho em relação ao controlador PID digital indireto.

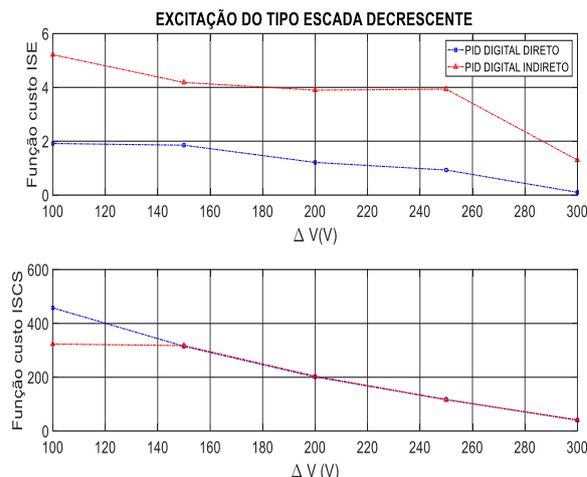


Figura 13. Índice de desempenho da resposta real do sistema para uma excitação do tipo escada decrescente.

## 7 Conclusão

Os controladores abordados neste trabalho apresentaram um desempenho satisfatório quanto a regulação de tensão do Elo CC Secundário, analisando os conceitos teóricos presentes na literatura através de aplicações práticas em bancada experimental. Sendo que o PID digital direto é implementado na estrutura RST, demonstrou ser mais rápido em comparação com o correspondente tempo de assentamento obtido quando se utilizou o PID digital indireto. Além disso, o PID digital direto contém um transitório praticamente livre de sobressinal, com um sinal de controle que não atinge a saturação.

Os índices integrais, demonstram que o PID digital direto em comparação com o PID digital indireto, possui um erro de regime igual ou menor, que mesmo sendo mais rápido, possui a energia do sinal de controle menor que a energia do sinal de controle do PID digital indireto ou em um valor muito próximo desta. Isto ocorre como consequência da estrutura canônica empregada no controlador PID digital direto.

## Referências Bibliográficas

- Barbi, I., 2015. Modelagem de conversores CC-CC empregando modelo médio em espaço de estados. Florianópolis.
- Costa, A. C., Ayres Júnior, F. A. C., Nascimento Filho, P. S., Moraes, A. R. B., Faria, F. P., Costa Júnior, F. J., & Barra Júnior, W., 2012. Sintonia de Controladores PID pelos Métodos de Ziegler-Nichols e Resposta em Frequência para a Regulação de Velocidade de um Sistema de Geração em Escala Reduzida de 10KVA. CBA, Campina Grande-PB, Brasil.
- Costa Junior, F. J., 2015. Desenvolvimento de um sistema Multiconversor para a realização de estudos experimentais em Microredes de corrente contínua. Belém: Universidade Federal do Pará.
- Landau, I. D. & Zito, G., 2006. Digital Control System: Design, Identification and Implamentation. *Germany: Springer*.
- Leão, M. P. V., 2018. Investigação experimental de uma técnica de controle digital de estrutura RST aplicada em um conversor de potência CC-CC de topologia Buck. Belém: Universidade Federal do Pará.
- Marques, F. A., Moran, J. A., & Abreu, L., 2004. Impactos da expansão da geração distribuída nos sistemas de distribuição de energia elétrica. Proceedings of the 5th Encontro de Energia no Meio Rural.
- Ogata, K., 2003. Engenharia de Controle Moderno. São Paulo: 4ª Ed.
- Rashid, M. H., 2011. Power Electronics Handbook 3rd edition devices circuits and application.