

AVALIAÇÃO DE PERFORMANCE EM RETROFIT PARCIAL DE S5 PARA S7, COM SUBSTITUIÇÃO DA CPU E MANUTENÇÃO DOS MÓDULOS DE E/S

DENIS LEITE, HUGO F. NASCIMENTO, NADJA V. LIRA, PEDRO VILELA, RODOLFO AGUIERRE

Escola Politécnica de Pernambuco- UPE

E-mails: denisleite@poli.br, nlvl@poli.br, pedro.vilela_94@hotmail.com

Abstract— One of the current challenges in the industry is the difficulty of integrating existing legacy systems into older machines and processes, which do not provide the connectivity capabilities required for rapid data exchange within the conditions required for manufacturing digitization. This article demonstrates the performance analysis of a legacy control system after the partial retrofit between two configurations. The first configuration uses the S5 family's programmable logic controller, manufactured by Siemens, with integrated input and output modules and the second uses the Speed 7, manufactured by VIPA, using communication network to connect with inputs and outputs from the previous. The retrofitting was partially done by updating only the main processing unit of the old S5 system to the current S7, since changing the entire electrical structure of the machine requires a high cost because of the equipment and also, complexity and slowness of the installation. The performance of each configuration was evaluated by monitoring the cycle time of the two systems. After conducting the tests, it was concluded that the configuration using the S7 and communication network obtained excellent performance results when compared to the configuration before retrofit.

Keywords— Retrofit, System, Configuration, PLC, S5, S7, Analyze.

Resumo— Um dos desafios atuais para indústria é a dificuldade de integrar sistemas legados existentes em máquinas e processos, que não oferecem os recursos de conectividade necessários à troca de dados rápida dentro das condições necessárias à digitalização da manufatura. Este artigo demonstra a análise do desempenho de um sistema de controle legado após o *retrofit* parcial entre duas configurações. A primeira configuração utiliza controlador lógico programável antigo da família S5, fabricado pela Siemens, com módulos de entradas e saídas integrados e a segunda usa o S7 (Speed 7), fabricado pela VIPA, utilizando rede de comunicação para conectar-se com as entradas e saídas mantidas da anterior. O *retrofit* foi feito parcialmente, atualizando apenas a unidade principal de processamento do sistema antigo do S5 para o atual S7, visto que trocar toda a estrutura elétrica da máquina exige um custo elevado dos novos equipamentos, complexibilidade e lentidão da instalação. A performance de cada configuração, foi avaliada a partir do monitoramento do tempo de ciclo dos dois sistemas. Após a realização dos testes, concluiu-se que a configuração que utiliza o S7 e rede de comunicação obteve excelentes resultados de desempenho em comparação com a configuração antes do *retrofit*.

Palavras-chave— Retrofit, Sistema, Configuração, CLP, S5, S7, Análise.

1 Introdução

Os novos recursos tecnológicos disponíveis à indústria são capazes de proporcionar significativos ganhos de produtividade e competitividade. Todavia, um dos limitantes nesse processo é a dificuldade de integrar sistemas legados existentes em máquinas e processos mais antigos, que não oferecem os recursos de conectividade necessários à troca de dados dentro das condições necessárias à digitalização da manufatura. As indústrias que ultrapassam essa barreira podem se beneficiar de sistemas computacionais capazes até de gerar recomendações que contribuem para a maximização dos resultados.

Uma das maneiras de adequar sistemas antigos para que sejam integráveis aos novos sistemas de informação é executando um *retrofit*, que segundo Barrientos (2012, p. 32) é a conjunção dos termos “retro”, oriundo do latim, cujo significado é “movimentar-se para trás”, e “fit” do inglês, que significa adaptação, ajuste, migração.

No contexto de um sistema de automação, de acordo com Brisky (Siemens, 2007), o resultado final do *retrofit* pode ser: 1) uma alteração completa, o que significaria tanto mudar o *software* quanto o *hardware* de controle e supervisão; quanto 2) uma

modernização parcial, reutilizando o máximo possível de *hardware* e convertendo ou refartando o *software*. A segunda opção é particularmente interessante porque a indústria pode se beneficiar da reversibilidade do processo, uma vez que a intervenção física se limita à alteração do controlador do sistema. Além disso, é possível dar continuidade ao *retrofit* de forma gradativa, facilitando o planejamento executivo e financeiro. O problema é que para executar esse tipo de *retrofit* é necessário introduzir, entre o novo controlador e o *hardware* do sistema legado, uma rede de comunicação, o que pode resultar em uma maior latência no tempo de resposta do sistema.

Considerando as vantagens do *retrofit* parcial, este trabalho tem como propósito analisar aspectos de performance de um sistema de automação antes e após a execução do *retrofit*, para verificar se a introdução da rede de comunicação torna o novo sistema mais rápido ou mais lento que o antigo.

Para isso, foram simuladas em um sistema legado, aplicações de diferentes portes. Esse sistema foi retrofitado e as mesmas aplicações foram simuladas. Ao final, foi avaliada a diferença de performance entre ambos.

2 Metodologia

2.1 Materiais e recursos

Neste projeto foram montadas duas configurações de sistema de automação e analisados os respectivos desempenhos.

- 1) **Sistema legado**, composto por uma CPU SIMATIC S5-100U, CPU 102, módulo de entrada digital 24V com 8 pontos, módulo saída digital acionados por transistor com 8 pontos, conforme ilustra a Figura 1.
- 2) **Sistema retrofitado**, composto por uma CPU VIPA Speed, conectada aos módulos de entrada e saída do sistema legado através de uma interface de comunicação IM318, conforme ilustra a Figura 2.
- 3) **Sistema de teste e monitoramento de performance**, utilizando-se um CLP Compacto VIPA Speed7 313C.

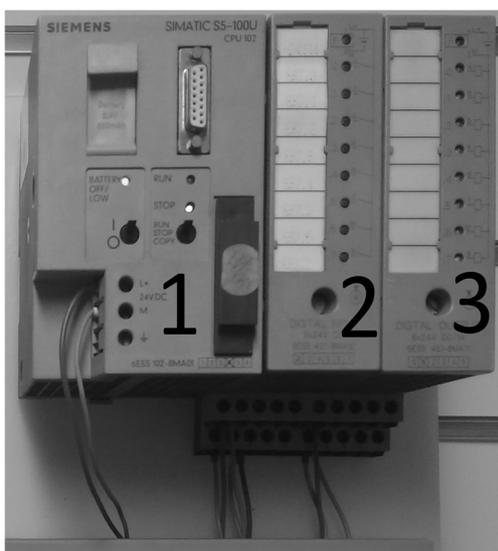


Figura 1. Configuração antes do retrofit (CPU S5 100U, entrada e saída digital).



Figura 2. Configuração após o retrofit, CPU Speed 7 como um mestre de uma rede Profibus-DP(1), módulo de comunicação(4), entrada(2) e saída digital(3).

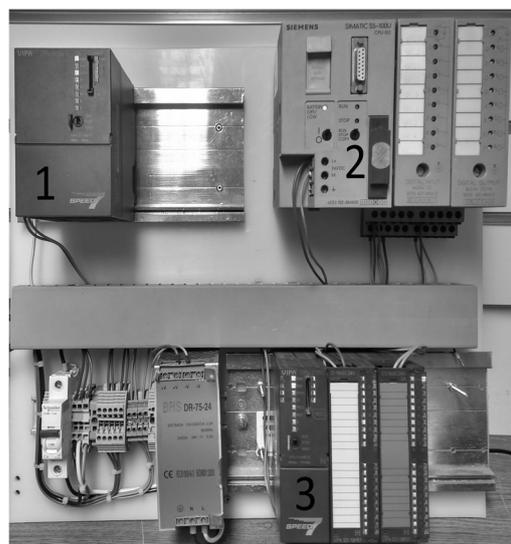


Figura 3. Bancada de teste com CPU Compacta Speed7 313C, sistema legado (S5) e sistema novo (S7).

2.2 Primeiro teste.

Foi desenvolvida uma pequena aplicação em *Statement List* (STL), que é uma linguagem suportada pelas plataformas *Step 5*, e *Step 7*, plataformas de programação dos CLP's, S5 e S7 respectivamente.

A aplicação desenvolvida segue o fluxograma da figura 4, onde após o CLP receber um sinal na entrada I0.0, o mesmo irá incrementar a variável *i* toda vez que o CLP realizar um ciclo, e só quando *i* for maior que *N* será acionada uma saída Q0.0. A intenção de fazer isso é medir o tempo entre o acionamento da entrada I0.0, e o acionamento da saída Q0.0.

O parâmetro *N* é inserido na aplicação e representa a quantidade de ciclos que o CLP realiza desde o momento que a entrada é acionada, até o momento em que a saída é acionada. O tempo de ciclo de CLP é da ordem de 10ms, essa foi a técnica utilizada para capturar de forma mais precisa o tempo por ciclo.

É importante saber que o ciclo do CLP consiste em atualização das memórias imagem de entrada (MIE), Processamento do *software* e Atualização das saídas através das memórias Imagem de saída (MIS).

O módulo de comunicação utilizado entre as E/S e a CPU da configuração velha e atual, respectivamente, foi de uma rede Profibus-DP, como mostra a figura 2. O Profibus é um sistema multi-mestre e permite a operação conjunta de diversos sistemas de automação, engenharia ou visualização, com seus respectivos dispositivos periféricos (por ex. I/O's).

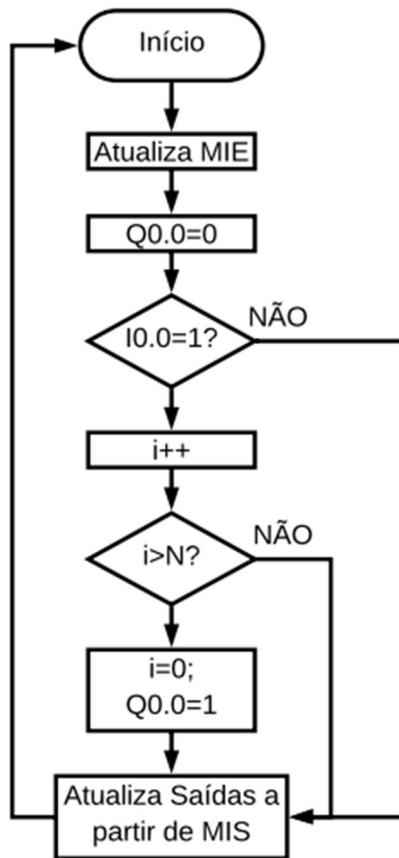


Figura 4. Fluxograma da aplicação para o primeiro teste.

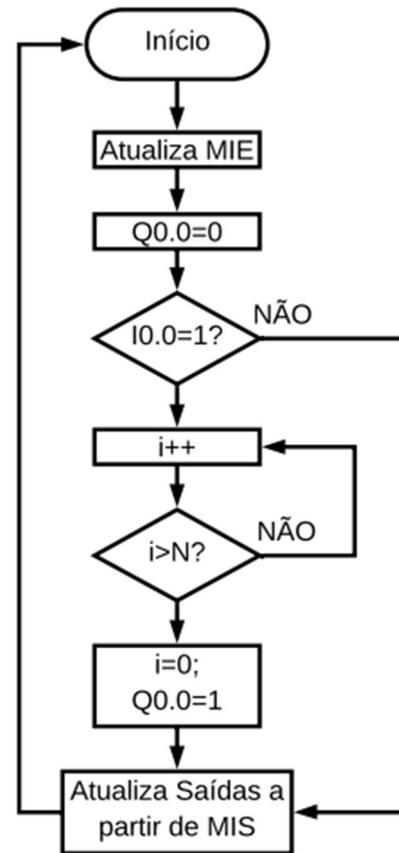


Figura 5. Fluxograma da aplicação para o segundo teste.

2.3 Segundo teste - simulação de aplicações de diferentes portes

Para simular aplicações de diferentes portes, foi implementado tanto no S5 quanto no Speed7 um programa que repete N vezes uma instrução de autoadição de uma memória, conforme ilustra a Figura 4. Os portes das aplicações foram simulados alterando-se os valores de N, ou seja, do aumento de instruções executadas em um mesmo ciclo de *Scan* (Tempo de varredura ou *Scan Time*) do CLP.

A mesma *Statement List* (STL), foi implementada no S5 e no S7, de acordo com a lógica mostrada no fluxograma da Figura 4. O valor N no fluxograma simula a quantidade de ciclos que o CPU executa, o fluxo segue de uma forma que o sistema que está sendo testado execute N vezes o auto-incremento de uma variável i em um mesmo ciclo de *Scan*, e apenas quando o valor de i for maior que o valor de N, o ciclo seja finalizado e uma saída digital seja acionada.

2.4 Coleta de dados para avaliação de performance

A performance foi avaliada a partir do monitoramento do tempo de ciclo do sistema como um todo. Ou seja, do tempo entre o sistema simulado receber um estímulo a partir da entrada digital IO.0 e a ativação da saída Q0.0. A interligação entre o sistema de teste e monitoramento foi realizada conforme diagramas ilustrados nas Figura 6 e na Figura 7.

Observe que uma saída da CPU de teste é conectada a uma entrada do sistema a ser testado (configuração legada ou retrofitada), e uma saída do sistema a ser testado está conectada a uma entrada do sistema de teste.

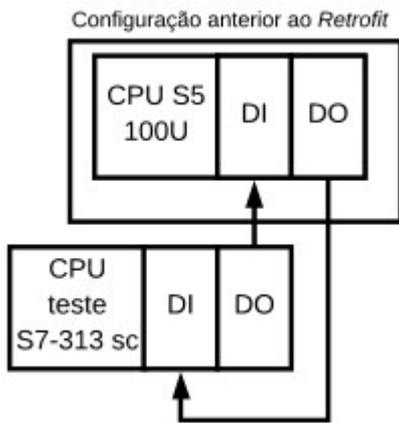


Figura 6. Esquema para a avaliação de desempenho do sistema anterior ao retrofit.

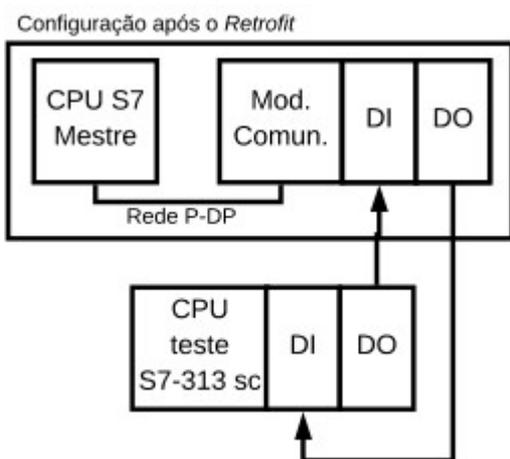


Figura 7. Esquema para a validação do desempenho do sistema após o retrofit.

Os testes e as medições de tempo de ciclo foram executados com auxílio de aplicação implementada na CPU 313SC que segue o fluxograma ilustrado na Figura 8.

Manipulando uma memória chamada Disparo é acionada uma saída (que envia um sinal para a configuração a ser testada) e iniciado um temporizador (T1), quando a entrada digital do sistema de teste I0.0 é acionada a CPU de teste captura o valor atual do temporizador.

Observe que quando uma saída do sistema de teste é acionada uma entrada do sistema a ser testado, e quando uma saída do sistema a ser testado é acionada uma entrada do sistema de teste é acionada. Ou seja, será disparado um sinal do sistema de teste, e ele receberá um retorno do sistema a ser testado. A medição de tempo consiste em medir o tempo entre o envio e recebimento de um sinal.

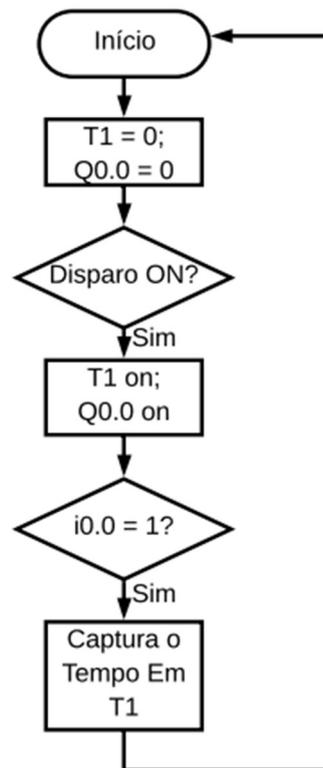


Figura 8. Fluxograma da aplicação desenvolvida para medir o tempo.

2.5 Procedimento de teste e medição

Para verificação dos tempos de ciclo em cada uma das configurações (legada e retrofitada), simulando-se diferentes portes de aplicação, foram coletadas medidas de tempo de ciclo, variando o valor de N e executando o teste com a CPU 313C, de acordo com o procedimento abaixo:

1. o pesquisador define o valor de N no sistema em avaliação;
2. o pesquisador inicia o teste no CLP de teste e monitoramento, que executa o teste e calcula o tempo de ciclo do sistema que está sendo testado.
3. o pesquisador anota o tempo medido na planilha.

Para cada teste realizado, foi anotado o tempo de ciclo correspondente em uma planilha do MS Excel para posterior apresentação em gráficos e análise de resultados.

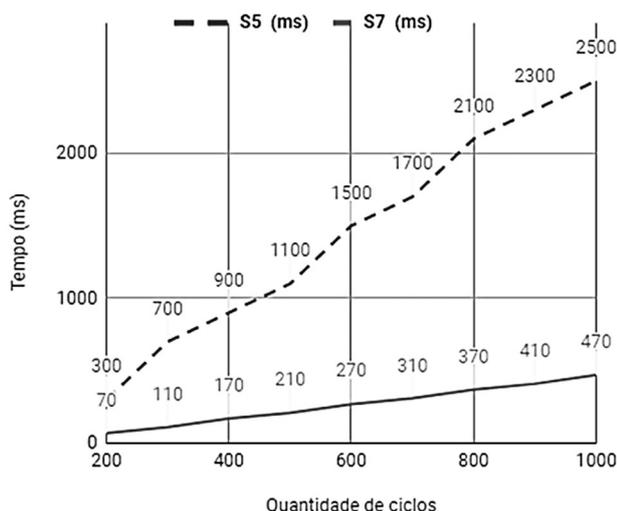
3 Resultados

3.1 Medição do tempo de ciclo para diferentes portes de aplicação

Os sistemas legados e os retrofitados levam diferentes tempos para completar os ciclos de Scan. O gráfico da Figura 9 representa os tempos medidos para que os sistemas avaliados executassem diferentes números de ciclos. Os testes foram

executados conforme ilustrado no fluxograma da Figura 4.

Figura 9. Tempo gasto pela configuração do sistema legado, mostrado em linha pontilhada, e da configuração após *retrofit*, mostrada em linha contínua, em função da quantidade de ciclos. Resultados do teste 1



Observa-se em ambos os casos uma aproximação linear entre tempo de execução e número de ciclos.

Quando calculada a razão entre o tempo de execução dos ciclos nos sistemas legado e do retrofitado, observa-se que essa relação tende a convergir para um valor entre 5 e 6 quando se aumenta o número de ciclos, o que sugere que o novo sistema é pouco mais de 5 vezes mais rápido que o sistema antigo, conforme ilustra a Tabela 1. O aumento do tempo de ciclos teve como propósito melhorar a exatidão da medida, uma vez que a resolução do sistema de temporização do sistema de teste é de 10ms.

Tabela 1. Resultados das razões entre os tempos de ciclos da configuração do sistema legado e configuração após o *retrofit*.

Quantidade de ciclos	Razão de tempo Pré/Pós <i>retrofit</i> (s)
100	4,286
200	6,364
300	5,294
400	5,238
500	5,556
600	5,484
700	5,676
800	5,610
900	5,319
1000	5,686

O segundo teste teve como finalidade medir o tempo de ciclo simulando programas de tamanhos diferentes, isso é possível variando o valor de i no teste em questão, e quando i for maior que N , aciona a saída que envia para o controlador externo. Os resultados desse teste se encontram na Tabela 2.

Tabela 2. Resultados do teste 2, para a configuração do sistema legado e para a configuração após o *retrofit*.

Tamanho da Aplicação (N)	Configuração sistema legado(ms)	Configuração após do <i>retrofit</i> (ms)
10	20	<10
20	30	<10
30	30	<10
40	40	<10
50	40	<10
60	50	<10
70	50	<10
80	60	<10
90	60	<10
100	70	<10

Os resultados mostram que os tempos de processamento do sistema atualizado são sempre menores que os do legado. Os testes realizados evidenciam que o desempenho da configuração após o *retrofit*, mesmo sendo uma configuração que contém uma rede Profibus-DP na sua topologia, foi melhor que a configuração anterior ao *retrofit*.

4 Conclusão

Os resultados deste trabalho conduzem à conclusão que a performance do sistema retrofitado é melhor que a do sistema legado e evidenciam que o ganho de performance é tão maior quanto maior for o tamanho da aplicação do CLP. Dessa forma, indústrias podem avançar com segurança em *retrofits* S5/S7, beneficiando-se das vantagens financeiras, técnicas e da redução dos riscos em razão da reversibilidade desse tipo de operação.

O ganho de performance pode ser justificado pelo significativo aumento de velocidade dos novos processadores de 32 ou 64 bits, em relação aos legados de 8 bits, combinados com o rápido ciclo de Scan da rede Profibus-DP.

A partir da metodologia adotada neste trabalho é possível comparar a performance de outros sistemas, bem como avaliar a modernização utilizando-se outras plataformas de automação.

Agradecimentos

Agradecemos à equipe da Mekatronik, por apoiar este trabalho e disponibilizar infraestrutura e recursos tecnológicos para a pesquisa, bem como à Escola Politécnica pela formação em engenharia que

nos permitiu identificar essa oportunidade de estudo executar o projeto.

Agradecemos aos nossos pais e parentes que estiveram conosco e nos apoiaram em todas as decisões que fizemos em nossa jornada, aos nossos amigos pelo carinho, apoio, paciência e cumplicidade, sendo sempre apoiadores em tudo que fizermos.

Aos nossos colegas de faculdade que nos trazem um ambiente de desenvolvimento com colaboração e felicidade.

Referências Bibliográficas

- Brisky, R. March 2006 (Updated June 2007).SIMATIC S5 to S7 Migration Siemens, Energy & Automation, Inc. USA.
- Alexandre, S, Antonio,S. e Milton, B., Outubro 2017, Metodologia para Implementação de Retrofitting de Controladores de Equipamentos de Automação de Processos, 8º Congresso Iberoamericano de Engenharia Mecânica. Belo Horizonte, BH.
- A Norma IEC 61131. USP. Disponível em: < https://edisciplinas.usp.br/pluginfile.php/1881421/mod_resource/content/0/Aula2_1131.pdf > Acesso em: 23 Fev. 2018.
- SIMATIC S5, ET 200U DISTRIBUTED I/O STATION. Siemens. Disponível em: < https://support.industry.siemens.com/cs/attachments/1142468/ET200U_e.pdf > Acesso em: 23 Fev. 2018.
- Blanc, D., April 2003. process Control Migration Toward LHC ventilation Functionality. CERN - ST Division. pp. 2-5.
- Cassiano, A. e Enrique C. (2014). RETROFIT EM MÁQUINAS INDUSTRIAIS: estudo de caso. Universidade Tecnológica Federal do Paraná Curitiba. pp. 15-52.
- Industry Online Support, Product Support. Disponível em: <<https://support.industry.siemens.com/cs/products/6es7463-2aa0-0aa0/simatic-s7-400-im463-2?pid=487392&mlfb=6ES7463-2AA0-0AA0&mfnc=en-WW> > Acesso em: 03 Mar. 2018.