

Análise de SRF-PLL e DSOGI-PLL Aplicados em um VSC Quatro Fios Conectado à Rede Elétrica com Desequilíbrio de Tensão

Alex F. Silva* Claudionor F. Nascimento* Alfeu J. Sguarezi Filho**
Paulo F. Silva* Fernando Lino**

* Engenharia Elétrica, Universidade Federal de São Carlos, São Carlos, SP (e-mail: alex.ferreira21@hotmail.com, claudionor@ufscar.br, paulof2016silva@gmail.com).

** Engenharia Elétrica, Universidade Federal do ABC, Santo André, SP (e-mail: alfeu.sguarezi@ufabc.edu.br, f.lino@ufabc.edu.br)

Abstract: The three-phase four-wire VSCs voltage source converters are used to connect sustainable sources to the distribution system where the loads are predominantly single-phase. The three-phase distribution system with unbalanced neutral has unwanted negative and zero sequence components. In this condition the synchronism between the VSC and the electrical grid that is done using the PLL (Phase Locked Loop) is affected. SRF-PLL (Synchronous Reference Frame-PLL) is popularly used, however it does not perform well in unbalanced systems. DSOGI-PLL (Dual Second Order Generalized Integrator-PLL) ensures synchronism between the VSC and the unbalanced power grid. Thus, the purpose of this article is to evaluate the effect of imbalance in ac currents of the VSC using the SRF-PLL and DSOGI-PLL

Resumo: Os conversores fontes de tensão VSCs trifásicos a quatro fios são utilizados na conexão de fontes sustentáveis ao sistema de distribuição onde as cargas são predominantes monofásicas. O sistema de distribuição trifásico desequilibrado com neutro apresenta componentes indesejados de sequência negativa e zero. Nestas condições, o sincronismo entre o VSC e a rede elétrica que é feito utilizando o PLL (*Phase Locked Loop*) é afetado. O SRF-PLL (*Synchronous Reference Frame-PLL*) é popularmente utilizado, entretanto não garante o sincronismo entre o VSC e a rede elétrica desequilibrada. O DSOGI-PLL (*Dual Second Order Generalized Integrator-PLL*) garante o sincronismo entre o VSC e a rede elétrica desequilibrada. Assim, objetivo deste artigo é avaliar o efeito do desequilíbrio de tensão nas correntes ca do VSC utilizado o SRF-PLL e DSOGI-PLL.

Keywords: VSC Four Wires, Voltage Unbalance, DSOGI-PLL, SRF-PLL.

Palavras-chaves: VSC Quatro Fios, Desequilíbrio de Tensão, DSOGI-PLL, SRF-PLL.

1. INTRODUÇÃO

Os conversores fonte de tensão (VSCs - *Voltage Source Converters*) têm sido amplamente empregados na conexão das fontes sustentáveis, como solar e eólicas, no sistema de distribuição quatro fios Fu et al. (2019). Os VSCs quatro fios, conforme apresentado na Figura 1, têm sido preferido por possuírem vantagens como, menor número de chaves semicondutoras Maia et al. (2018).

Em geral, quando os VSCs são conectados ao sistema de distribuição estão sujeitos à desequilíbrio de tensão, pois as cargas monofásicas são predominantes Olives-Camps et al. (2020); Karimi et al. (2019). A presença do desequilíbrio de tensão ocasiona vários distúrbios, tais como, ondulação de torques em geradores de indução e redução da vida útil dos capacitores do lado cc do VSC, assim como a confiabilidade dos capacitores Nascimento et al. (2017).

Deste modo, quando o desequilíbrio de tensão está presente nas tensões trifásicas, a qualidade das correntes ca do VSC depende do desempenho do sistema de controle,

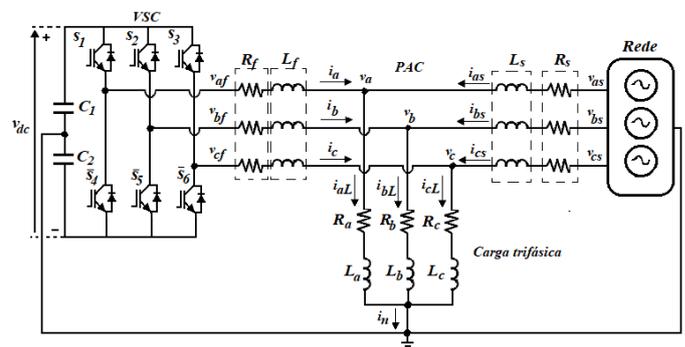


Figura 1. Diagrama do VSC quatro fios conectado à rede.

que por sua vez depende do desempenho do sincronismo entre o VSC e a rede elétrica Wen et al. (2016). Para realizar o sincronismo entre o VSC e a rede elétrica são comumente utilizados os PLLs (*Phase Locked Loops*) Wang et al. (2020). Os PLLs são as principais interfaces entre os VSCs conectados à rede elétrica e a estrutura de controle. Assim, quando a sincronização não tem bom

desempenho o sistema de controle composto no VSC é influenciado e conseqüentemente as correntes sintetizadas pelo VSC também são comprometidas Lin et al. (2021). A técnica de sincronismo SRF-PLL (*Synchronous Reference Frame-PLL*) é a mais popularmente aplicada em sistemas trifásicos. No entanto, não garante o sincronismo com precisão perante o desequilíbrio de tensão Reza et al. (2019).

Para solucionar os problemas da sincronização entre o VSC e as redes elétricas com desequilíbrio de tensão, técnicas de sincronismo capazes de operar com o VSC conectado à rede desequilibrada têm sido propostas: Em Rodriguez et al. (2007) é apresentado um desacoplador dinâmico de seqüência positiva para ser utilizado em conjunto com o SRF-PLL. A rede de desacoplamento possibilita cancelar o efeito dos harmônicos para alimentar o SRF-PLL com a seqüência positiva.

Em Svensson et al. (2007) é proposto o PLL baseado em cancelamento de sinal atrasado. Os autores em Karimi-Ghartemani et al. (2012), propuseram uma abordagem para a construção de sinais ortogonais através do uso de filtros notch adaptativos. O trabalho proposto em Neves et al. (2010) é denominado de GDSC (*Generalized Delayed Signal Cancellation*) no qual são aplicados quatro operadores lineares complexos em série. Esses operadores permitem eliminar todos os harmônicos de seqüência positiva e negativa.

Em Rodríguez et al. (2006) é proposto um DSOGI-PLL (*Dual Second Order Generalized Integrator-PLL*). Em Yada and Murthy (2014) a técnica DSOGI-PLL foi aplicada em um VSC quatro fios operando como filtro ativo de potência. No entanto, o estudo da comparação entre o DSOGI-PLL e SRF-PLL aplicado em um VSC quatro fios operando sob diversos fatores de desequilíbrio de tensão não foi encontrado na literatura consultada. A principal contribuição deste trabalho consiste na análise dos limites operacionais do DSOGI-PLL, ou seja, verificar até que ponto é possível obter correntes senoidais dentro dos padrões quando o VSC opera com desequilíbrio de tensão.

Este trabalho propõe a aplicação de um VSC trifásico quatro fios conectado à rede elétrica com desequilíbrio de tensão. O desequilíbrio de tensão o qual o VCS será submetido é proveniente das cargas monofásicas desequilibradas conectadas ao Ponto de Acoplamento Comum (PAC). Para realizar o sincronismo entre o VSC e a rede elétrica será empregado SRF e DSOGI-PLL. Objetiva-se com o estudo que o VSC injete correntes senoidais à rede elétrica.

O artigo está organizado da seguinte maneira: Na seção 2 o SRF-PLL é revisado. Na seção 3 o DSOGI-PLL é apresentado. Posteriormente, na seção 4, a estrutura de controle do VSC é explicada. Para fins de comparação entre os PLLs, uma simulação executada no *Psim* é desenvolvida e apresentada na seção 5. Por fim, na seção 6 são apresentadas as conclusões.

2. PRINCÍPIO DE FUNCIONAMENTO DO SFR-PLL

O Diagrama do SRF-PLL é ilustrado na Figura 1. As tensões trifásicas v_a ; v_b ; v_c ; do PAC são transformadas para v_d e v_q sob quadro de referência de rotação síncrona

por meio da transformada de *Parq*. As tensões dq são constantes em condições equilibradas e estáveis. Desta forma, controladores proporcional e integral (PI) são adequados para regulá-los.

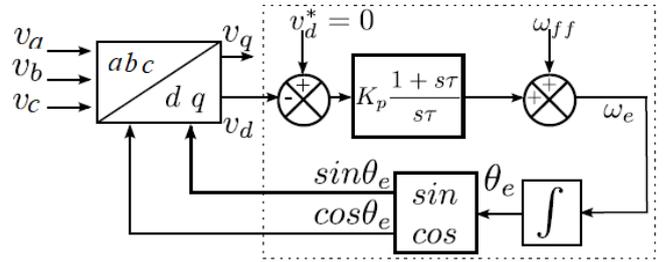


Figura 2. Diagrama do SRF-PLL.

Na Figura 2, PI é o controlador, ω_{ff} é o valor nominal da frequência da rede, ω_e é a frequência estimada da rede e θ_e é a tensão de saída detectada pelo PLL. Na condição de tensões equilibradas, ω_{ff} é igual a ω_e , a frequência fundamental da tensão da rede. O valor de v_q é regulado para zero pela operação em malha fechada e o ângulo de fase da tensão da rede θ_e é medido Sadeque et al. (2017).

Em condições de desequilíbrio de tensão, o SRF-PLL não apresenta desempenho satisfatório de sincronismo entre o VSC e a rede elétrica. Isso em virtude do SRF-PLL ser muito suscetível às mudanças instantâneas, do ângulo de fase e frequência Lin et al. (2021).

3. DETECTOR DE SEQUÊNCIA POSITIVA E NEGATIVA COM BASE EM DSOGI-PLL

A performance do algoritmo SRF-PLL será comparada com o algoritmo de sincronização DSOGI-PLL que está ilustrado na Figura 3. O DSOGI-PLL é baseado em QSG (*Quadrature Signal Generator*). Por sua vez, o QSG é fundamentado no SOGI (*Secondary General Order Integrator*). O DSOGI-PLL é um dos extratores de seqüência positiva mais utilizado em sistemas com desequilíbrio de tensão Rodriguez et al. (2006). A estrutura original do DSOGI-PLL proposta por Rodriguez et al. (2006), considera uma realimentação de frequência que torna o DSOGI adaptativo em frequência. No entanto, este mecanismo não é utilizado neste trabalho.

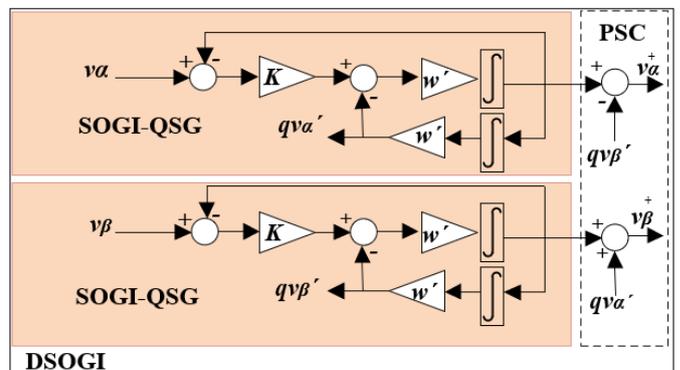


Figura 3. Diagrama DSOGI-PLL.

Conforme mostrado em Rodríguez et al. (2006), O DSOGI-PLL é fundamentado no SOGI cuja função de transferência

onde correlaciona as saídas pelas entradas é mostrada por meio das seguintes equações:

$$D_x(s) = \frac{v'_x}{v_x} = \frac{k\omega's}{s^2 + k\omega's + \omega'^2} \quad (1)$$

$$Q_x(s) = \frac{qv'_x}{v_x} = \frac{k\omega'^2}{s^2 + k\omega's + \omega'^2} \quad (2)$$

As expressões apresentadas em (1) e (2) correspondem as funções de transferência para sinais de tensão no referencial estacionário, conforme apresentado em Rodríguez et al. (2006). O ω denotado na função corresponde à frequência, já o k corresponde ao fator de amortecimento. De acordo com Rodriguez et al. (2006), o DSOGI-PLL se comporta como um filtro passa baixas onde promove a extração das componentes de sequência positiva da tensão ou corrente. Na Figura 3, v_{α^+} e v_{β^+} são os sinais de saídas de sequência positiva no quadro de referência estacionário. Esses sinais são aplicados nas entradas da Figura 2, conforme ilustrado na Figura 4.

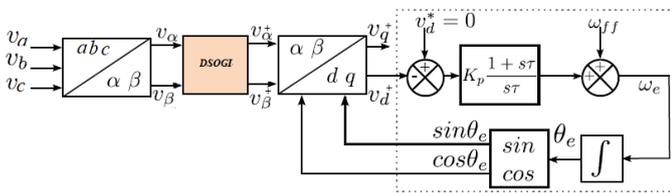


Figura 4. Junção DSOGI e SRF-PLL.

A equação em malha fechada do PLL apresentada em (3) é semelhante a uma equação do segundo grau, assim, é possível calcular o valor do PI usando valores adequados para a frequência natural (ω_n) e fator de amortecimento (ξ) Gonçalves et al. (2014). A Tabela 1 apresenta os parâmetros utilizados para o cálculo do controlador do SRF-PLL e DSOGI-PLL.

$$s^2 + 2\xi\omega_n s + \omega^2 = s^2 + k_p s + k_i \quad (3)$$

$$k_i = \omega_n^2 \quad (4)$$

$$k_p = 2\xi\omega_n \quad (5)$$

Tabela 1. Parâmetros do controlador PLL

Parâmetros	Valor	Unidade
ω_n	125	[rad/seg]
ξ	0,707	-

4. TOPOLOGIA E ESTRUTURA DO VSC TRIFÁSICO QUATRO FIOS

Neste artigo é considerado um VSC quatro fios sem perdas conectado à rede elétrica conforme mostrado na Figura 1. Este VSC alimenta em seus terminais de saídas cargas que podem ser equilibradas ou desequilibradas. O diagrama de controle aplicado ao VSC foi proposto por Nascimento et al. (2017) e está ilustrado na Figura 5. O diagrama é constituído de um controle de tensão, o PLL em que faz a interface entre o VSC e toda a estrutura de controle, e por fim o controle de corrente. Posteriormente tem-se uma matriz baseada em potência instantânea por meio da

qual obtém-se as correntes de referências. A referência de potência real p^* instantânea é calculada usando o PI de tensão, que considera a diferença entre a tensão desejada V_{dc}^* e a tensão do terminal cc do VSC instantâneo v_{dc} como entrada. A referência de potência imaginária q^* instantânea poderia ser calculada para controlar a tensão ca ou compensar a potência reativa. Entretanto, neste estudo de caso é considerada zero. No caso do uso do DSOGI-PLL, as sequências positivas são extraídas do PAC com desequilíbrio de tensão, transformando as tensões $v_{a^+}, v_{b^+}, v_{c^+}$ para v_{d^+} e $v_{q^+} = 0$ ao passo que ($\theta = \omega t$), após isso o VSC está sincronizado com tensão de sequência positiva do PAC. As correntes v_{d^+} e v_{q^+} são convertidas para as transformadas $\alpha\beta$ e aplicado o conceito de potência instantânea para que possam ser obtidas as correntes de referências $i_{a^*}, i_{b^*}, i_{c^*}$. Posteriormente as correntes são submetidas a uma transformada de abc para dq e comparadas com as correntes i_a, i_b, i_c e regulada por uma estratégia de comutação PWM para injetar correntes trifásicas equilibradas à rede elétrica.

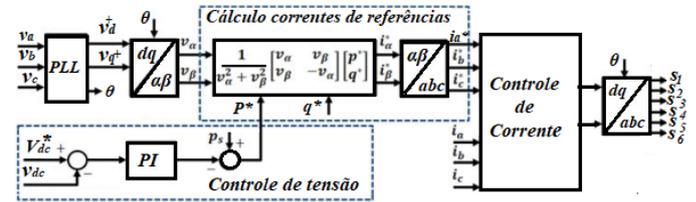


Figura 5. Diagrama do sistema de controle do VSC.

4.1 Projeto do Controle de Corrente

Para o projeto dos controladores de correntes do VSC aplicou-se a metodologia proposta por Yazdani and Iravani (2010), em que os controladores PI nos eixos dq podem ser projetados por meio das seguintes equações:

$$k_p = \frac{L}{\tau_i} \quad k_i = \frac{R + r_{on}}{\tau_i} \quad (6)$$

Assim, calcula-se os ganhos dos controladores por meio dos valores de resistência interna dos indutores (R), indutância (L) e resistência das chaves semicondutoras abertas (r_{on}). Em razão da consideração feita que o VSC não possui perdas, a resistência (r_{on}) é considerada zero, por fim, a constante de tempo (τ_i).

A Tabela 2 apresenta os parâmetros utilizados para os cálculos dos controladores de corrente.

Tabela 2. Parâmetros do controlador de corrente do VSC

Parâmetros	Valor	Unidade
L	5,5	[mH]
R	20	[mΩ]
τ_i	2	[ms]

5. ANÁLISE DOS RESULTADOS.

Para para validar o estudo proposto, um VSC quatro fios conectado à rede elétrica foi simulado no software *Psim*. Inicialmente as cargas no PAC são totalmente equilibradas, no instante igual 0,2s é aplicado o desequilíbrio na

carga conectada na fase a. Esta condição de operação faz com que as tensões no PAC sejam desequilibradas em amplitudes, conforme ilustradas na Figura 6. Na tentativa de criar um cenário mais realístico foi realizado o teste com um fator de desequilíbrio de tensão (δ) inicial correspondente a 6%.

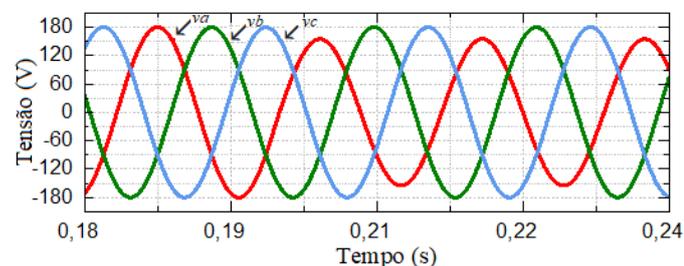


Figura 6. Tensões Trifásicas no PAC desequilibradas.

Embora o valor de fator de desequilíbrio de tensão não seja permitido pelas normas de qualidade da energia elétrica, na prática tal distúrbio pode ocorrer. De acordo com Siddique et al. (2004), quando tem-se um motor de indução conectado em uma das fases, no momento da partida do motor ocorre uma subtensão de tensão de 10%, o que consequentemente ocasionaria um fator de desequilíbrio de tensão semelhante a 6%.

Para verificar o que um fator de desequilíbrio de tensão no PAC equivalente a 6% ocasiona nas correntes ca do VSC, as Figuras 7 e 8 são apresentadas. As correntes ca do VSC quando emprega-se o SRF-PLL são ilustradas na Figura 7. É possível observar que as correntes permanecem equilibradas e senoidais até o instante 0.2 s, momento em que o desequilíbrio é aplicado as cargas. Após o instante 0.2 s observa-se as correntes com distorções. De acordo com o estudo feito por Nascimento et al. (2017), a origem da distorção das correntes é em razão de harmônicos de terceira ordem. Para este cenário as correntes ca do VSC apresentaram uma distorção harmônica total (THD - *Total Harmonic Distortion*) correspondente a 3,09%.

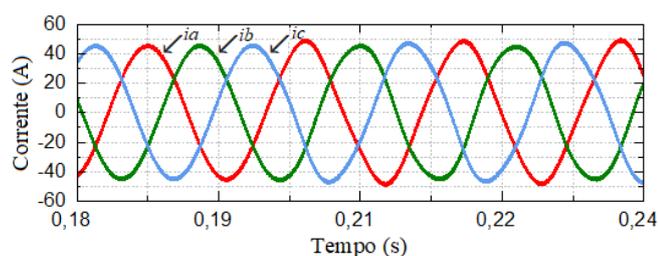


Figura 7. Correntes ca do VSC $\delta= 6\%$ empregando o SRF-PLL.

A Figura 8 ilustra as correntes ca do VSC quando foi empregado o DSOGI-PLL, na mesma situação, ou seja, com o fator de desequilíbrio de tensão 6%. Observa-se claramente essas correntes sofreram alterações poucas significativas, isso em razão do DSOGI-PLL vetar as componentes de sequência negativa provenientes do PAC com desequilíbrio de tensão. Para este cenário a THD apresentada pelas correntes ca foram inferiores às apresentadas pelo SRF-PLL, cujo valor corresponde a 2,2%.

De forma similar é feito com o segundo cenário, no instante 0.2 s é aplicado o desequilíbrio na carga conectada na

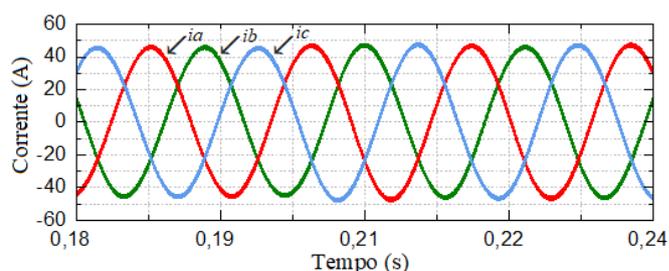


Figura 8. Correntes ca do VSC $\delta= 6\%$ empregando o DSOGI-PLL.

fase a. Para este cenário, fator de desequilíbrio de tensão resultante equivale a 12%. A Figura 9 exibe as correntes ca do VSC quando foi utilizado o SRF-PLL. Novamente, nota-se as correntes senoidais até instante 0.2 s. Após este instante as correntes ca apresentam um alto valor de THD, sendo correspondente a 7,02%, cujo valor de THD ultrapassa os valores permitidos por normas reguladoras de qualidade da energia elétrica.

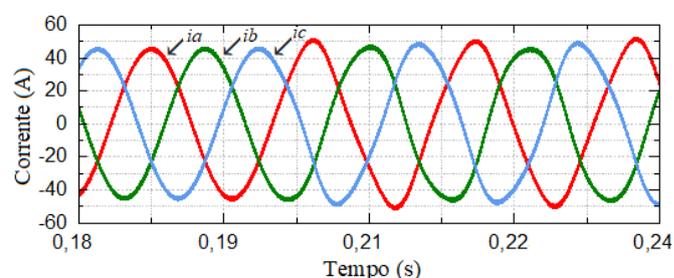


Figura 9. Correntes ca do VSC com $\delta= 12\%$ empregando o SRF-PLL.

A Figura 10 apresenta as correntes ca do VSC quando foi submetido a um fator de desequilíbrio de tensão de 12% empregado o DSOGI-PLL. Para este cenário é possível notar que as correntes ca sofreram poucas alterações quando comparadas com as alterações apresentadas pelo SRF-PLL. Neste teste a THD apresentada foi de 3%, encontrando-se ainda dentro das normas de qualidade da energia elétrica.

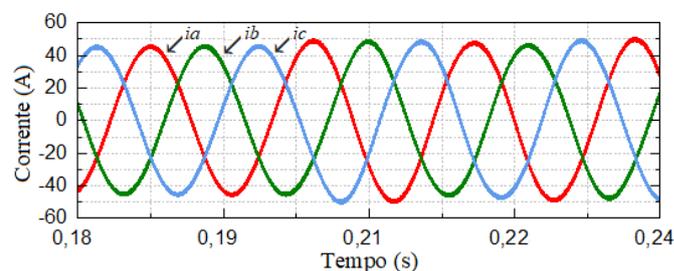


Figura 10. Correntes ca do VSC $\delta= 12\%$ empregando o DSOGI-PLL.

Foram realizados testes com o VSC operando com um fator de desequilíbrio de tensão de até 25%, pois quando ocorre um desequilíbrio de tensão superior o VSC é desligado Mori et al. (1993). Considerando que a rede elétrica sofra algum distúrbio e que o VSC passe a operar com um fator de desequilíbrio de tensão de 25%, as correntes ca do VSC foram verificadas.

As correntes i_a do VSC quando utilizado o SRF-PLL e operando com um fator de desequilíbrio de tensão de 25% são ilustradas na Figura 11. Observa-se após o instante 0,2s, que as correntes ca apresentam um alto valor THD, que corresponde a 14%.

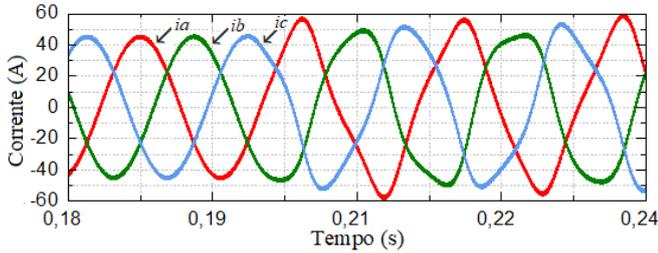


Figura 11. Correntes i_a do VSC $\delta = 25\%$ empregando o SRF-PLL.

A Figura 12 ilustra as correntes i_a do VSC quando operando com um fator de desequilíbrio de tensão de 25% e utilizado o DSOGI-PLL para realizar o sincronismo. É possível observar a partir das correntes i_a que, mesmo o VSC operando em condições de alto desequilíbrio de tensão quando empregou DSOGI-PLL as correntes i_a apresentam um baixo valor de THD, sendo correspondente a 4%. Nesta mesma condição a THD apresentada pelo VSC empregando o SRF-PLL foi dez vezes maiores.

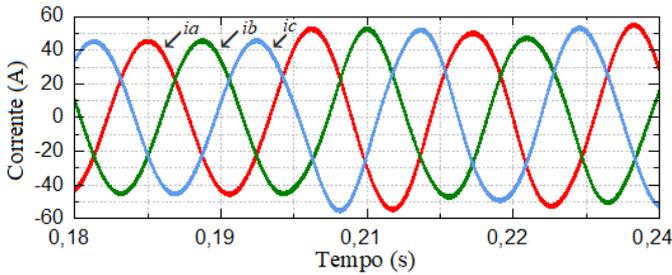


Figura 12. Correntes i_a do VSC $\delta = 25\%$ empregando o DSOGI-PLL.

A Figura 13 ilustra as tensões nos eixos dq do SRF-PLL, nota-se uma oscilação de 2ω em razão das componentes de sequência negativa provenientes das tensões desequilibradas. A oscilação de 2ω leva perturbação ao controle de corrente que, por sua vez, influencia nas correntes i_a do VSC Wen et al. (2016).

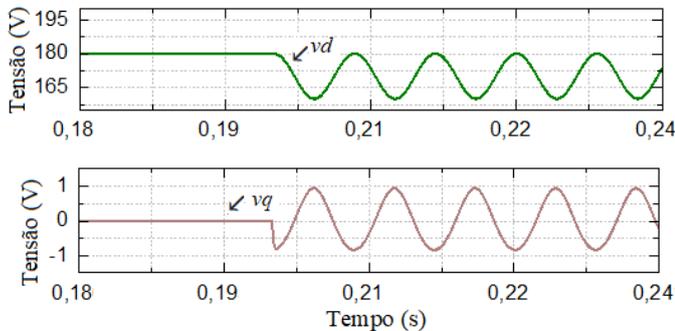


Figura 13. Tensões nos eixos dq do SRF-PLL.

Conforme descrito por Rodríguez et al. (2006), o DSOGI-PLL se comporta como um filtro passa baixas, onde nota-

se a partir da Figura 14 que a oscilação de 2ω foi filtrada antes de passar pelos eixos dq . Em razão da filtragem, é possível obter correntes i_a em conformidade com as normas de qualidade de energia elétrica, mesmo quando o VSC opera em condições altamente desequilibradas.

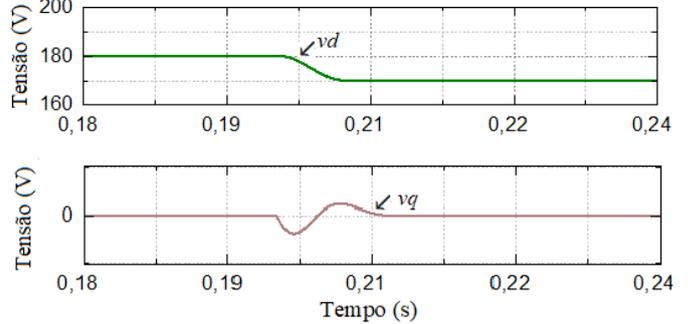


Figura 14. Tensões nos eixos dq do DSOGI-PLL.

Na Tabela 3 são apresentados os parâmetros utilizados para a rede elétrica e para o VSC. Os valores referentes aos desempenhos de THD apresentados por ambos PLLs estão presentes na Tabela 4.

Tabela 3. Parâmetros da rede elétrica e VSC

Parâmetros	Valor	Unidade
Potência	12k	[VA]
Frequência de chaveamento	12k	[Hz]
V_{eficaz}	127	[V]
V_{dc}	650	[V]
L_f	5,5	[mΩ]
R_f	2	[mΩ]
C_1	315	[μF]
C_2	315	[μF]
L_s	1	[mH]
R_s	0,5	[mΩ]
R_a	2,15	[Ω]
$R_b = R_c$	4,03	[Ω]

Tabela 4. Parâmetros de desempenho DSOGI-PLL e SRF-PLL

Parâmetros SRF-PLL	Valor	Parâmetros DSOGI-PLL	Valor
δ (%)	THD (%)	δ (%)	THD (%)
6	3,09	6	2,2
12	7,02	12	3
25	14	25	4,03

6. CONCLUSÃO

Este trabalho apresentou o estudo do SRF-PLL e DSOGI-PLL aplicado em um VSC quatro fios com capacitor dividido operando sob desequilíbrio de tensão.

Em todos os casos estudados foi possível notar que, quando utilizado o DSOGI-PLL é possível obter correntes senoidais. A correntes injetadas na rede para todos os cenários observados apresentaram THD inferior a 5%.

A partir dos resultados foi possível verificar que o uso do DSOGI-PLL promove correntes senoidais mesmo em condições altamente desequilibradas. Portanto, a análise dos limites operacionais do DSOGI-PLL aplicados a um VSC a quatro fios com cargas desequilibradas foi demonstrada neste trabalho.

AGRADECIMENTOS

Os autores agradecem a CAPES pelo auxílio financeiro concedido por meio do projeto 88882.427094/2019-1.

REFERÊNCIAS

- Fu, Y., Li, Y., Huang, Y., Bai, H., Zou, K., Lu, X., and Chen, C. (2019). Design methodology of a three-phase four-wire ev charger operated at the autonomous mode. *IEEE Transactions on Transportation Electrification*, 5(4), 1169–1181. doi:10.1109/TTE.2019.2957635.
- Gonçalves, A.F.Q., Bastos, R.F., Aguiar, C.R., and Machado, R.Q. (2014). Three-phase vsi supplied by renewable energy sources and controlled in voltage and power modes for grid-tie operation. In *2014 IEEE 5th International Symposium on Power Electronics for Distributed Generation Systems (PEDG)*, 1–6. doi:10.1109/PEDG.2014.6878701.
- Karimi, H., Karimi-Ghartemani, M., and Sheshyekani, K. (2019). Robust control of three-phase voltage source converters under unbalanced grid conditions. *IEEE Transactions on Power Electronics*, 34(11), 11278–11289. doi:10.1109/TPEL.2019.2895839.
- Karimi-Ghartemani, M., Khajehoddin, S.A., Jain, P.K., Bakhshai, A., and Mojiri, M. (2012). Addressing dc component in pll and notch filter algorithms. *IEEE Transactions on Power Electronics*, 27(1), 78–86. doi:10.1109/TPEL.2011.2158238.
- Lin, X., Wen, H., Yu, J., and Yu, R. (2021). Adverse influence of pll on the bus voltage feed-forward with band pass filter under harmonic and unbalance condition. *IEEE Transactions on Power Delivery*, 36(2), 1233–1236. doi:10.1109/TPWRD.2020.3025465.
- Maia, A.C.N., Jacobina, C.B., de Freitas, N.B., de Paula Dias Queiroz, A., and da Silva, E.R.C. (2018). Three-phase four-wire ac–dc–ac multilevel topologies obtained from an interconnection of three-leg converters. *IEEE Transactions on Industry Applications*, 54(5), 4728–4738. doi:10.1109/TIA.2018.2843352.
- Mori, S., Matsuno, K., Hasegawa, T., Ohnishi, S., Takeda, M., Seto, M., Murakami, S., and Ishiguro, F. (1993). Development of a large static var generator using self-commutated inverters for improving power system stability. *IEEE Transactions on Power Systems*, 8(1), 371–377. doi:10.1109/59.221218.
- Nascimento, C.F., Watanabe, E.H., Diene, O., Dietrich, A.B., Goedel, A., Gyselinck, J.J.C., and Dias, R.F.S. (2017). Analysis of noncharacteristic harmonics generated by voltage-source converters operating under unbalanced voltage. *IEEE Transactions on Power Delivery*, 32(2), 951–961. doi:10.1109/TPWRD.2016.2593684.
- Neves, F.A.S., Cavalcanti, M.C., de Souza, H.E.P., Bradaschia, F., Bueno, E.J., and Rizo, M. (2010). A generalized delayed signal cancellation method for detecting fundamental-frequency positive-sequence three-phase signals. *IEEE Transactions on Power Delivery*, 25(3), 1816–1825. doi:10.1109/TPWRD.2010.2044196.
- Olives-Camps, J.C., Mauricio, J.M., Barragán-Villarejo, M., and Matas-Díaz, F.J. (2020). Voltage control of four-leg vsc for power system applications with nonlinear and unbalanced loads. *IEEE Transactions on Energy Conversion*, 35(2), 640–650. doi:10.1109/TEC.2019.2957185.
- Reza, M.S., Sadeque, F., Hossain, M.M., Ghias, A.M.Y.M., and Agelidis, V.G. (2019). Three-phase pll for grid-connected power converters under both amplitude and phase unbalanced conditions. *IEEE Transactions on Industrial Electronics*, 66(11), 8881–8891. doi:10.1109/TIE.2019.2893857.
- Rodríguez, P., Luna, A., Ciobotaru, M., Teodorescu, R., and Blaabjerg, F. (2006). Advanced grid synchronization system for power converters under unbalanced and distorted operating conditions. In *IECON 2006 - 32nd Annual Conference on IEEE Industrial Electronics*, 5173–5178. doi:10.1109/IECON.2006.347807.
- Rodríguez, P., Pou, J., Bergas, J., Candela, J.I., Burgos, R.P., and Boroyevich, D. (2007). Decoupled double synchronous reference frame pll for power converters control. *IEEE Transactions on Power Electronics*, 22(2), 584–592. doi:10.1109/TPEL.2006.890000.
- Rodríguez, P., Teodorescu, R., Candela, I., Timbus, A.V., Liserre, M., and Blaabjerg, F. (2006). New positive-sequence voltage detector for grid synchronization of power converters under faulty grid conditions. In *2006 37th IEEE Power Electronics Specialists Conference*, 1–7. doi:10.1109/pesc.2006.1712059.
- Sadeque, F., Reza, M.S., and Hossain, M.M. (2017). Three-phase phase-locked loop for grid voltage phase estimation under unbalanced and distorted conditions. In *2017 IEEE Power and Energy Conference at Illinois (PECI)*. IEEE. doi:10.1109/peci.2017.7935739.
- Siddique, A., Yadava, G., and Singh, B. (2004). Effects of voltage unbalance on induction motors. In *Conference Record of the 2004 IEEE International Symposium on Electrical Insulation*. IEEE. doi:10.1109/elinsl.2004.1380430.
- Svensson, J., Bongiorno, M., and Sannino, A. (2007). Practical implementation of delayed signal cancellation method for phase-sequence separation. *IEEE Transactions on Power Delivery*, 22(1), 18–26. doi:10.1109/TPWRD.2006.881469.
- Wang, W., Zeng, Z., Wei, Z., and Xiao, H. (2020). A simplified d-q small-signal modelling method of grid-tied inverters for stability analysis. In *2020 IEEE 9th International Power Electronics and Motion Control Conference (IPEMC2020-ECCE Asia)*, 2893–2899. doi:10.1109/IPEMC-ECCEAsia48364.2020.9367750.
- Wen, B., Boroyevich, D., Burgos, R., Mattavelli, P., and Shen, Z. (2016). Analysis of d-q small-signal impedance of grid-tied inverters. *IEEE Transactions on Power Electronics*, 31(1), 675–687. doi:10.1109/TPEL.2015.2398192.
- Yada, H.K. and Murthy, M.S.R. (2014). A new topology and control strategy for extraction of reference current using single phase sogi-pll for three-phase four-wire shunt active power filter. In *2014 IEEE International Conference on Power Electronics, Drives and Energy Systems (PEDES)*, 1–6. doi:10.1109/PEDES.2014.7042087.
- Yazdani, A. and Iravani, R. (2010). *Voltage-Sourced Converters in Power Systems*. John Wiley & Sons, Inc. doi:10.1002/9780470551578.