

CONVERSORES ESTÁTICOS MULTINÍVEIS – UMA REVISÃO

Henrique A. C. Braga¹ e Ivo Barbi²

¹Núcleo de Instrumentação e Controle - UFJF
Caixa Postal 422 – CEP 36.001.970 - Juiz de Fora - MG -
hbraga@engelet.ufjf.br

²Instituto de Eletrônica de Potência - INEP/UFSC
Caixa Postal 5119, 88040-970 Florianópolis SC -
ivo@inep.ufsc.br

Resumo – Este trabalho fornece uma compilação e uma revisão bibliográfica cuidadosa sobre os conversores estáticos multiníveis em tensão e corrente. As referências mais significativas, bem como as estruturas básicas, são apresentadas e comentadas sob o ponto de vista da divisão equilibrada das grandezas elétricas (tensão ou corrente) entre as células individuais e quanto à possibilidade de aproveitamento dos níveis intermediários destas grandezas. Alguns resultados de simulação computacional são apresentados e uma discussão inédita sobre estruturas multiníveis simultaneamente em tensão e corrente é apresentada ao final do texto.

Palavras Chaves: célula de comutação, conversor multinível, associação paralela de conversores estáticos, associação série de conversores estáticos.

Abstract – This work provides a compilation and a careful bibliographical review about current and voltage multilevel static converters. The most significant references found in technical literature, as well as the basic structures are presented and commented, from the point of view of a balanced division of the electrical quantity (current and voltage) among the cells. The possibility of taking advantages of the intermediate level of such quantities is also issued. Some digital simulation results are presented and a new discussion about multilevel structures, simultaneously in voltage and current, is presented at the end of the paper.

Keywords: pwm switch, multilevel converter, parallel association of static converters, series association of static converters.

1 INTRODUÇÃO

Um dos mais importantes enfoques de pesquisa na indústria de componentes usados em Eletrônica de Potência consiste na busca de dispositivos semicondutores de potência capazes de conduzir elevadas correntes e paralelamente suportar grandes valores de tensão quando bloqueados. Neste sentido foram desenvolvidos novos dispositivos na última década, cada um dos quais apresentando características máximas de tensão, corrente e frequência qualificando-os para diferentes aplicações.

A Fig. 1 mostra as principais aplicações de Eletrônica de Potência, em função da tensão de bloqueio e corrente de condução exigida dos componentes semicondutores (Baliga,1995).

Da Fig. 1 fica claro que alguns componentes atuais podem ser utilizados em diferentes aplicações, enquanto outros estão limitados a faixas específicas de potência. Mas, os fabricantes de semicondutores mantêm um trabalho contínuo na pesquisa de novos componentes, especialmente na tentativa de atingir e superar a marca dos kV e kA. Uma possibilidade é produzir módulos de potência (Baliga,1995; Butchers,1994).

Entretanto, os novos dispositivos são normalmente mais caros, de difícil acesso e pouco conhecidos. Não raro, os engenheiros preferem empregar componentes bem estabelecidos no mercado, de baixo custo e confiáveis.

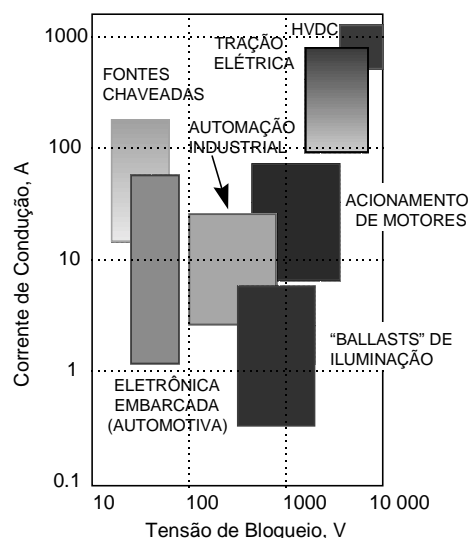


Fig. 1 - Aplicações típicas da Eletrônica de Potência.

Se uma determinada aplicação exige valores de tensão ou corrente superiores aos que o dispositivo escolhido é capaz de lidar recorre-se ao processo de associação de componentes. Associação série para grandes tensões e paralela para grandes correntes. Este procedimento exige, em geral, um projeto cuidadoso e preciso para determinados componentes. Alguns problemas comuns são: dificuldade de sincronismo na entrada em condução e bloqueio, variações bruscas de tensão ou corrente nos dispositivos, instabilidade térmica, etc.

Artigo Submetido em 29/03/99

1a. Revisão em 12/07/99

Aceito sob recomendação do Ed. Consultor Prof. Dr. Edson H. Watanabe

Para garantir operação em níveis elevados de tensão ou corrente e melhorar a confiabilidade da associação série e paralela de alguns tipos de chaves semicondutoras de potência pode-se recorrer a diversos recursos, tais como associação de conversores estáticos ou associação de células de comutação. Estas opções podem garantir um equilíbrio seguro de potência entre as chaves das estruturas e/ou uma possibilidade de operação multinível. É claro que estruturas que atendam simultaneamente a estes dois requisitos representam propostas mais abrangentes e evoluídas tecnicamente. Estas questões serão abordadas nos itens que seguem.

2 ASSOCIAÇÃO DE CONVERSORES ESTÁTICOS

De maneira similar à que inspira a associação de chaves de potência, uma linha de pesquisa recente estuda as possibilidades de associação de conversores em série e em paralelo. A idéia principal por trás desta técnica consiste em repartir a tensão ou corrente total de um conversor (em geral um inversor) entre um número determinado de conversores menores. Em determinados casos é possível, ainda, obter níveis intermediários de tensão ou corrente que viabilizam a síntese de uma forma de onda alternada em degraus, com baixa distorção harmônica. O principal objetivo deste procedimento é a redução de perdas e melhoria da estabilidade mecânica dos acionamentos de motores ca. A conformação das formas de onda em degraus suaves (multiníveis) minimiza os efeitos sobre o torque da máquina, quando se compara com um acionamento empregando onda quadrada simples. Esta técnica deu origem ao termo *multinível*, que tem sido largamente utilizado para designar níveis intermediários de tensão em conversores. É provável que a terminologia tenha surgido a partir dos arranjos de transformadores multifásicos, muito utilizados nos primórdios da Eletrônica de Potência (Flairty, 1961; Bedford e Hoft, 1964; Garth et al., 1971). Importantes contribuições à nomenclatura, equacionamento e teoria generalizada de conversores multiníveis de tensão são apresentados em Stefanovic' e Bhagwat (1983).

A associação série ou paralela de conversores pode ser realizada para conversores com entrada em tensão ou corrente. Os itens que seguem apresentam alguns casos típicos propostos e publicados, em sua maioria, na última década. Estes exemplos, e a seqüência com que são apresentados (apesar de não ser uma seqüência cronológica), compõem o conjunto básico de apoio bibliográfico que norteou o caminho para motivação deste estudo. Em determinados casos fica impossível referenciar todas as contribuições em um assunto específico, bem como encontrar a referência original (ou primeira).

2.1 Associação Série de Conversores Estáticos

Os conversores cc-cc podem ser associados em série conforme exemplifica a Fig. 2 para pares de conversores buck e boost. A idéia poder ser expandida aos demais conversores (buck-boost, *čuk*, *sepic* e *zeta*), além de poder ser generalizada para um número qualquer de unidades. A estrutura duplo-boost foi proposta como uma forma de reduzir o volume final do conversor operando com correção do fator de potência, tendo sido originalmente denominada de boost três-níveis (Jiang e Lee, 1994; Zhang, M.; Jiang, e Lee, 1995). Isto é alcançado pela operação simétrica das chaves (mesma largura de pulso e

defasadas de metade do período) e pela conseqüente divisão da tensão de saída entre os dois conversores. Assim, pode-se reduzir à metade o valor do indutor de entrada, enquanto que as perdas de condução e chaveamento podem ser reduzidas (exigindo menor volume de dissipador). Na prática a divisão equânime de tensão não é tão simples de ser obtida e alguns trabalhos têm procurado técnicas para alcançar o equilíbrio desejado (Martins, Kassick e Barbi, 1996).

A Fig. 3 mostra um esquema simplificado da associação de três inversores de tensão ("voltage source inverter" - VSI) em meia-ponte proposta por Hoft, Khuwatsamrit, Foldes e Morozowich (1983). Esta topologia foi sugerida para permitir a repartição equilibrada da tensão de entrada (750V) através de transistores bipolares com capacidade de bloqueio menor. O inversor é comandado de maneira convencional. Ou seja, as chaves S_1 , S_3 e S_5 recebem o mesmo pulso de disparo que é, por sua vez, complementar (com devido tempo morto) ao pulso que dispara as chaves restantes. T_1 , T_2 e T_3 são transformadores para conexão à carga.

A estrutura da Fig. 3 inclui ainda um circuito especial de grampeamento (não detalhado na figura) das tensões nos primários dos transformadores, a fim de garantir uma divisão de tensão segura. Os secundários dos transformadores também são conectados em série produzindo uma tensão de cerca de 300V de pico. O comando utilizado não permite operação multinível de tensão. Entretanto, isto poderia ser alcançado por meio de uma estratégia de comando que incluísse atrasos entre os pulsos de disparo das chaves de mesmo grupo.

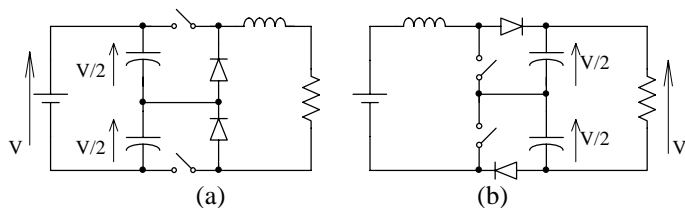


Fig. 2 - Associação série dupla de conversores cc-cc.
a) Duplo buck (ou buck três níveis);
b) Duplo boost (ou boost três níveis).

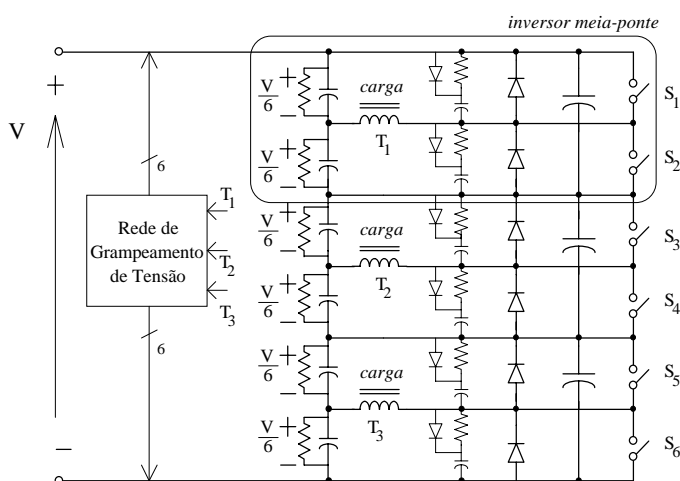


Fig. 3 - Associação série de inversores VSI em meia-ponte.

Deve-se observar, ainda, que para uma aplicação de carga genérica, o circuito da Fig. 3 exige que as chaves contenham diodos em anti-paralelo (o que é uma característica comum de algumas chaves modernas, como MOSFETs e IGBTs-PT). Utilizando até 16 combinações possíveis de chaveamento

pode-se associar à seqüência de disparo qualquer método de otimização de harmônicos do tipo PWM (“Pulse Width Modulation”).

A Fig. 4 apresenta um exemplo de associação série de inversores de tensão monofásicos em ponte completa (ou “H-bridge”) (Marchesoni, 1992). Esta estrutura é capaz de impor à carga cinco níveis de tensão: $+V$, $+V/2$, 0 , $-V/2$ e $-V$. O circuito emprega oito chaves que, como para o inversor convencional, são disparadas de forma complementar. Ou seja, se S_1 conduz S_3 está aberta, se S_2 conduz S_4 está aberta, e o mesmo se dá para as chaves do inversor inferior. Isto garante que as chaves estarão submetidas no máximo a uma tensão igual a $V/2$, que é metade da tensão total, V .

A topologia da Fig. 4 tem, entretanto, a desvantagem de exigir duas fontes de tensão separadas (isoladas). É verdade que a partir de um sistema alternado poder-se-ia obter estas duas fontes por meio de transformadores com secundário duplo, e posterior retificação. Mas isto, sem dúvida, é uma característica bastante onerosa (e volumosa).

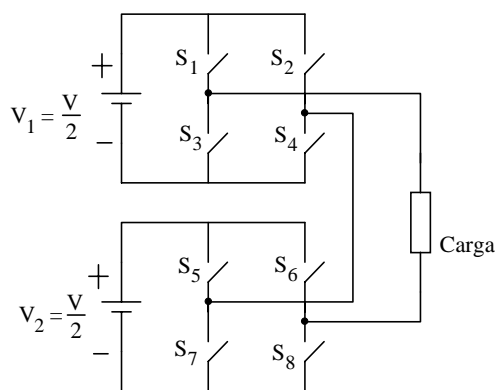


Fig. 4 - Associação série de inversores VSI em ponte completa.

A aplicação da técnica da Fig. 4 apenas se justifica, portanto, quando uma variedade de potenciais cc é disponível. Este sistema, bem como as técnicas de controle propostas por Marchesoni (1992), pode ser estendido para um número qualquer de inversores em série (um número indefinido de níveis de tensão) e também ser adaptado para estruturas trifásicas.

A Fig. 5 mostra uma tensão de saída possível onde se utilizou larguras idênticas para todos os pulsos. Entretanto, poder-se-ia utilizar também uma modulação do tipo PWM senoidal. Ou ainda, dependendo da freqüência da saída e do nível de potência da aplicação, poder-se-ia evitar qualquer modulação. Isto reduziria as perdas de chaveamento mas iria piorar o conteúdo harmônico na saída. Cumpre notar, porém, que a técnica multinível exige muito menos das chaves, já que a freqüência de chaveamento de uma chave individual é inferior à da repetição de pulsos na tensão de saída. Portanto, estratégias de comando (modulações) mais complexas podem ser utilizadas, já que não determinam necessariamente numa elevação da freqüência de chaveamento, fator que deve ser evitado em altas potências.

A Fig. 6 apresenta uma topologia multinível proposta anteriormente àquela mostrada na Fig. 4 e possui a vantagem de prescindir de múltiplas fontes cc. Entretanto, como se pode notar, exige uma rede passiva (capacitores em paralelo com resistores) para viabilizar os níveis intermediários de tensão (Stefanovic' e Bhagwat, 1983). No caso ideal, os capacitores

assumem uma tensão fixa igual à tensão de entrada dividida pelo número de chaves, excluindo a de neutro. É possível conectar à carga qualquer ponto de tensão intermediária, o que viabiliza uma forma de onda multinível. Nesta estrutura, as chaves com mesmo índice operam de forma complementar (quando a superior conduz a inferior está bloqueada, e vice-versa). Por este motivo, a tensão nas chaves bloqueadas não é igual para todas elas. Por exemplo, se S_n conduz, S_n' estará submetida à tensão total V . Por outro lado, as tensões de bloqueio diminuem conforme a chave esteja mais próxima do ponto neutro. Apesar de permitir um total controle da forma de onda de tensão na carga esta estrutura não obedece à regra da divisão da tensão de entrada entre as chaves (que é uma característica fundamental da associação série).

Desta forma, a estrutura da Fig. 6 consiste, basicamente, numa variação topológica dos inversores conhecidos, capaz de gerar uma tensão multinível sem reunir as vantagens da associação série de conversores. A configuração apresentada é do tipo inversor em meia-ponte. Assim como no caso anterior, pode-se realizar ordens de comando associadas a qualquer tipo de modulação, visando melhorar ainda mais a qualidade (reduzir os harmônicos) da tensão de saída. Aliás, esta preocupação é compartilhada por todos os inversores multiníveis.

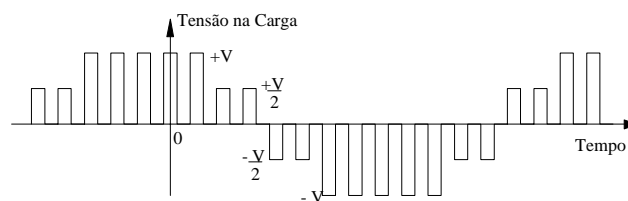


Fig. 5 - Tensão de saída multinível com controle por largura de pulso.

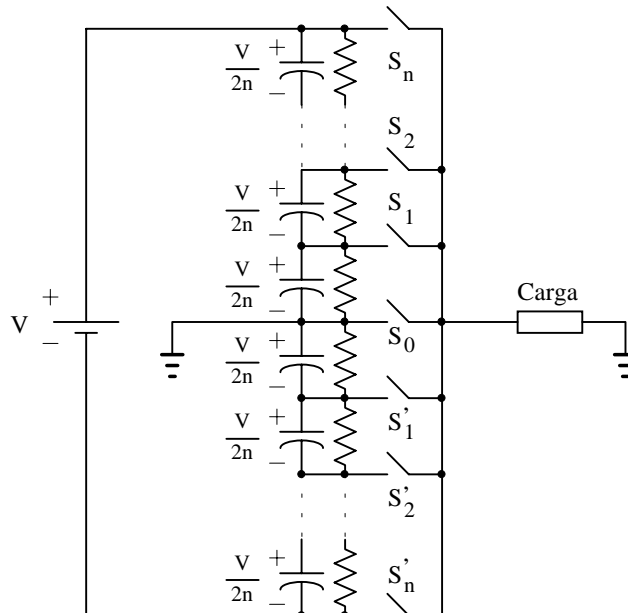


Fig. 6 - Inversor multinível de tensão em meia-ponte.

O inversor em meia-ponte da Fig. 6 é capaz de produzir $n+1$ níveis de tensão (incluindo o zero) na carga, enquanto o inversor em ponte completa permitiria uma operação com $2n+1$ níveis. Por exemplo, o inversor meia-ponte (ou três-níveis) formado por duas chaves mais a de neutro pode imprimir à carga os níveis $+V/2$, 0 e $-V/2$, enquanto o ponte-completa permite os níveis $+V$, $+V/2$, 0 , $-V/2$, $-V$. A configuração em ponte completa é apresentada na Fig. 7, onde se pode observar que o circuito possui duas chaves a menos em comparação com a estrutura da Fig. 4, que

é equivalente em termos de níveis de tensão gerados na carga. Este circuito também é conhecido como três-níveis (devido aos três potenciais de tensão compostos pela entrada e dois capacitores), apesar de poder impor à carga cinco níveis de tensão. É claro que esta afirmativa está subordinada ao fato de os capacitores manterem suas tensões estáveis. Para garantir este comportamento, é necessário que a estratégia de comando seja tal que os capacitores tenham ciclos de carga e descarga idênticos, para um período da tensão alternada de saída (ou para múltiplos deste).

Existe ainda a possibilidade de se associar inversores CSI em série, como proposto por Biswas et al. (1985) e mostrado na Fig. 8 para três unidades monofásicas. Entretanto, a estratégia de modulação e disparo utilizada nesta referência parece não beneficiar as chaves com uma divisão equilibrada de tensão.

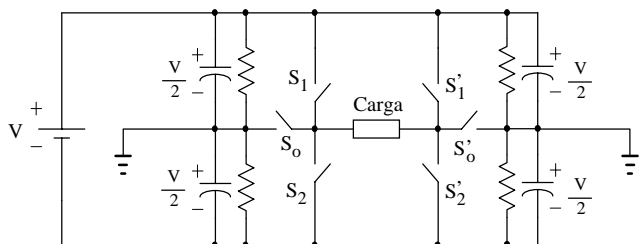


Fig. 7 - Inversor VSI multinível em ponte completa.

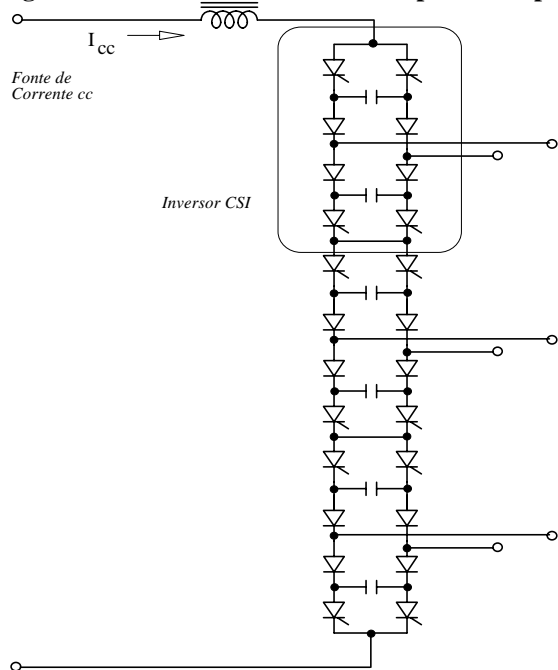


Fig. 8 - Associação série de inversores de corrente.

2.2 Associação Paralela de Conversores Estáticos

Conversores cc-cc podem ser associados em paralelo conforme ilustra a Fig. 9a para dois conversores boost. Esta idéia foi proposta originalmente como uma forma de superar as limitações tecnológicas dos componentes, tendo sido denominada conversão “interleaved” (Garth, Muldoon, Benson e Costague, 1971). Mais recentemente esta técnica tem sido resgatada e aplicada na correção do fator de potência (PFC) de fontes chaveadas (Miwa, Otter e Schlecht, 1992; Redl e Balogh, 1993). A conversão “interleaved” refere-se à interconexão de múltiplos conversores para os quais a frequência de chaveamento é a mesma, mas os pulsos de disparo são defasados. Isto permite benefícios análogos aos alcançados com o conversor cc-cc três níveis da Fig. 2, ou seja repartição de corrente por entre as chaves principais da

estrutura. É claro que a técnica pode ser ampliada para um número qualquer de elementos e seria possível também disparar os dispositivos com o mesmo sinal de comando. Outros conversores cc-cc poderiam também ser associados de forma semelhante, como mostra a Fig. 9b para o conversor buck.).

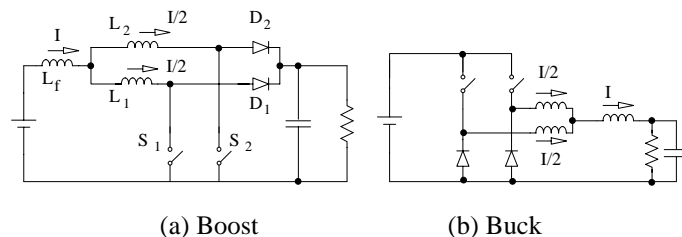


Fig. 9 - Conversores cc-cc em paralelo.

A Fig. 10 mostra um exemplo monofásico da associação paralela de dois inversores VSI em ponte completa (Matsui, 1985; Matsui, Asao, Ueda, Tsuboi e Iwata, 1993). Através desta técnica a corrente da carga é igualmente partilhada pelas chaves ativas. Assim, espera-se que quando a corrente da carga, i_o , assumir seu valor máximo as correntes provenientes das chaves, i_1 e i_2 , fluirão com a metade deste valor, ou seja $i_o/2$. A topologia pode ser aplicada a inversores trifásicos e ser generalizada para um número maior de inversores em paralelo. Entretanto possui duas desvantagens: só permite um número par de inversores e exige a construção de indutores acoplados, geralmente de implementação mais complexa. Assim como para o circuito da Fig. 4 aqui também torna-se importante a definição de uma estratégia de comando, capaz de minimizar o conteúdo harmônico da saída, seja para otimizar o acionamento de motores, seja para reduzir a interferência eletromagnética irradiada. Isto ocorre porque o escalonamento adequado da tensão ou corrente da aplicação em multiníveis implica em um conteúdo harmônico melhorado, reduzindo ainda os esforços (dv/dt e di/dt) nas chaves semicondutoras. A técnica de paralelismo da Fig. 10 pode ser aplicada a uma grande variedade de conversores em Eletrônica de Potência.

Estendendo a linha de pensamento da associação de conversores, é possível conectar também inversores de corrente “current source inverter”, CSI em paralelo, como mostra a Fig. 11. Esta topologia foi proposta por Hombu et al. (1987), a fim de aumentar a capacidade de potência dos inversores de corrente e viabilizar a redução do ruído e perdas no acionamento de motores de indução. Naturalmente o circuito pode ser generalizado para um número qualquer de conversores (Zhang e Ooi, 1992). Entretanto, devem ser considerados os problemas pertinentes ao controle do fluxo de potência simultaneamente com o controle do conteúdo harmônico. Uma importante contribuição desta técnica consiste na implementação de multiníveis de corrente, até então só referenciada para inversores de tensão. A geração de sinais de comando para viabilizar o bom equilíbrio de corrente entre os inversores (e chaves) torna-se um assunto particular e complexo, sobretudo pelo grande número de dispositivos envolvidos (Chandorkar e Divan, 1993).

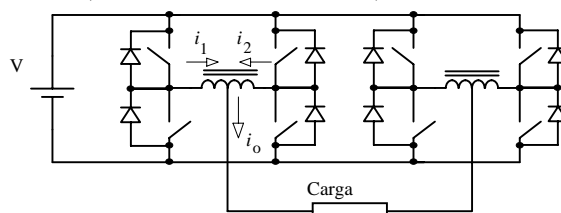


Fig. 10 - Associação paralela de inversores de tensão em ponte completa.

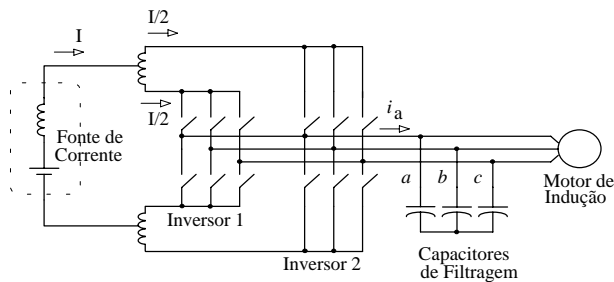


Fig. 11 - Associação de dois inversores de corrente em paralelo.

A Fig. 12 mostra as formas de onda ideais para a corrente de saída na fase *a* do circuito da Fig. 11, bem como as contribuições individuais dos inversores, i_{a1} e i_{a2} , em função da corrente de entrada *I*. A variável α é a defasagem entre as correntes geradas pelos dois inversores. Fica evidente da terceira forma de onda que este tipo de conversor permite uma operação “multinível em corrente”, constituindo, assim, uma importante contribuição nesta área.

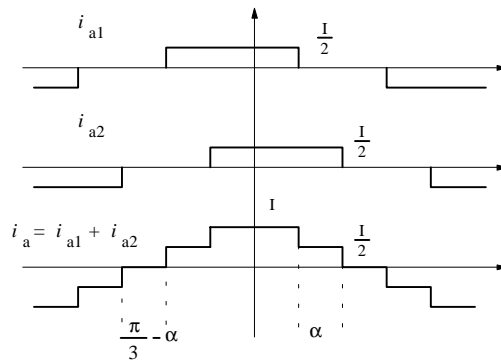


Fig. 12 - Corrente multinível na fase *a* e seus componentes (relativos a cada módulo inversor).

3 ASSOCIAÇÃO DE CÉLULAS DE COMUTAÇÃO: CONVERSORES MULTINÍVEIS

3.1 A Célula Genérica de Comutação

Uma forma mais básica de se propor conversores com capacidade de compartilhamento de tensão ou corrente entre estruturas menores é tratá-los a partir de células de chaveamento. Neste sentido foi proposto o conceito de célula de comutação ou chave PWM (Vorpérian, 1988). A célula de comutação é uma estrutura de três terminais que representa toda a não-linearidade existente em um conversor estático. Seu funcionamento é baseado na operação complementar de duas chaves eletrônicas conectadas a um ponto comum. Em outras palavras enquanto uma chave conduz a outra permanece bloqueada, e vice-versa. A Fig. 13 mostra duas maneiras de representar uma célula de comutação. Estas são as representações mais simples. Entretanto, dentro da abordagem celular, seria possível incluir numa célula básica elementos passivos, ou até mesmo chaves auxiliares.

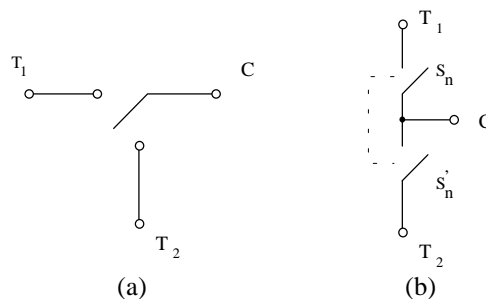


Fig. 13 - A célula de comutação ou chave PWM. a) Representação simplificada, b) Esquema real”

A linha pontilhada da Fig. 13b indica que as chaves são complementares, mas poderia ser omitida usando-se a convenção de chaves de mesmo nome diferenciadas apenas pelo sinal “ ’ ”, como também foi usado na figura. Entre os terminais T1 e T2 sempre haverá uma fonte de tensão (ou um laço capacitivo), enquanto que o terminal C, ou comum, estará sempre conectado a uma fonte de corrente (ou um ramo indutivo). Em termos de dispositivos eletrônicos, e dependendo da natureza do conversor, a célula de comutação pode ser composta de chaves controladas (MOSFET, IGBT, GTO, etc.) e chaves passivas (diodos). A Fig. 14 mostra os arranjos típicos para alguns conversores comuns em Eletrônica de Potência.

Da Fig. 14 percebe-se que, dependendo do tipo de conversor, as tensões e correntes nos terminais da célula básica de comutação podem ser do tipo unidirecional ou bidirecional. Para a célula usada em fontes chaveadas, ou conversores cc-cc, da letra a os terminais T1 e T2 são mais comumente denominados A (de ativo) e P (de passivo), respectivamente.

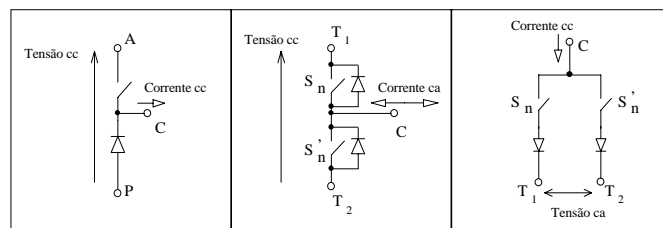


Fig. 14 - Arranjos para a célula de comutação. (a) Fonte Chaveada (b) Inversor VSI (c) Inversor CSI

3.2 Conversores Estáticos Multiníveis com Enfoque Celular

A abordagem celular pode ser intrinsecamente associada à implementação de conversores multiníveis. O estudo de conversores estáticos utilizando o conceito da célula de comutação permite uma abordagem mais simplificada e passível de generalização, seja do ponto de vista do número de células, seja do ponto de vista do número de fases, seja do ponto de vista do tipo de conversor.

Um importante trabalho que se enquadra na concepção de associação de células é o proposto em 1981 por Nabae, Takakashi e Akagi (1981). A Fig. 15a mostra a estrutura proposta e a Fig. 15b apresenta a célula de comutação mínima. Este circuito foi denominado originalmente inversor com neutro grampeado, ou NPC (“neutral-point clamped”), sendo capaz de impor à carga 5 níveis de tensão. Assim, como para outras estruturas similares, este conversor tem sido referenciado como conversor três-níveis (“three-level inverter”) (Marchesoni, 1992; Maruyama, T. e Kumano 1991). Curiosamente o trabalho não faz menção ao termo multinível, denominação que pouco depois foi definida por Stefanović e Bhagwat (1983).

Embora Stefanović e Bhagwat (1983) tenham resgatado o termo “multinível” e generalizado o tratamento com inversores VSI, o trabalho de Nabae et al. (1981) parece ter sido o

primeiro a discutir os benefícios desta técnica sobre os inversores convencionais (que até então utilizavam a técnica PWM para controle de harmônicas).¹

O inversor NPC também pode ser generalizado para n -níveis, conforme discutido por Choi, Cho e Cho (1993) e esquematizado na Fig. 16. Deve-se notar que um inversor NPC considerado três-níveis possui duas chaves superiores e duas inferiores (para cada braço), que estão submetidas à metade da tensão total.

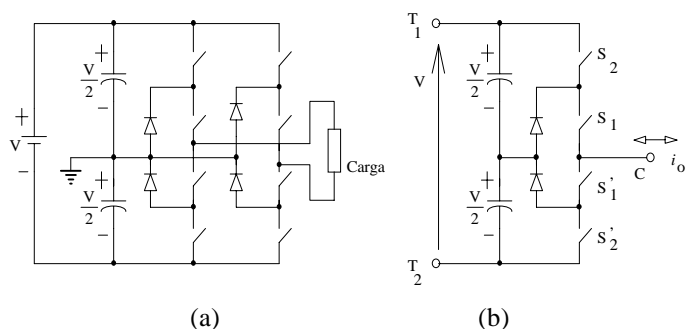


Fig. 15 - Inversor VSI - NPC monofásico em ponte completa (três-níveis).

Para o caso genérico da Fig. 16 pode-se dizer que o inversor terá $n+1$ níveis de tensão, e suas chaves bloqueadas estarão submetidas a uma tensão igual à tensão de entrada dividida pelo número de chaves, n , de uma metade do braço (ou seja V/n).

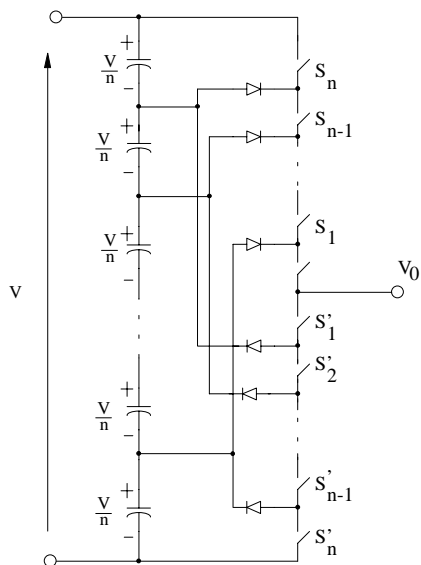


Fig. 16 - Braço de inversor NPC multinível.

Em se tratando de conversores multiníveis em tensão, os trabalhos de Meynard e Foch constituem importantes contribuições, sobretudo pelo estudo sistemático e proposição de aplicações (Meynard e Foch, 1992a e 1992b). Contudo a mesma topologia já havia sido publicada anteriormente, conforme pode ser deduzido da seção 1 de Maruyama e Kumano (1991). A Fig. 17 mostra a célula genérica multinível em tensão proposta, aqui representada para facilidade de comparação com a Fig. 16.

Sobre a estrutura NPC, a célula de “Foch e Meynard” tem a vantagem de proporcionar um melhor equilíbrio de tensões. Nesta estrutura n células são associadas por $n-1$ capacitores de grameamento (ou equilíbrio), enquanto que no conversor NPC são necessários n capacitores.

Na estrutura da Fig. 17 as chaves com mesmo número são do tipo complementar, como exposto no início deste item. Uma tal estrutura também possui, em relação a algumas topologias da seção anterior, a vantagem de poder ser aplicada a conversores cc-cc (isolados ou não). Alguns exemplos típicos são mostrados na Fig. 18.

Apesar de suas vantagens, o trabalho de Meynard e Foch possui algumas restrições que devem ser observadas, sobretudo na estratégia de comando utilizada, além de ser melhor adaptado a topologias com fontes independentes de tensão (Braga, 1996).

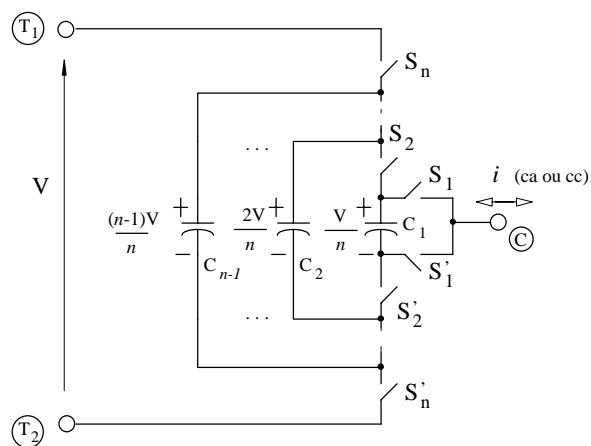


Fig. 17 - Célula genérica multinível em tensão.

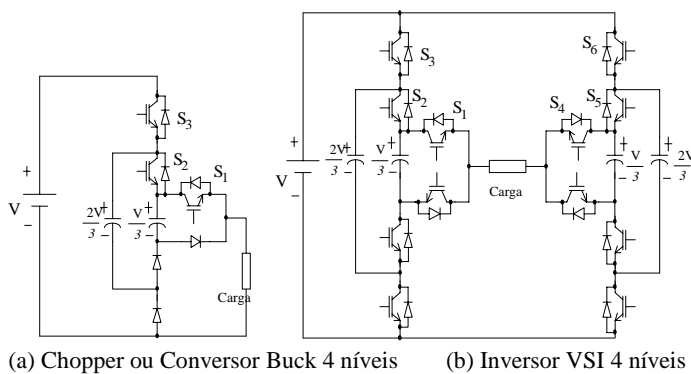


Fig. 18 - Exemplos de aplicação da estrutura genérica da Fig. 17.

3.3 Conversores Multiníveis em Corrente

A Fig. 19 apresenta uma estrutura para associação paralela de células de comutação capaz de ser empregada em praticamente todos os conversores estáticos conhecidos, podendo ser comandada por meio de estratégias que seriam inviáveis para a técnica equivalente de associação série. Como pode ser visto, as células são conectadas por meio de indutores, denominados *indutores de equilíbrio* (ou ainda, indutores de divisão ou grameamento). Esta célula foi apresentada originalmente em 1995 (Braga e Barbi, 1995a) e pode ser denominada *Célula Genérica Multinível em Corrente* ou *Célula MNC*. Ela foi proposta então como técnica alternativa de paralelismo de componentes semicondutores. Entretanto, ela reúne todas as condições para promover o equilíbrio dinâmico de corrente

¹ O trabalho de Nabae *et al.* data de 1981. Entretanto um trabalho mais antigo (1977) parece ter proposto uma outra topologia multinível, mas que encontra-se protegida por patentes norte-americanas (cf. as referências Flairty, 1961; Stefanovic e Bhagwat, 1983 e Marchesoni, 1992).

entre as chaves, bem como permite a operação multinível, conforme discutido em Braga e Barbi (1995b) e Antunes, Braga e Barbi (1999).

A Fig. 20 mostra as topologias de alguns conversores estáticos, alimentados em tensão, baseados na célula MNC.

A Fig. 21 mostra a adaptação da célula genérica MNC associada à célula de comutação da Fig. 14c para formar um inversor de corrente duas células. O inversor CSI, assim formado, é capaz de impor à carga até cinco níveis de corrente: I , $I/2$, 0 , $-I/2$, $-I$, como mostra a Fig. 22. Desta forma ele pode oferecer uma saída de melhor qualidade, quando comparado com o inversor de corrente convencional. Além disso, a corrente de entrada será dividida entre as células da estrutura, o que permite a utilização de chaves com metade do valor nominal de corrente. Este conversor é especialmente útil no processamento de fontes de corrente de alta potência, como as obtidas por meio de reatores à base de bobinas supercondutoras (SMES - "Superconducting Magnetic Energy Storage systems").

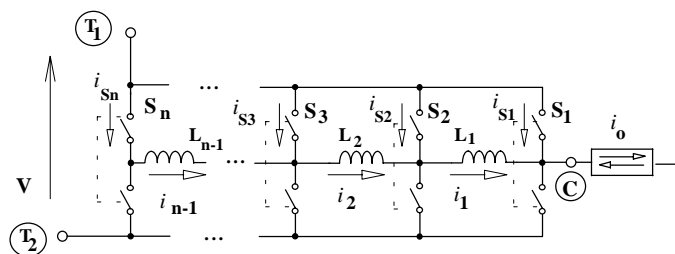


Fig. 19 - Célula genérica multinível em corrente.

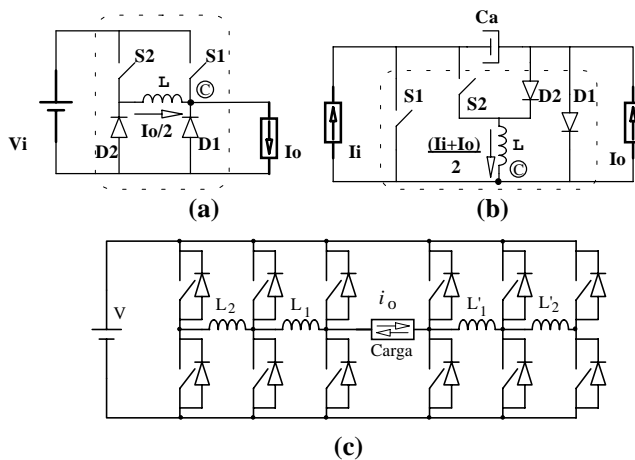


Fig. 20 - (a), (b) Conversores Buck e Cuk MNC a 2 células
(c) Inversor MNC monofásico a 3 células.

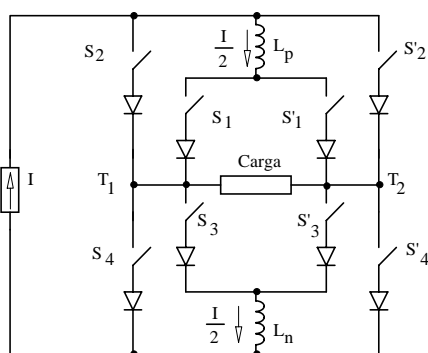


Fig. 21 - Inversor de corrente MNC - 2 células.

O espectro harmônico da forma de onda de corrente da Fig. 22 é mostrado na Fig. 23. A taxa de distorção harmônica, THD, neste caso é da ordem de 16%, muito inferior aos 30% que se

pode obter em uma configuração três-níveis (Stefanovic' e Baghwat, 1983).

Detalhes sobre as técnicas de comando, aplicações, projeto, controle, otimização de intervalos, bem como generalização para outros níveis e número de fases para o inversor MNC podem ser encontrados em Braga (1996).

O inversor de corrente da Fig. 21 também pode ser reconfigurado para operar como um conversor ca-cc. Neste caso deverá existir uma fonte de tensão alternada conectada aos pontos T_1 e T_2 , enquanto que a saída deve possuir um filtro razoável de corrente para manutenção do nível e qualidade da corrente cc. Esta adaptação é mostrada na Fig. 24, sendo muito útil em aplicações de potência elevada. Nesta estrutura a corrente de saída cc, I_0 , é dividida equilibradamente entre os pares de chaves. Além disso, a corrente na fonte de tensão pode ser "esculpida" em até cinco níveis para apresentar um baixo conteúdo harmônico, de forma similar à mostrada na Fig. 22, incluindo a possibilidade de operação com fator de potência quase-unitário (Braga 1996). Uma alternativa trifásica, derivada desta idéia, é discutida por Blauth e Barbi (1997).

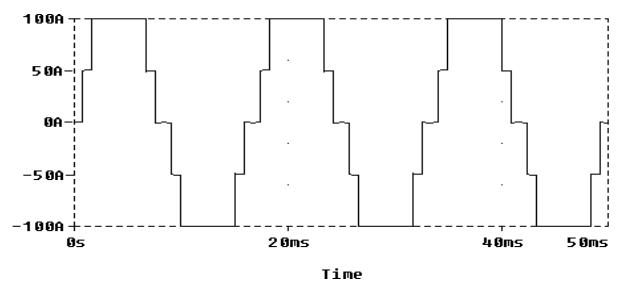


Fig. 22 - Corrente multinível na carga, 60Hz.

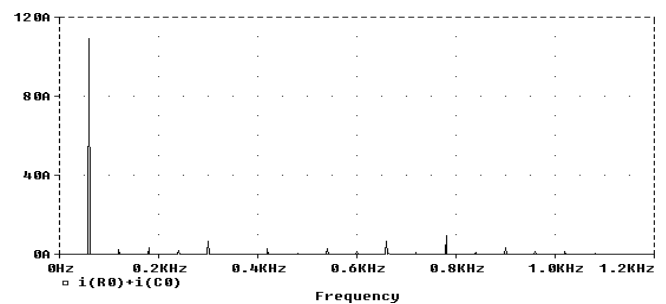


Fig. 23 - Espectro Harmônico da forma de onda multinível da Fig. 22.

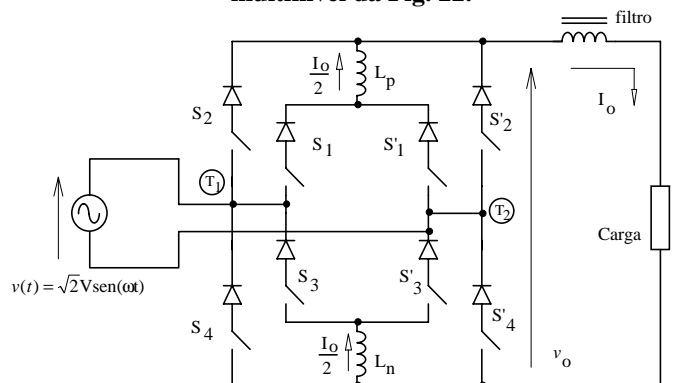


Fig. 24 - Retificador ca-cc monofásico a duas células tipo buck (ou retificador de tensão).

As estruturas e técnicas apresentadas até aqui representam as principais propostas publicadas nos últimos anos, envolvendo a associação de conversores ou células de comutação. Muitos trabalhos também têm sido publicados abordando a comutação

suave nestes conversores, mas este assunto foge aos objetivos deste tutorial.

3.4 Conversores Multiníveis em Tensão e Corrente Simultaneamente

As células genéricas multiníveis em tensão e corrente podem ser combinadas para produzirem uma estrutura “bi-multinível” (Braga, 1996; Meynard e Davancens, 1995), conforme sugerido na estrutura da Fig. 25.

Por simplicidade a célula Fig. 25 será denominada célula MNCV n/m , pois é multinível em corrente e tensão e associa n células em paralelo e m células em série, simultaneamente. Pode-se observar que esta estrutura exige $n-1$ indutores e $m-1$ capacitores para realizar a associação proposta. É fácil concluir ainda que, do ponto de vista externo, tanto a célula MNCV como a célula MNC e MNV, possuem um nó comum **C**, ao qual deve ser associada uma fonte de corrente ou laço indutivo e dois nós de tensão, **T₁** e **T₂**, aos quais se conecta uma fonte de tensão ou ramo capacitivo.

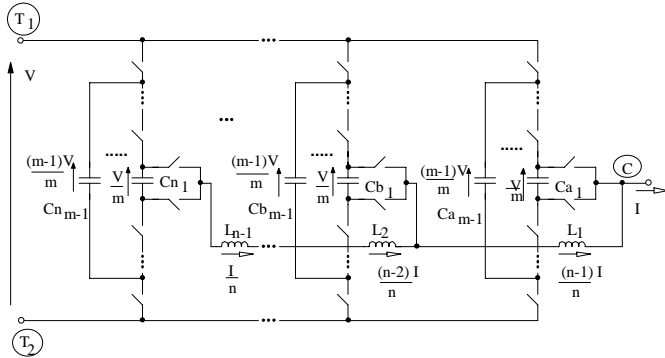


Fig. 25 - Célula genérica multinível em tensão e corrente.

A Fig. 26 mostra a adaptação da célula genérica MNCV a um conversor buck, enquanto a Fig. 27 mostra a estratégia de disparo convencional. Foi incluído na estrutura um resistor para compensação resistiva, r_L . Este elemento deve ser usado quando os valores dos indutores de equilíbrio forem tais que sua resistência parasita-série seja significativa, a ponto de prejudicar o balanço de corrente nos ramos paralelos. Os valores considerados nesta estrutura serão utilizados no exemplo de simulação da Fig. 28.

Conforme evidenciado na Fig. 27 vê-se que os capacitores estarão periodicamente submetidos, durante Δt , à metade da corrente que sai do nó **C**. Por outro lado, com a estratégia adotada, os indutores estarão sempre submetidos à mesma tensão (produzida por braços diferentes) em seus terminais. Nota-se, ainda desta figura, que Δt vale $10\mu s$.

O intervalo transitório para o circuito da Fig. 26 é definido basicamente pelo valor das capacitâncias de grameamento e da resistência de bloqueio das chaves. Tal constante de tempo demanda um esforço de simulação considerável (no sentido de tempo da simulação). Assim, para reduzir este tempo e mostrar a capacidade de estabilidade natural da estrutura MNCV, foram reduzidos os valores do capacitor e da resistência de bloqueio das chaves para $5\mu F$ e $1k\Omega$, respectivamente. Isto determina uma constante de tempo de $10ms$ e o conversor pode ser simulado por um tempo menor. Nesta simulação, adotou-se um indutor de grameamento de $1mH$ (com resistência série de $0,1\Omega$), vinte vezes superior ao valor de projeto, a fim de verificar também os efeitos de sua constante de tempo. É claro

que, mesmo para este valor do indutor de grameamento a corrente atingirá o regime muito cedo (menos de $5ms$), considerando uma resistência de condução das chaves igual a $0,3\Omega$ e dos diodos igual a $0,1\Omega$.

A Fig. 28 mostra a evolução transitória das tensões nos capacitores e das correntes nos indutores e elemento de compensação resistiva (usado para compensar a resistência série do indutor elevado). Fica evidente que o sistema atinge o equilíbrio estático de tensão e corrente naturalmente, o que determina invariavelmente uma boa distribuição de tensão e corrente entre as chaves do circuito.

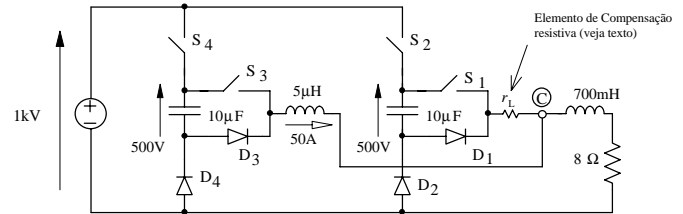


Fig. 26 - Conversor buck MNC 2/2 células.

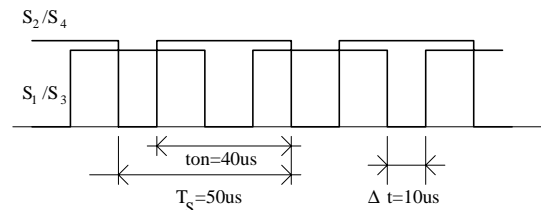


Fig. 27 - Comandos defasados para as chaves da Fig. 26.

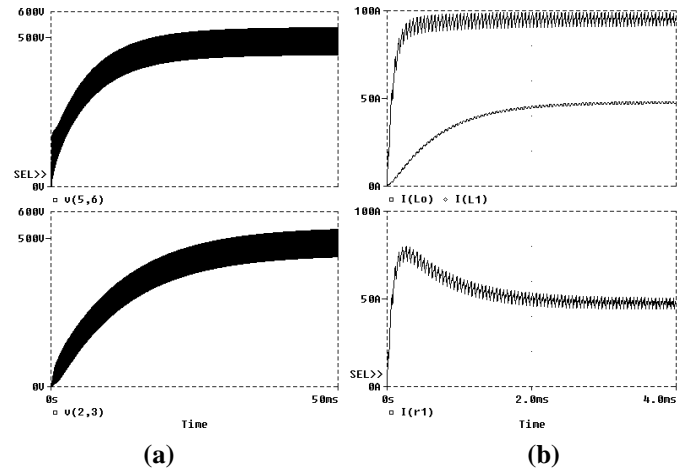


Fig. 28 - Equilíbrio de tensão e corrente no conversor MNCV-2células.

De cima para baixo: (a) Tensão em C_1 , tensão em C_2 ; (b) Corrente na carga e em L_1 , corrente em r_L

4 CONCLUSÕES

Este trabalho apresentou uma revisão da teoria básica dos conversores multiníveis em tensão e em corrente. Foram apresentadas estruturas baseadas em associação série e paralelo de conversores estáticos com entrada em tensão ou corrente, acompanhadas de uma discussão sobre a possibilidade de distribuição equilibrada da grandeza elétrica (tensão ou corrente) entre as chaves semicondutoras individuais. A associação de células de comutação foi apresentada como sendo básica para a geração de estruturas multiníveis genéricas sob o ponto de vista do tipo de conversor, número de células e número de fases. Um ensaio simplificado sobre topologias multiníveis em tensão e corrente simultaneamente também foi introduzido neste trabalho.

REFERÊNCIAS BIBLIOGRÁFICAS

- Antunes, F., Braga, H. and Barbi, I. (1999). Application of a Generalized Current Multilevel Cell to Current-Source Inverters. *IEEE Transactions on Industrial Electronics*, vol. 46, No. 1, February, pp. 31-38.
- Baliga, B. J. (1995). Power ICs in the Saddle, *IEEE Spectrum*, July, pp. 34-49.
- Bedford, B. D. and Hoft, R. G. (1964). *Principles of Inverter Circuits*. New York: John Wiley & Sons, pp. 264-278.
- Biswas, S. K.; Basak, B.; Sathiakumar, S. and Vithayathil, J. (1985). A New 3-Phase Current Source Inverter with Flexible PWM Capability, *Proc. of the IEEE IAS '85*, pp. 1069-1074.
- Blauth, Y. B. and Barbi, I. (1997). A New Three-Phase Rectifier With Unity Displacement Factor and Current Multilevels, *Anais do COBEP '97*, Belo Horizonte, pp. 396-401.
- Braga, H. (1996). Conversores Multiníveis em Corrente, Tese de Doutorado, INEP-UFSC, Florianópolis - SC.
- Braga, H. and Barbi, I. (1995a). A New Technique for Parallel Connection of Commutation Cells - Analysis, Design and Experimentation, *Proc. of the IEEE PESC'95*, pp. 81-86.
- Braga, H. and Barbi, I. (1995b). Current Multilevel DC-DC Converters, *Anais do III Congresso Brasileiro de Eletrônica de Potência, COBEP'95*, pp. 417-422.
- Butchers, D. (1994). Multiple Discretes or Modules?, *PCIM Europe*, November/December, pp. 308-311.
- Chandorkar, M.C. and Divan, D. M. (1993). Control Techniques for Dual Current Source GTO Inverters, *Proc. of the PCC-Yokohama '93*,
- Choi, N. S.; Cho, J. G. and Cho, G. H. (1991). A General Circuit Topology of Multilevel Inverter, *Proc. of the IEEE Power Electronics Specialists Conference (PESC '91)*, pp. 96-103.
- Flairty, C. W. (1961). A 50 Kva Adjustable-Frequency 23-Phase Controlled Rectifier Inverter, *Proc. of the AIEE Industrial Electronics Symposium*.
- Garth, D. R.; Muldoon, W. J.; Benson, G. C. and Costague, E. N. (1971). Multi-phase, 2 Kilowatt, High Voltage, Regulated Power Supply, *Proc. of the IEEE Power Conditioning Specialists Conference*, pp. 110-116.
- Hoft, R.; Khuwatsamrit, T.; Foldes, A. and Morozowich, M. (1983). 30-kVA Transistor Inverter Auxiliary Power Supply for People Mover, Part I-Power Circuit, *IEEE Transactions on Industry Applications*, Vol. IA-19, No.5, September/October, pp. 717-724.
- Hombu, M; Ueda, S; Honda, K. and Ueda, K. (1987). A Multiple Current Source GTO Inverter with Sinusoidal Output Voltage and Current, *Proc. of the IEEE IAS '87*, pp. 600-606.
- Jiang, Y. and Lee, F. C. (1994). Three-Level Boost Converter and its Application in Single-Phase Power Factor Correction, *Proc. of the IEEE PESC'94*, pp. 127-133.
- Marchesoni, M. (1992). High-Performance Current Control Techniques For Applications To Multilevel High-Power Voltage Source Inverters, *IEEE Transactions on Power Electronics*, Vol. 7, No. 1, January, pp. 189-204.
- Martins, A.; Kassick, V. and Barbi, I. (1996). Control Strategy for the Double-Boost Converter in Continuous Conduction Mode Applied to Power Factor Correction, *Prod. of IEEE PESC '96*, pp. 1066-1072.
- Maruyama, T. and Kumano, M. (1991). New PWM Control Method For A Three-Level Inverter, *Proc. of the IPEC '91*, vol.2, pp. 870-877.
- Matsui, K. (1985). A Pulsewidth Modulated Inverter with Parallel-Connected Transistors by Using Current Sharing Reactors, *Proc. of the IEEE IAS '85*, pp.1015-1019.
- Matsui, K.; Asao, M; Ueda, F.; Tsuboi, K and Iwata, K. (1993). A Technique of Parallel Connections of Pulsewidth Modulated NPC Inverters by Using Current Sharing Reactors, *Proc. of the IEEE PESC '93*, pp. 1246-1251.
- Meynard, T. A. and Davancens, P. (1995). Current Balance in Paralleled Commutation Cells, *Proc. of the Power Conversion and Intelligent Motion Conference, PCIM'95*.
- Meynard, T. A. and Foch, H. (1992a). Multi-level Choppers for High Voltage Applications, *EPE Journal*, Vol.2, no.1, March, pp. 45-50.
- Meynard, T. A. and Foch, H., (1992b). Multi-level Conversion: High Voltage Choppers and Voltage-Source Inverters, *Proc. of the IEEE Power Electronics Specialists Conference (PESC '92)*, pp. 397-403.
- Miwa, B. A.; Otter, D. M. and Schlecht, M. F. (1992). High Efficiency Power Factor Correction Using Interleaving Techniques, *Proc. of the IEEE APEC '92*, pp. 557-568.
- Nabae, A., Takakashi, I. and Akagi, H. (1981). A New Neutral-Point-Clamped PWM Inverter, *Proc. IEEE Trans. on Industry Applications*, Vol. IA-17, No.5, September/October 1981.
- Redl, R. and Balogh, L. (1993). Power-Factor Correction with Interleaved Boost Converters in Continuous-Inductor-Current Mode, *Proc. of the IEEE APEC '93*, pp. 168-174.
- Stefanovic', V. R. and Bhagwat, P. M., (1983). Generalized Structure of a Multilevel PWM Inverter, *IEEE Trans. on Industry Applications*, Vol. IA-19, No. 6, November/December, pp. 1057-1069.
- Vorpérian, V. (1988). Simplified Analysis of PWM Converters Using the Model of the PWM Switch; Part I: Continuous Conduction Mode, *VPEC newsletter Current*, Fall 1988, pp. 1-09.
- Zhang, M.; Jiang, Y. and Lee, F. C. (1995). Single-Phase Three-Level Boost Power Factor Correction Converter, *Proc. of the IEEE APEC '95*, pp. 434-439.
- Zhang, Z. and Ooi, B. T. (1992). Multi-Modular Current-Source SPWM Converters for Superconducting Magnetic Energy Storage System, *Proc. of the IEEE PESC '92*, pp. 561-568.