
UMA CÉLULA DE COMUTAÇÃO ZCS-PWM PARA APLICAÇÕES COM SEMICONDUTORES DO TIPO IGBT

Rodrigo C. Fuentes & Hélio L. Hey

Universidade Federal de Santa Maria
UFSM - CT - DELC - PPGEE
97105-900 - Santa Maria - RS - BRASIL
FAX: (055) 220 8030
E-mail: hey@pequim.ctlab.ufsm.br

Resumo - Neste trabalho propõe-se uma célula de comutação (ZCS-PWM) adequada para aplicações que utilizem semicondutores do tipo IGBT como chaves de potência. Esta célula proporciona comutações sob zero de corrente (ZCS) para as chaves ativas com pequenos esforços adicionais de corrente, sem sobretensões e operação PWM em frequência constante. A principal característica desta célula é apresentar uma redução substancial no pico da corrente ressonante que circula na chave principal, durante o processo de comutação. Com isto, a corrente eficaz através desta chave é muito próxima à observada nos conversores PWM com comutação dissipativa.

Para demonstrar a viabilidade desta célula de comutação ZCS-PWM, a mesma foi aplicada no conversor boost. O princípio de operação, a análise teórica completa, metodologia e exemplo de projeto, bem como as características gerais desta célula, são descritas e verificadas através de resultados experimentais, obtidos de um protótipo operando em 40 kHz, com uma tensão de alimentação de 155 V e 1 kWatt de potência de saída. O rendimento obtido para plena carga foi de 97,5%.

Abstract - This paper introduces an improved Zero-Current-Switching Pulse-Width-Modulation (ZCS-PWM) commutation cell, which is suitable for high power applications using IGBTs as the power switches. It provides ZCS operation for active switches with low current stress, without voltage stress and PWM operating at constant frequency. The main advantage of this cell is a substantial reduction of the resonant current peak through the main switch during the commutation process. Therefore, the RMS current through it, is very close to that observed in the hard-switching PWM converters. Also, small rating auxiliary components can be used.

To demonstrate the feasibility of the proposed ZCS-PWM

Artigo submetido em 18/11/97

1a. Revisão em 24/02/98; 2a. Revisão em 21/05/98

Aceito sob recomendação do Ed. Cons. Prof.Dr. Edson H. Watanabe

commutation cell, it was applied to a boost converter. Principle of operation, theoretical analysis, design guidelines and a design example are described and verified by experimental results obtained from a prototype operating at 40 kHz, with an input voltage rated at 155 V and 1 kWatt output power. The measured efficiency at full load was 97.5%.

1 INTRODUÇÃO

Atualmente, um grande número de técnicas de comutação suave para conversores estáticos têm sido propostas na literatura. Estas, apresentam perdas reduzidas de comutação, possibilitando a operação dos conversores em frequências mais elevadas, proporcionando um aumento na eficiência e na densidade de potência. De uma forma geral, estas técnicas permitem comutação sob tensão nula (*Zero Voltage Switching-ZVS*) e/ou comutação sob corrente nula (*Zero Current Switching-ZCS*) nos dispositivos semicondutores de potência. A técnica *ZVS* é mais desejável para dispositivos semicondutores de portadores majoritários, como o MOSFET de Potência (Chen e Stuart, 1992; Hua *et alii*, 1993). Este dispositivo apresenta uma resistência ($R_{DS\ ON}$) entre os terminais de dreno e *source* durante o período de condução, cujo valor é fortemente dependente de sua tensão máxima de bloqueio. Portanto, apresenta perdas elevadas de condução, que são proporcionais ao quadrado da corrente de dreno, quando opera em aplicações de altas potências (Chen e Stuart, 1992).

Por outro lado, os dispositivos do tipo *Insulated Gate Bipolar Transistors* (IGBT) tornaram-se atualmente disponíveis com baixas tensões de condução e tempos de comutação reduzidos, adequando-se para aplicações de média a alta potência. Entretanto, estes dispositivos são do tipo portadores minoritários que apresentam uma corrente de cauda, que produz perdas substanciais durante o bloqueio. Estas perdas não podem ser totalmente evitadas pela técnica de comutação do tipo *ZVS*. Para evitar estas perdas é necessário desabilitar o IGBT sob

indutivo de entrada é considerado como uma fonte ideal de corrente I_i ; o filtro capacitivo de saída é considerado como uma fonte ideal de tensão V_o ; todos componentes são considerados ideais. O circuito simplificado, apresentado na figura 1.b, é obtido baseando-se nestas considerações.

Conforme pode ser concluído nas figuras 2, 3 e 4, o funcionamento deste conversor é composto por sete etapas distintas conforme a descrição a seguir:

1ª. Etapa (t_0 - t_1 , Fig. 4.a): Inicialmente todas as chaves ativas estão desabilitadas e a corrente I_i de entrada do conversor flui através do diodo de saída D_{fw} . No instante t_0 , a chave S_1 é habilitada sob condições de zero de corrente, devido a presença do indutor L_r em série com a mesma. A corrente $i_{Lr}(t)$ cresce linearmente na razão de V_o/L_r até atingir o valor de I_i no instante t_1 , quando o diodo D_{fw} é bloqueado. Durante este estágio a tensão no capacitor C_r permanece constante no valor $-V_o$.

A corrente $i_{Lr}(t)$ é descrita por:

$$i_{Lr}(t) = \frac{V_o}{L_r} \cdot t \quad (1)$$

O intervalo de tempo deste estágio é definido por:

$$\Delta t_1 = \frac{\alpha}{\omega_0} \quad (2)$$

onde:

$$\alpha = \sqrt{\frac{L_r}{C_r}} \cdot \frac{I_i}{V_o} \quad (3)$$

$$\omega_0 = \frac{1}{\sqrt{L_r \cdot C_r}} \quad (4)$$

e

$$Z = \sqrt{\frac{L_r}{C_r}} \quad (5)$$

O parâmetro α é a corrente de entrada normalizada, ω_0 é a frequência de ressonância e Z é a impedância característica do circuito.

2ª. Etapa (t_1 - t_2 , Fig. 4.b): Nesta etapa a corrente $i_{Lr}(t)$ continua a crescer devido a ressonância entre L_r , L_a e C_r , através de S_1 e D_3 . A presença do indutor L_a faz com que o pico de corrente ressonante na chave S_1 seja substancialmente reduzido. A tensão $v_{Cr}(t)$, sobre o capacitor C_r , evolui de forma ressonante até atingir o valor da fonte de saída $+V_o$ e a corrente $i_{Lr}(t)$ retornar ao valor I_i . Neste momento o diodo D_3 passa a ser polarizado reversamente, interrompendo o processo ressonante. As expressões matemáticas que regem as correntes $i_{Lr}(t)$ e $i_{La}(t)$ e a tensão $v_{Cr}(t)$, são descritas a seguir.

$$i_{Lr}(t) = I_i + V_o \cdot \sqrt{\frac{C_r}{L_r + L_a}} \cdot \sin(\omega_a \cdot t) \quad (6)$$

$$i_{La}(t) = V_o \cdot \sqrt{\frac{C_r}{L_r + L_a}} \cdot \sin(\omega_a \cdot t) \quad (7)$$

$$v_{Cr}(t) = -V_o \cdot \cos(\omega_a \cdot t) \quad (8)$$

onde:

$$\omega_a = \frac{1}{\sqrt{(L_r + L_a) \cdot C_r}} \quad (9)$$

e

$$Z^* = \sqrt{\frac{L_a + L_r}{C_r}} \quad (10)$$

O parâmetro Z^* é a impedância característica modificada do circuito e ω_a é a frequência de ressonância modificada.

O intervalo de duração deste estágio é descrito por:

$$\Delta t_2 = \frac{\pi}{\omega_a} \quad (11)$$

3ª. Etapa (t_2 - t_3 , Fig. 4.c): Durante esta etapa ocorre a carga do indutor boost, onde a chave S_1 permanece conduzindo a corrente de entrada I_i . A duração desta etapa é descrita por:

$$\Delta t_3 = t_3 - t_2 \quad (12)$$

4ª. Etapa (t_3 - t_4 , Fig. 4.d): No instante t_3 , a chave auxiliar S_2 é acionada proporcionando um novo caminho para a ressonância entre L_r e C_r , iniciando-se assim a segunda etapa ressonante. A corrente na chave S_2 evolui de forma senoidal sendo assegurada a comutação ZCS. A tensão $v_{Cr}(t)$ e a corrente $i_{Lr}(t)$ decrescem de forma ressonante. Quando a corrente $i_{Lr}(t)$ se anular, este estágio é finalizado. As expressões matemáticas que regem a corrente $i_{Lr}(t)$ e a tensão $v_{Cr}(t)$ são descritas a seguir.

$$i_{Lr}(t) = I_i - V_o \sqrt{\frac{C_r}{L_r}} \cdot \sin(\omega_0 t) \quad (13)$$

$$v_{Cr}(t) = V_o \cdot \cos(\omega_0 t) \quad (14)$$

O intervalo de duração desta etapa de operação é descrito por:

$$\Delta t_4 = \frac{\sin^{-1} \alpha}{\omega_0} \quad (15)$$

5ª. Etapa (t_4 - t_5 , Fig. 4.e): Neste estágio a corrente $i_{Lr}(t)$ inverte sua direção e passa a fluir através do diodo anti-paralelo D_1 . Durante a condução do diodo D_1 , a chave S_1 deve ser desabilitada sob condições ZVS e ZCS. Este estágio é finalizado quando a corrente $i_{Lr}(t)$ atingir novamente zero, no instante t_5 . As expressões matemáticas que regem a corrente $i_{Lr}(t)$ e a tensão $v_{Cr}(t)$, são descritas a seguir.

$$i_{Lr}(t) = I_i - V_o \sqrt{\frac{C_r}{L_r}} \cdot \sin(\omega_0 t + \theta) \quad (16)$$

$$v_{Cr}(t) = V_o \cdot \cos(\omega_0 t + \theta) \quad (17)$$

onde:

$$\theta = \sin^{-1} \alpha \quad (18)$$

O intervalo de duração desta etapa de operação é descrito por:

$$\Delta t_5 = \frac{\pi - 2 \cdot \sin^{-1} \alpha}{\omega_0} \quad (19)$$

6ª. Etapa (t_5 - t_6 , Fig. 4.f): Neste estágio a tensão $v_{Cr}(t)$ cresce linearmente através da chave S_2 , forçada pela corrente de entrada I_i . Quando $v_{Cr}(t)$ atingir o valor $-V_o$, o diodo de saída D_{fw} é diretamente polarizado e esta etapa é concluída.

A tensão $v_{Cr}(t)$ é descrita por:

$$v_{Cr}(t) = -V_o \cdot \sin \Delta - \frac{I_i}{C_r} t, \quad (20)$$

onde:

$$\Delta = \frac{\pi}{2} - \sin^{-1} \alpha. \quad (21)$$

O intervalo de duração deste estágio é regido pela seguinte expressão:

$$\Delta t_6 = \frac{1}{\omega_o} \left\{ \frac{1}{\alpha} - \sqrt{\left(\frac{1}{\alpha}\right)^2 - 1} \right\}. \quad (22)$$

7ª. Etapa (t_6-t_0 , Fig. 4. g): Esta etapa é idêntica à do conversor Boost PWM convencional, relativa a condução do diodo de saída D_{fw} . Durante este estágio a chave S_2 é bloqueada sob condições de zero de corrente e tensão. O intervalo deste estágio é regido pela seguinte expressão:

$$\Delta t_7 = T - \Delta t_3 - \frac{\pi}{\omega_a} - \frac{1}{\omega_o} \left\{ \alpha + \pi + \alpha^{-1} - \sqrt{\alpha^{-2} - 1} - \sin^{-1} \alpha \right\} \quad (23)$$

onde, T é o período de operação do conversor.

No instante t_0 , a chave S_1 é novamente acionada iniciando-se um novo período de operação para o conversor. Nas figuras 2 e 3 são apresentadas, respectivamente, as formas de ondas teóricas do conversor e o plano de fase para este processo de comutação.

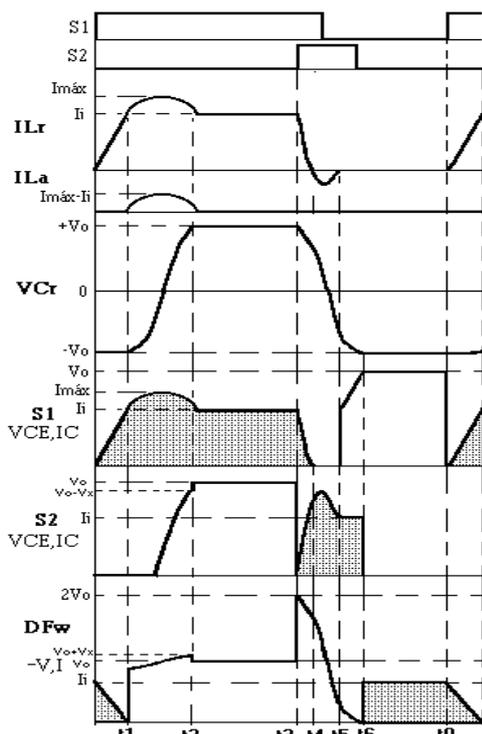


Figura 2 - Formas de Ondas Teóricas.

2.3 ANÁLISE DO PROCESSO DE COMUTAÇÃO

Para obter comutação suave em zero de corrente para todas as chaves ativas, a seguinte inequação deve ser obedecida:

$$\alpha = Z \cdot \frac{I_i}{V_o} < 1. \quad (24)$$

Se o projeto da impedância característica Z é feito para o pior caso, ou seja, para plena carga e mínima tensão de entrada, todas comutações suaves estarão garantidas.

A entrada em condução da chave principal S_1 sob condições de zero de corrente, é garantida pela presença do indutor L_r em série com a mesma. Adicionalmente, a limitação imposta pela taxa de variação da corrente em L_r , $di_{L_r}(t)/dt$, minimiza a recuperação reversa do diodo de saída D_{fw} .

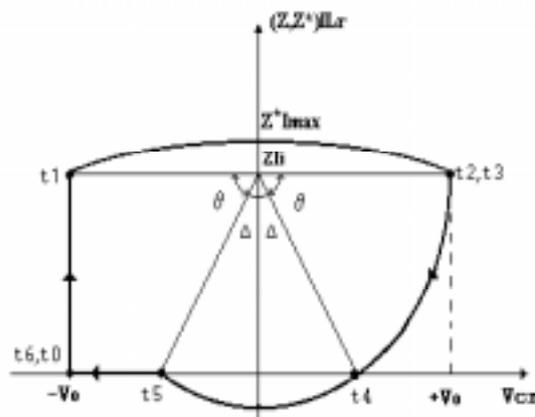


Figura 3 - Plano de Fase.

2.4 ANÁLISE DA REDUÇÃO DO PICO DA CORRENTE RESSONANTE

De acordo com o que foi descrito no item 2.2, durante cada período de operação do conversor existem dois estágios ressonantes. O primeiro deles, entre t_0 e t_1 , é necessário para inverter o valor da tensão $v_{Cr}(t)$, desde $-V_o$ para $+V_o$. A função do indutor ressonante L_a é minimizar o pico da corrente

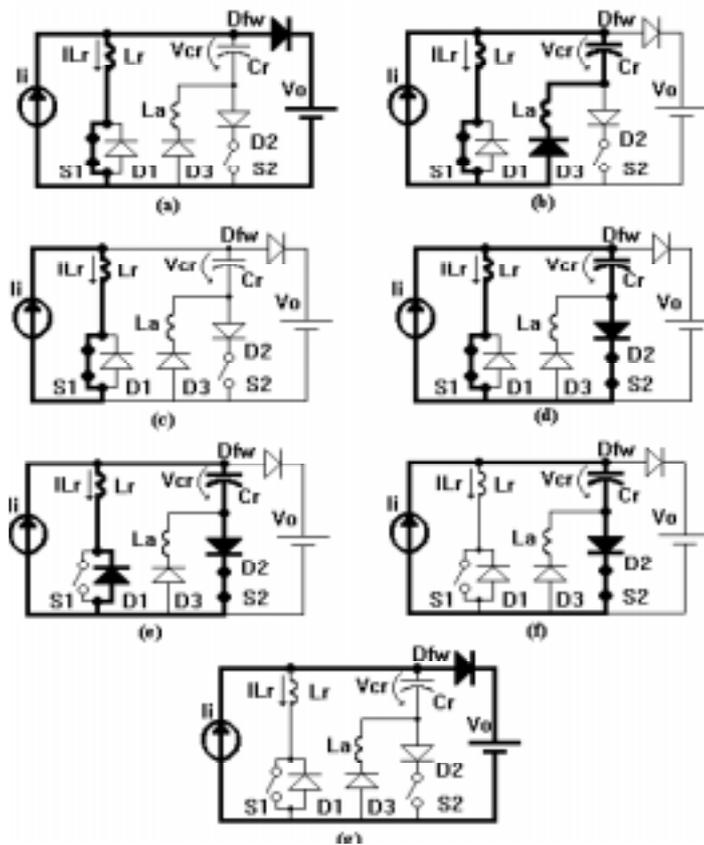


Figura 4 - Etapas de Operação.

ressonante durante esta etapa, e portanto, ele não participa do processo de comutação da chave principal.

O pico da corrente ressonante durante o primeiro estágio ressonante é definido pelo segundo termo da expressão (6). A redução do pico da corrente ressonante, definida como Δi , pode ser expressa pela razão entre as impedâncias características Z e Z^* , as quais foram definidas em (5) e (10). Desta forma a definição de Δi é dada por:

$$\Delta i = \frac{Z}{Z^*} = \sqrt{\frac{1}{1+n}}, \quad (25)$$

onde:

$$n = \frac{L_a}{L_r} \quad (26)$$

O parâmetro n é definido como a razão entre as indutâncias ressonantes L_a e L_r .

Na figura 5, é plotado um ábaco representativo da equação (25), a qual representa a relação entre a redução do pico da corrente ressonante Δi e a razão de indutâncias n .

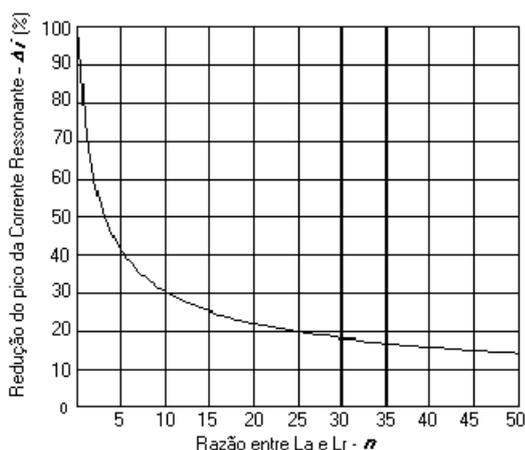


Figura 5 - Ábaco da relação entre Δi e n .

2.5 DEFINIÇÃO DO GANHO ESTÁTICO E DA RAZÃO CÍCLICA EFETIVA

Através das equações obtidas para cada etapa de operação, é possível obter o ganho estático deste conversor, o qual é mostrado na expressão (27).

$$\frac{V_o}{V_i} = \frac{1}{1 - \frac{\Delta t_3}{T} - \frac{f}{2.f_a} - \frac{f}{2.\pi.f_0} \left[\frac{\alpha}{2} + \pi + \frac{1}{\alpha} - \sqrt{\frac{1}{\alpha^2} - 1} - \sin^{-1}\alpha \right]} \quad (27)$$

onde:

$$f_0 = \frac{\omega_0}{2\pi} \quad (28)$$

e

$$f_a = \frac{\omega_a}{2\pi}. \quad (29)$$

Considerando-se que os termos em α entre colchetes mostrados na expressão (27) apresentam um valor bastante reduzido, estes serão desprezados para a obtenção do ganho estático simplificado apresentado nas expressões (30) e (31).

$$\frac{V_o}{V_i} = \frac{1}{1 - \frac{\Delta t_3}{T} - \frac{f}{2.f_a} - \frac{f}{2.f_0}} \quad (30)$$

ou

$$\frac{V_o}{V_i} = \frac{1}{1 - \frac{\Delta t_3}{T} - \frac{f}{2.f_0} \left\{ 1 + \sqrt{1+n} \right\}} \quad (31)$$

onde n foi definido em (26).

Definindo D_E como a razão cíclica efetiva de operação do conversor, esta é expressa por

$$D_E = \frac{\Delta t_3}{T} + \frac{f}{2.f_0} \left\{ 1 + \sqrt{1+n} \right\}. \quad (32)$$

O ganho estático mínimo e a razão cíclica efetiva mínima de operação do conversor, mostrados nas equações (33) e (34), são

obtidos considerando-se que $\frac{\Delta t_3}{T} = 0$. As equações (33) e

(34) estão representadas graficamente nas figuras 6 e 7, respectivamente.

$$\left(\frac{V_o}{V_i} \right)_{\text{mínimo}} = \frac{1}{1 - \frac{f}{2.f_0} \left\{ 1 + \sqrt{1+n} \right\}} \quad (33)$$

$$D_{E \text{ min}} = \frac{f}{2.f_0} \left\{ 1 + \sqrt{1+n} \right\} \quad (34)$$

3 PROCEDIMENTO E EXEMPLO DE PROJETO

A seguir é apresentado o procedimento e um exemplo de projeto usado para determinar os valores dos componentes que compõe o conversor boost ZCS-PWM proposto.

Inicialmente é necessário que se defina as especificações de entrada do conversor, que são:

- Tensão de alimentação : $V_i = 155 \text{ V}$;
- Tensão de saída : $V_o = 340 \text{ V}$;
- Potência de Saída : $P_o = 1000 \text{ W}$;
- Rendimento estimado : $\eta \cong 96 \%$;
- Frequência de Operação: $f = 40 \text{ kHz}$.

1) Com os valores da potência de saída, tensão de alimentação e do rendimento estimado, determina-se o valor da potência de entrada P_i e da corrente de entrada I_i do conversor.

$$P_i = \frac{P_o}{\eta} = 1043 \text{ W} \quad ; \quad I_i = \frac{P_i}{V_i} = 6,72 \text{ A}$$

2) O primeiro parâmetro a ser definido no projeto do conversor é o parâmetro α . Seu valor deve ser inferior a unidade para a garantia da comutação ZCS para as chaves ativas. A definição de um valor muito próximo da unidade pode causar perda de comutação suave se houver elevação de carga ou deterioração da fonte de entrada. Por outro lado, a definição de um valor pequeno para α determinará correntes mais elevadas nos elementos auxiliares resultando em maiores perdas, ocasionando com isto uma redução no rendimento da estrutura. Desta forma, o valor de α pode ser definido a partir da variação

máxima percentual da tensão e corrente de entrada do conversor, conforme a equação abaixo:

$$\alpha = \frac{1 - \frac{\Delta V_i}{2}}{1 + \frac{\Delta I_i}{2}}$$

Admitindo-se uma variação máxima possível de 50% na tensão de entrada do conversor e de 50% na corrente de entrada do conversor, o parâmetro α é definido por

$$\alpha = \frac{1 - \frac{0,5}{2}}{1 + \frac{0,5}{2}} = 0,6$$

3) Com a definição do parâmetro “ $\alpha = 0,6$ ”, a impedância característica Z é definida por

$$Z = \alpha \frac{V_0}{I_i} = 3036 \text{ }.$$

4) Na definição da frequência de ressonância f_0 , devem ser considerados os seguintes aspectos. O valor da relação f/f_0 deve ser o menor possível para que a influência de f_0 sobre o ganho estático seja mínimo, resultando em uma operação mais próxima do conversor boost PWM convencional. Por outro lado, quanto maior for o valor de f_0 menor será o intervalo de tempo Δt_5 , durante o qual deverá ocorrer a recombinação dos

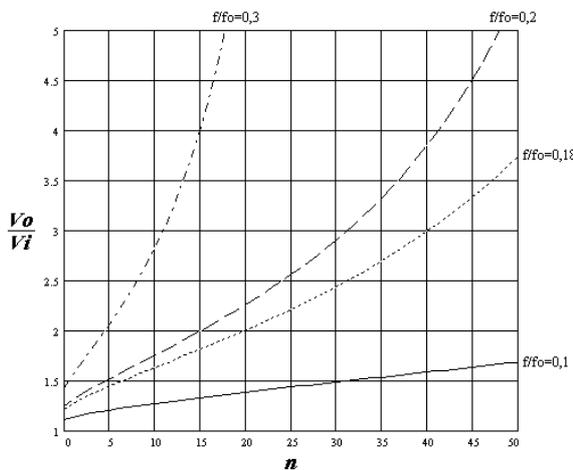


Figura 6 - Ganho Estático Mínimo.

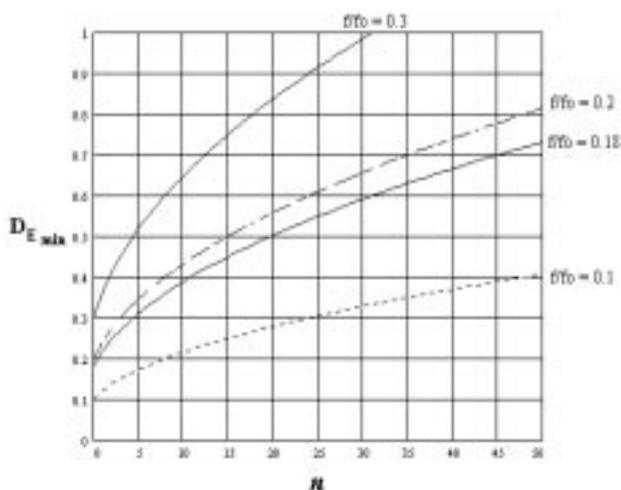


Figura 7 - Razão Cíclica Efetiva Mínima.

portadores minoritários na chave principal. A experiência tem demonstrado que a definição do valor de f_0 em torno de 4 a 6 vezes o valor da frequência de chaveamento atende as considerações mencionadas. Neste caso adotou-se a seguinte relação:

$$f_0 = 5,5.f = 220 \text{ kHz}$$

5) Com a definição da impedância característica Z e da frequência de ressonância f_0 , podem ser definidos os valores da indutância L_r e da capacitância C_r . Para este projeto os valores destes componentes são:

$$L_r = 22 \text{ } \mu\text{H} \text{ and } C_r = 23,9 \text{ nF}$$

Obs.: (valor comercial adotado $C_r = 22 \text{ nF}$).

6) O próximo parâmetro a ser definido é o valor da indutância ressonante L_a . Esta, conforme mencionado na seção 2.4, é responsável pela redução do pico da corrente ressonante Δi na chave principal, como demonstrado na equação (25) e representado na figura 5. Para este exemplo, adotou-se uma redução de 75% no pico da corrente ressonante. Portanto, o valor de Δi é igual a 25% do valor original ($L_a=0$). Através da figura 5, com Δi igual a 0,25 a razão de indutâncias n é dada por:

$$n = \frac{L_a}{L_r} = 15 \quad \rightarrow L_a = 330 \text{ } \mu\text{H}.$$

7) Com os valores da capacitância ressonante C_r e das indutâncias ressonantes L_r e L_a , é definida a frequência de ressonância f_a :

$$f_a = \frac{1}{2\pi \sqrt{(L_a + L_r)C_r}} = 54,8 \text{ kHz}$$

4 RESULTADOS EXPERIMENTAIS

Utilizando o exemplo de projeto mostrado na seção anterior, o conversor boost ZCS-PWM, mostrado na figura 8, foi implementado para a verificação do princípio de operação e da sua eficiência. Os parâmetros e componentes utilizados neste protótipo são:

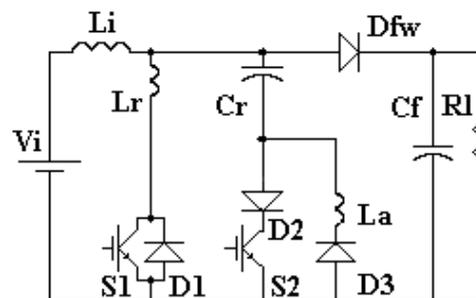


Figura 8 - Estágio de potência implementado.

- $L_i=1,1\text{mH}$, 50 esp. no núcleo de ferrite E65/26;
- $L_r=22\mu\text{H}$, 6 esp. no núcleo de ferrite E42/15;
- $L_a=330\mu\text{H}$, 14 esp. no núcleo de ferrite E30/15;
- $C_r=22\text{ nF}$, capacitor de polipropileno;
- $C_f=330\mu\text{F}$, capacitor eletrolítico;
- S_1 e S_2 = IGBT IRGBC30U;
- D_1 e D_3 = BYV26C;
- D_{fw} = HR 8120;

- $D_2 = UF5406$;
- $V_{in} = 155$ V (tensão de entrada);
- $V_o = 340$ V (tensão de saída);
- $P_o = 1$ kW (potência de saída);
- $D = 0,5$ (razão cíclica);
- $f_s = 40$ kHz (freq. de chaveamento);

Na figura 9 são apresentadas as formas de onda experimentais mais relevantes obtidas sob condição de plena carga, isto é, 1 kWatt. Elas confirmam a análise teórica feita na seção 2. De acordo com estes resultados, verifica-se que as chaves apresentam entrada em condução do tipo ZCS e saída de condução do tipo ZCS e ZVS. Na Figura 9.b é mostrado que o valor do pico de corrente na chave principal S_1 e no indutor L_r é reduzido significativamente pela introdução do indutor L_a .

Devido a presença do indutor ressonante L_r em série com a chave principal S_1 , durante a etapa ressonante o diodo de saída deve suportar o dobro da tensão de saída. Esta desvantagem esta presente em praticamente todas as células de comutação ZCS-PWM apresentadas na literatura (Barbi *et alii*(1989), Rangan *et alii*(1989), Wang *et alii*(1995), Ivensky *et alii*(1995), Canesin *et alii*(1995), etc...).

Na figura 10, são apresentados os resultados experimentais para o conversor boost ZCS-PWM, sem a presença do indutor adicional L_a . Comparando-se as figuras 9.b e 10.b, que representam a corrente e a tensão na chave principal, confirma-se a redução mencionada no pico da corrente ressonante nesta chave. Já nas figuras 9.a e 10.a, são apresentadas as formas de onda em L_r e C_r . Verifica-se que a incorporação do indutor L_a reduziu a frequência de ressonância durante a inversão da tensão $v_{Cr}(t)$ de $-V_o$ para $+V_o$. Isto, introduz uma maior limitação na razão cíclica mínima de operação do conversor proposto, conforme verifica-se na figura 7.

Na Fig. 11 são apresentadas as curvas de rendimento para o

conversor boost ZCS-PWM proposto, para o conversor boost ZCS-PWM apresentado por Wang *et alii*(1995) e Ivensky *et alii*(1995) e para o conversor boost PWM convencional. Todas as estruturas foram implementadas com os mesmos componentes e parâmetros. As instrumentações utilizadas nestes ensaios foram um osciloscópio Tektronix - série TDS e uma sonda de corrente Tektronix - mod. AM 503S. Adotou-se o mesmo procedimento para o levantamento das curvas de eficiência de cada uma das estruturas. Verifica-se que o rendimento do conversor proposto supera o obtido para o conversor PWM convencional para potências acima de 650 W. A plena carga o rendimento da estrutura proposta foi de 97,5%, enquanto que para carga leve (300W) o rendimento foi de 94,6%. Para toda a faixa de potência o conversor proposto apresentou um rendimento superior ao da estrutura proposta por Wang *et alii*(1995) e Ivensky *et alii*(1995), que apresentou um rendimento de 95,8% a plena carga e de 91,1% para carga leves.

5 CONCLUSÕES

Para verificar as características da célula de comutação suave proposta, esta foi aplicada no conversor boost. O princípio de operação e a análise de comutação foram descritos e verificados através dos resultados experimentais, obtidos em um protótipo operando a 40 kHz, com uma tensão de entrada de 155V e 1 kWatt de potência de saída. O rendimento obtido para plena carga foi de 97,5%.

Como mostrado na análise teórica e verificado através dos resultados experimentais, as principais características obtidas são as seguintes:

- Comutação em corrente nula (*turn-on and turn-off*) para todas as chaves ativas;
- Graças a presença de um indutor adicional L_a , há uma

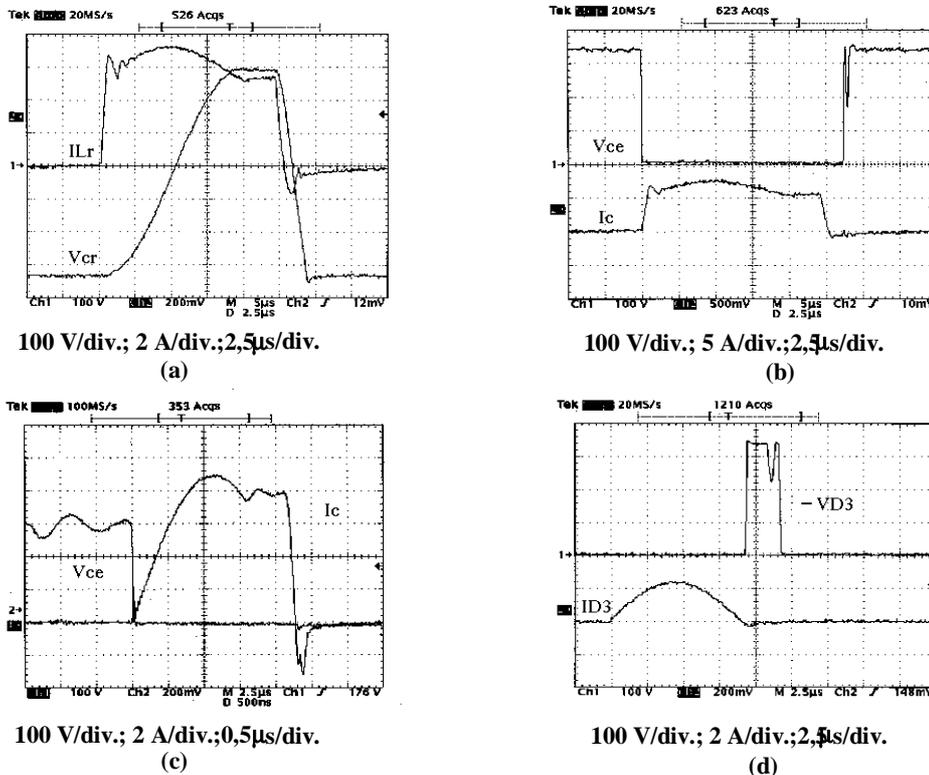
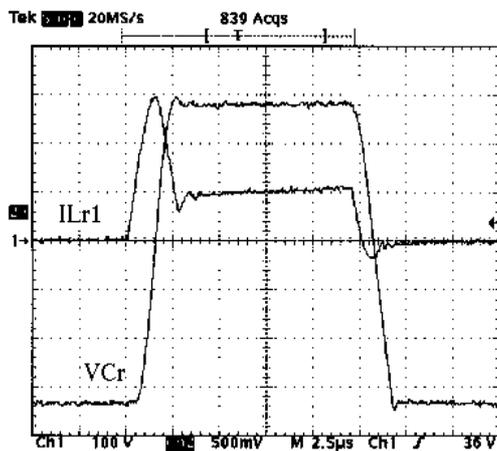


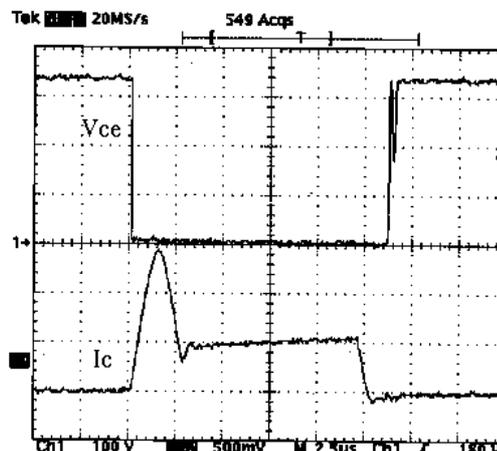
Figura 9 - Formas de ondas experimentais do conversor boost ZCS-PWM proposto.

(a) V_{Cr} e i_{Lr} ; (b) chave principal S_1 ; (c) chave aux. S_2 ; (d) diodo aux. D_2 .



100V/div; 5 A/div.; 2.5 usec./div.

(a)



100V/div.;5A/div.;2.5usec./div.

(b)

Figura 10 - Formas de ondas experimentais do conversor boost ZCS-PWM apresentado por Wang et alii (1995) e Ivensky et alii (1995). (a) V_{Cr} and I_{Lr1} ; (b) Chave Principal S_1 .

substancial redução da corrente eficaz através da chave principal S_1 , cujo valor é muito próximo ao observado nos conversores PWM convencionais;

- Os componentes auxiliares podem ser de pequena potência;
- Não apresenta sobretensão nas chaves ativas;
- Operação PWM em frequência constante;
- Necessidade de empregar diodo de saída que suporte duas vezes a tensão de saída;
- Redução da eficiência para cargas leves;
- Limitação na razão cíclica mínima.

As últimas três características apresentadas estão presentes em todos os conversores ZCS-PWM apresentados na literatura, até a presente publicação.

REFERÊNCIAS BIBLIOGRÁFICAS

Barbi I., J.C. Bolacell, D.C. Martins e F.B. Libano (1989). Buck Quasi-Resonant Converter Operating at Constant Frequency: Analysis, Design and Experimentation. *Proceedings of IEEE Power Electronics Specialists Conference-PESC*, pp.873-880.

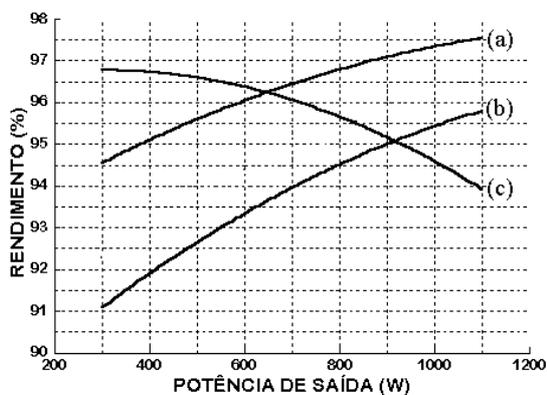


Figura 11 - Comparação dos rendimentos experimentais.

- (a) Conversor boost ZCS-PWM proposto;
 (b) Conversor boost ZCS-PWM apresentado por Wang et alii (1995) e Ivensky et alii (1995);
 (c) Conversor boost PWM convencional.

Canesin C.A., C.M.C. Duarte e I. Barbi (1995). A New Family of Pulse-Width-Modulated Zero-Current-Switching DC/DC Converters. *Proceedings of IEEJ International Power Electronics Conference-IPEC*, pp.1379-1384.

Chen, K. e T.A. Stuart (1992). A Study of IGBT Turn-off Behavior and Switching Losses for Zero-Voltage and Zero-Current Switching. *Proceedings of IEEE Applied Power Electronics Conference-APEC*, pp.411-418.

Fuentes, R. C. (1996). Conversores CC-CC ZCS PWM Novas Topologias, Análise e Estudo Comparativo. Dissertação de Mestrado. Universidade Federal de Santa Maria - Programa de Pós-Graduação em Engenharia Elétrica, Santa Maria - RS.

Hua, G., E.X. Yang, Y. Jiang e F.C. Lee (1993). Novel Zero-Current-Transition PWM Converters. *Proceedings of IEEE Power Electronics Specialists Conference-PESC*, pp.538-544.

Ivensky, G., D. Sidi e S. Ben-Yaakov (1995). A Soft Switcher Optimized for IGBT's in PWM Topologies. *Proceedings of IEEE Applied Power Electronics Conference-APEC*, pp.900-906.

Jiang, Y., G. Hua, E.X. Yang e F.C. Lee (1993). Soft-Switching of IGBT's with the Help of Mosfet's in Bridge-Type Converters. *Proceedings of IEEE Power Electronics Specialists Conference-PESC*, pp.151-157.

Rangan, R., D.Y. Chen, J. Yang e J. Lee (1989). Application of Insulated Gate Bipolar Transistor to Zero-Current Switching Converters. *IEEE Trans. on Power Electronics*, vol.4, no.1, pp.2-7.

Wang K., F.C. Lee, G. Hua e D. Borojevic (1994). A Comparative Study of Switching Losses of IGBT's under Hard-Switching, Zero-Voltage-Switching and Zero-Current-Switching. *Proceedings of IEEE Power Electronics Specialists Conference-PESC*, pp.1196-1204.

Wang, K., G. Hua e F.C. Lee (1995). Analysis, Design and Experimental Results of ZCS-PWM Boost Converters. *Proceedings of IEEJ Intern. Power Electronics Conference-IPEC*, pp.1197-1202.