
APLICAÇÃO DO PARALELISMO DE MOSFET'S DE POTÊNCIA EM CONVERSORES QUASE - RESSONANTES TIPO ZCS

Denizar Cruz Martins, Ivo Barbi ,
Glaucio N. Abreu & Fernando S. dos Reis.

Universidade Federal de Santa Catarina
EEL - Laboratório de Eletrônica de Potência
Tel.: (0482) 319204 - Fax.: (0482) 319770 - Telex: 0482 240 UFSC-BR
Cx. Postal 476 - 88010 970
Florianópolis -SC - Brasil

Resumo: Neste artigo pretende-se levantar alguns aspectos importantes relacionados com a associação em paralelo de MOSFET's de potência, aplicada aos conversores Quase - Ressonantes do tipo ZCS (Zero Current Switching). A geração de oscilações e distribuição não uniforme da corrente nas chaves, ocasionadas pela influência dos parâmetros parasitas (indutâncias e capacitâncias), nas aplicações em alta frequência são aqui analisadas. O problema de "lay - out" é também discutido e uma sugestão é proposta. Alguns resultados experimentais obtidos a partir de um protótipo de laboratório (48V / 300W), são apresentados.

CONVERTERS APPLICATION OF POWER MOSFET'S PARALLEL IN ZERO - CURRENT SWITCHING QUASI - RESONANT

Abstract: The objective of this paper is to present some important aspects concerning the Power MOSFET's Parallel Association applied in Zero - Current Switching Quasi - Resonant Converters. The appearance of oscillations and non uniform distribution of the switch current, occasioned by the parasitic parameter influence (inductances and capacitances) in high frequency application are analysed here. Lay -out problem is also discussed and a suggestion is proposed. Some experimental results obtain from a laboratory prototype (48V / 300W), are presented.

1. INTRODUÇÃO

Atualmente os MOSFET's de potência são componentes muito solicitados nas diversas áreas da Eletrônica de Potência

Artigo Submetido em 29/04/91
1a. revisão: 25/09/92; 2a. revisão: 30/01/95 3a. revisão 13/06/95
Aceito sob recomendação do Ed.Cons. Prof.Dr. Edson H. Watanabe.

em virtude de suas excelentes propriedades dinâmicas e simplicidade de comando. A cada dia esses dispositivos vem se aperfeiçoando, de forma a aumentar sua capacidade de chaveamento para altas potências.

Em algumas aplicações contudo, a colocação de MOSFET's em paralelo é inevitável. Os casos mais comuns referem-se ao aumento da capacidade em corrente da chave de potência (aumento da potência de chaveamento). Nestas situações o objetivo é distribuir uniformemente a corrente total nas diversas chaves da associação paralela, de forma que cada uma dessas chaves assuma uma parcela da corrente total. Assim, em termos de circuito equivalente, se teria um interruptor com maior capacidade em corrente. Outra situação, menos freqüente, mas, não menos importante, diz respeito a diminuição da resistência ôhmica equivalente de condução dos MOSFET's. A redução dessa resistência implica em uma redução nas perdas por condução dos semicondutores. Esse aspecto é particularmente importante quando se trata de um conversor Quase - Ressonante com comutação na passagem por zero da corrente (*QRC - ZCS (Quasi - Resonant Converter Zero - Current Switching)*). Neste tipo de conversor as perdas por comutação são praticamente nulas, isso significa que o rendimento da estrutura depende quase que exclusivamente das perdas por condução. Assim, em certas situações é aconselhável a associação de alguns componentes em paralelo (mesmo que a intensidade de corrente não seja a razão para isso), de maneira a reduzir a resistência ôhmica equivalente ao menor valor possível. Esse procedimento conduz a um aumento do rendimento, diminuição do calor gerado no dissipador e portanto, redução do dissipador, menor volume e peso da montagem. Ainda dentro do mesmo enfoque (diminuição da resistência ôhmica equivalente), existe uma

aplicação muito interessante direcionada aos QRC - ZCS que consiste na possibilidade de utilização da resistência negativa do indutor ressonante (Barbi et alii, 1990). Essa propriedade é particularmente interessante por dois motivos: primeiramente ela evita a entrada de condução do diodo intrínseco ao MOSFET, e o fenômeno de recuperação deixa de existir (quanto menor a resistência ôhmica de condução reversa do MOSFET menor serão as possibilidades da tensão direta do diodo intrínseco atingir seu valor de entrada em condução); em segundo lugar elimina-se a possibilidade de utilização de diodos rápidos, que dependendo do nível de corrente necessitam de dissipadores. A consequência disso é uma diminuição das perdas totais no semi - condutor, contribuindo ainda mais para o aumento do rendimento e redução do volume e do peso do conjunto.

É fácil verificar que a colocação em paralelo de MOSFET's pode trazer muitas vantagens. Contudo, alguns cuidados devem ser tomados no emprego dessa técnica quando se trabalha em alta frequência (a partir de 200 ou 300 kHz). Devido aos parâmetros parasitas (capacitâncias intrínsecas ao MOSFET e indutâncias de fiação), é comum o surgimento de fortes oscilações que podem levar o componente a destruição. Além disso, a não igualdade entre os componentes em paralelo pode causar desequilíbrio de corrente entre os mesmos, o que fatalmente submeteria um componente a mais corrente do que o outro. Esses são problemas não muito simples de serem resolvidos e merecem uma atenção toda especial por parte do projetista. Em muitos casos um estudo de um "lay - out" adequado pode reduzir substancialmente os problemas gerados pelos elementos parasitas. É importante salientar que cuidados com a fiação ajudam a minimizar os efeitos e os valores dos parâmetros parasitas, além de reduzir o desequilíbrio de corrente. Utilizar fios curtos e de preferência cabos coaxiais é bastante recomendável.

2. DISTRIBUIÇÃO NÃO UNIFORME DA CORRENTE NOS MOSFET'S EM PARALELO

Os MOSFET's de potência são componentes que se adaptam muito bem às associações em paralelo, devido ao fato de que eles possuem um coeficiente positivo de temperatura. Essa característica tem como propriedade distribuir uniformemente a corrente total entre os vários componentes ligados em paralelo. As principais razões da distribuição não uniforme da corrente em associações paralelas são:

a) Desigualdade das indutâncias parasitas existentes nos terminais Dreno - Source do MOSFET. Em geral essa indutância tem sua origem na fiação que interligam os terminais Dreno - Source dos diversos componentes da associação em paralelo. A desigualdade entre elas surge normalmente devido a não regularidade das distâncias entre esses componentes, que exige maior ou menor comprimento de fio, dependendo da posição relativa do componente na associação. Essa dessimetria aliada a operação em alta frequência compromete o desempenho do conjunto paralelo. Uma maneira relativamente simples de minimizar esse problema seria conceber um "lay - out", onde os componentes pudessem ser colocados em uma configuração estrela (conforme mostra a Fig. 3), dessa

forma tem-se uma distribuição equidistante dos componentes e portanto, um equilíbrio no valor da indutância gerada. A Fig. 1 mostra de maneira simplificada o circuito equivalente da associação em paralelo de MOSFET's levando em conta as indutâncias parasitas do circuito de potência e do circuito de comando (evidentemente estão indicados os parâmetros parasitas mais importantes).

b) Desigualdade entre os parâmetros internos dos próprios componentes. Mesmo componentes de um único fabricante e do mesmo lote, apresentam discrepâncias entre seus parâmetros internos. Assim dois componentes de mesmas características externas jamais serão rigorosamente iguais internamente. Esse fato gera uma distribuição não uniforme da corrente total entre os componentes.

Um desequilíbrio na distribuição da corrente em uma associação paralela de MOSFET's provoca um aumento da temperatura de junção (T_j) do componente por onde circula a maior parcela da corrente. Esse aumento da temperatura causa uma elevação na resistência ôhmica equivalente de condução ($R_{DS(on)}$) do referido componente, que conseqüentemente reduz o valor da corrente. Assim, o resultado final é no sentido de se atingir uma distribuição mais ou menos estável da corrente total de carga entre os componentes ligados em paralelo.

Nos MOSFET's de potência esse mecanismo de distribuição de corrente é provocado pela diferença entre a temperatura da junção referente a baixa e a alta $R_{DS(on)}$. O valor de $R_{DS(on)}$ depende da intensidade da corrente de dreno (I_D) e da temperatura de junção. Por outro lado I_D e T_j são função da potência de dissipação (P_D), na qual é fortemente influenciada pela $R_{DS(on)}$. O calor gerado e o acoplamento térmico entre componentes também afetam I_D e T_j . Toda essa interdependência entre esses parâmetros conduz a uma análise muito complicada para determinar o grau de distribuição correto da corrente entre os diversos componentes da associação em paralela. Diante disso, será realizada uma análise para determinar a distribuição da corrente no pior caso, ou seja, em um grupo de "n" componentes em paralelo, (n-1) componentes possuem limite superior de $R_{DS(on)}$ e apenas, um componente possui limite inferior. Também será determinada a potência de dissipação máxima.

Na análise que se segue será empregado como exemplo o MOSFET BUZ382 da SIEMENS que possui as seguintes características:

$$V_{DS} = 400V$$

$$I_{DS} = 12,5A$$

$$R_{DS(on)max} = 0,4\Omega$$

$$R_{DS(on)min} = 0,3\Omega$$

$$R_{\theta JA} = 4^{\circ}\text{C}/\text{W}$$

$$k = 0,002\Omega/^{\circ}\text{C}$$

$$T_{j\max} = 150^{\circ}\text{C}$$

$$I(\max) = -b + \frac{\sqrt{b^2 + 4 \cdot a \cdot v}}{2a}$$

$$a = R_{DS(\text{on})\min} \cdot V \cdot R_{\theta JA} \cdot k$$

$$b = R_{DS(\text{on})\min} \cdot [1 + (T_{\text{amb}} - 25) \cdot k]$$

O Circuito elétrico equivalente é mostrado na Fig. 2.

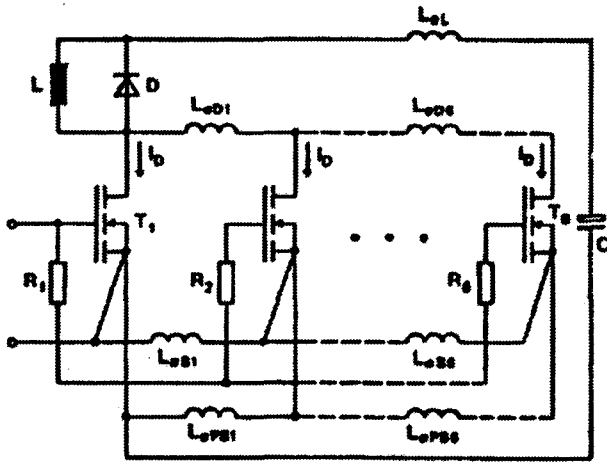


Fig. 1 : Circuito equivalente simplificado levando em conta os parâmetros parasitas.

A resistência máxima de condução de cada um dos componentes de limite superior de $R_{DS(\text{on})}$ operando em uma temperatura T é dada por:

$$R(\max)T = \frac{R_{DS(\text{on})\max} [1 + (t_{\text{amb}} - 25) \cdot k]}{1 - R_{DS(\text{on})\max} \cdot \left[\frac{I_{TOT}}{(n-1)} \right]^2 \cdot R_{\theta JA} \cdot k} \quad (1)$$

A queda de tensão sobre o grupo paralelo será:

$$V = \frac{I_{TOT}}{(n-1)} \cdot R(\max)T \quad (2)$$

A resistência mínima do MOSFET com limite inferior de $R_{DS(\text{on})}$ na temperatura T será:

$$R(\min)T = \frac{V}{I(\max)} \quad (3)$$

onde:

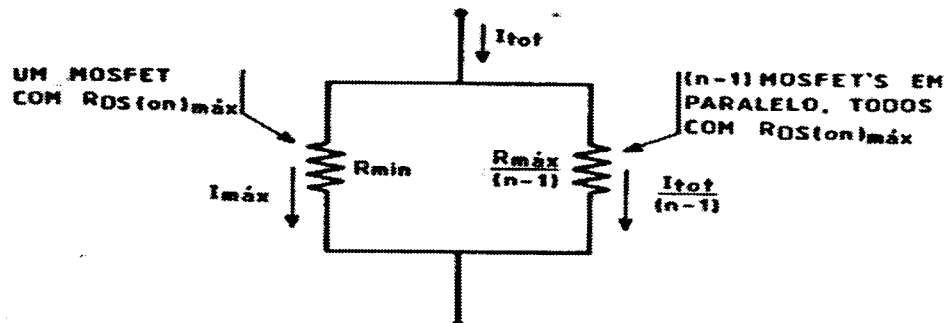


Fig. 2 : Circuito equivalente simplificado em regime permanente para estimação do desequilíbrio de corrente

Utilizando as equações (1), (2) e (3), para um $T = 125^{\circ}\text{C}$, $I_{TOT} = 32\text{A}$ e $n = 5$ obtém-se, para o pior caso, os seguintes valores:

$$R(\max)T = 0,25\Omega$$

$$I(\max) = 25,3\text{A}$$

$$R(\min) = 0,17\Omega$$

A partir de uma temperatura máxima de junção desejada ($T_j = 125^{\circ}\text{C}$), temperatura de cápsula ($T_c = 70^{\circ}\text{C}$) e de uma resistência térmica junção-cápsula ($R_{\theta JC} = 2,2^{\circ}\text{C}/\text{W}$), a máxima potência de dissipação pode ser calculada:

$$PD_{\max} = \frac{T_j - T_c}{R_{\theta JC}} = \frac{125 - 70}{2,2} = 25\text{W} \quad (4)$$

$$R_{\theta CA} = \frac{T_c - t_{\text{amb}}}{P_{D\max}} = \frac{70 - 25}{25} = 1,8^{\circ}\text{C}/\text{W} \quad (5)$$

Com a determinação de $R_{\theta CA}$ o dissipador fica definido.

2.2 Considerações Em Regime Dinâmico

As considerações realizadas nesse item referem-se ao comportamento do conjunto de MOSFET's colocados em paralelo durante a entrada de condução, bloqueio e distribuição do pico de corrente quando da aplicação de pulsos estreitos e pequena razão cíclica ("duty cycle"). Sob essas condições o valor eficaz da corrente não é suficiente elevado para gerar altas diferenças de temperatura e produzir uma distribuição uniforme da corrente nos diversos componentes (é importante salientar que em condições estáticas a distribuição, mais ou menos, uniforme de corrente é devido principalmente as diferenças de temperatura de junção causadas pela assimetria da potência de dissipação e da corrente de dreno em

cada componente). Entretanto, mesmo sem gozar do benefício do coeficiente positivo de temperatura, é possível se obter uma distribuição razoável da corrente, em condições dinâmicas, agindo-se sobre o circuito de "gate" do conjunto paralelo.

As questões de maior interesse envolvendo este assunto são discutidas abaixo:

a) INFLUÊNCIA DOS PARÂMETROS DO MOSFET

Os parâmetros que interferem no grau de distribuição de corrente em regime dinâmico são: a transcondutância gFS (relação entre a corrente de dreno e a tensão gate - source (Motorola, 1988)), a tensão limite gate - source [$V_{GS(lim)}$], a capacitância de entrada, e a resistência de entrada em condução $R_{DS(on)}$. A transcondutância é o principal parâmetro para estabelecer o bom comportamento do paralelismo de MOSFET's durante a entrada de condução ou bloqueio do conjunto. Para se obter uma boa distribuição da corrente durante os períodos de comutação é importante que todas as tensões gate - source dos diversos componentes da associação cresçam ou diminuam simultaneamente. Esse procedimento garante que nenhum MOSFET será submetido a um "stress" muito violento devido a um possível desequilíbrio de corrente.

Diante disso os autores recomendam, sempre que possível, a utilização de componentes com curvas idênticas para operação em paralelo em alta frequência (acima de 200 KHz).

b) VARIAÇÃO DE PARÂMETROS DENTRO DE UM MESMO LOTE DE COMPONENTES

Os valores máximos e mínimos limite de tensões gate - source, transcondutância e resistência de condução são os parâmetros que mais estão sujeitos a variações dentro de um lote de componentes de um mesmo fabricante. Evidentemente, que a possibilidade de aumentar o espectro de variação desses parâmetros diminui a medida que a frequência de amostragem dos lotes aumenta.

Para evitar ajustes freqüentes no comando dos MOSFET's, sempre que esses forem substituídos, é importante conceber um circuito de ataque e comando que possa sensibilizar os componentes em paralelo dentro de uma faixa relativamente larga de variações dos principais parâmetros. Na referência (Motorola, 1988), encontram-se algumas tabelas fornecendo a variação dos limites máximos e mínimos dos parâmetros aqui citados, dentro de um mesmo lote de um determinado componente. Assim é possível ter-se uma ordem de grandeza percentual dessa variação e, portanto ajustar o comando para cobrir essa faixa de variação. Por exemplo, a faixa de variação média entre os limites máximos e mínimos de um mesmo lote de $R_{DS(on)}$ do MTP8N20 da Motorola é de aproximadamente 22% e da tensão gate - source de 25%.

No item 4 desse artigo é sugerido um circuito de comando, que foi testado para dois tipos de componentes de um mesmo fabricante (4 x BUZ 210 e 5 x BUZ 382, ambos da SIEMENS). Para ambos os casos o desempenho do conjunto foi considerado satisfatório.

c) EFEITO DA VELOCIDADE DE CHAVEAMENTO NA DISTRIBUIÇÃO DA CORRENTE

A qualidade da distribuição da corrente em regime dinâmico em um conjunto de MOSFET's em paralelo depende em muito da velocidade, de subida ou de descida, da tensão gate - source do circuito de comando e da curva de transcondutância (gFS relação entre a corrente de dreno e a tensão gate - source), dos componentes.

Dependendo da curva gFS um componente pode entrar em condução em frações de nanossegundos primeiro que os outros e, dessa forma a distribuição de corrente fica comprometida. Esse é um problema de solução extremamente difícil. A recomendação dada pelos fabricantes é no sentido de se adotar componentes cujos os valores de gFS e V_{GS} sejam os mais próximos possíveis, situação nem sempre simples de ser adotada a nível prático.

Quando o chaveamento é lento as proporções do problema são diminuídas. Portanto uma solução interessante, seria diminuir a velocidade de chaveamento. Contudo, em certas situações esse procedimento nem sempre é possível, particularmente nas operações com conversores Quase - Ressonante onde a frequência média de chaveamento situa-se na faixa de 500 KHz a 1MHz (isto nas operações empregando técnicas ZCS). Nesses casos a distribuição de corrente em regime dinâmico fica bastante prejudicada. Entretanto, a diferença de tempos é extremamente pequena e com a entrada em regime permanente o efeito estático inicia sua ação e a distribuição da corrente, nos vários componentes, assume uma posição de uniformidade. Assim, na maioria dos casos empregando-se conversores Quase - Ressonantes tipo ZCS é possível conviver com esse problema. A indutância parasita do terminal Source desempenha um papel importante neste item, uma vez que dependendo do seu valor a velocidade de entrada em condução ou bloqueio do conjunto é efetuada.

3. CONSIDERAÇÕES SOBRE O "LAY - OUT" DO CONJUNTO PARALELO

Na colocação em paralelo dos MOSFET's de potência o "lay - out" desempenha um papel fundamental. A assimetria nas disposições dos semicondutores é uma das principais causas da distribuição desbalanceada das correntes e do surgimento de oscilações. Esse desbalanceamento torna-se mais crítico a medida que a frequência de chaveamento aumenta.

Para garantir uma operação segura e confortável de uma associação em paralelo de MOSFET's, é importante que eles se concentrem bem próximos uns dos outros, de maneira que a fiação não seja muito longa, evitando assim o surgimento de indutâncias parasitas de valor importante. Outro detalhe que não pode ser esquecido diz respeito à distribuição equidistante dos semicondutores. Esse problema pode ser sensivelmente reduzido dispondo os terminais dreno - source e gate - source em uma configuração estrela, conforme mostrado na Fig. 3. Isso permite que se obtenha uma distribuição uniforme da fiação que interligam esses terminais, reduzindo sobremaneira as discrepâncias entre os parâmetros parasitas gerados.

Outra consideração a ser observada é quanto a impedância de saída dos terminais Gate - Source que também deve ser equilibrada. A não uniformidade desse parâmetro pode causar desincronismo na carga e descarga das capacitâncias de entrada dos MOSFET's, provocando um desequilíbrio nos tempos de chaveamento. É importante salientar que o desequilíbrio nos tempos de chaveamento pode provocar falha de comutação em alguns componentes da associação em paralelo e, comprometer o funcionamento normal do conjunto, podendo mesmo destruir o equipamento.

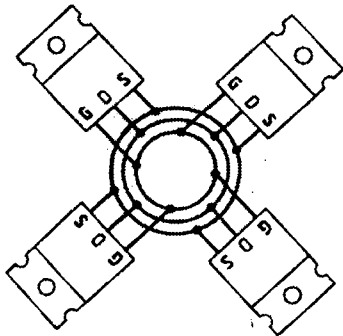


Fig. 3 : Configuração estrela.

4. RESULTADOS EXPERIMENTAIS

Um protótipo de laboratório foi elaborado com o objetivo de se estudar os problemas relacionados com o paralelismo de MOSFET's de potência. A Fig. 4 apresenta o circuito de potência analisado. Trata-se de um No - Break que utiliza um conversor DC - DC "QRC - ZCS" associado a um inversor tipo 180° (Soares dos Reis, 1990). As especificações são as seguintes:

- * $V_S = 48 \pm 8V$ (tensão de entrada)
- * $V_O = 220V$ (tensão retangular de saída)
- * $f_o = 60Hz$ (frequência de saída)
- * $P_o = 300W$ (potência de saída)
- * $f_r = 834KHz$ (frequência de ressonância)
- * $f_s = 500KHz$ (frequência de chaveamento)

Os principais componentes utilizados foram:

- Q_1 - 5 x BUZ 382 (Siemens)
- C_r - 0,1 μF / 400V, polipropileno

L_r - 360nH

D_2 - MUR 250 (Motorola)

C_{f1} - 0,47 μF , polipropileno (Siemens)

C_{f2} - 2,2 μF /250V, polipropileno (Siemens)

Q_2 - TIP 152

R_1 - 2,2K Ω / 1W

R_S - 100 Ω / 5W

C_S - 150pF / 400V

Como primeira experiência empregou-se uma configuração com os MOSFET's dispostos em linha conforme a Fig. 5. Nesta primeira configuração foram utilizados quatro BUZ 210 em paralelo da Siemens. Esse componente apresenta as seguintes características principais : $V_{DS} = 500V$; $I_D = 10A$; $R_{DS(on)} = 0,60\Omega$ e $V_{GS} = 20V$. Nesta situação o equipamento atingiu um rendimento máximo de 67%, considerado muito aquém do esperado; além de apresentar fortes oscilações na tensão V_{DS} . Verificou-se que as principais razões que contribuíam para esse baixo desempenho eram: a elevada $R_{DS(on)}$, que implica em uma elevada perda por condução; e a má distribuição dos componentes que gerava parâmetros parasitas de valores consideráveis.

Tendo em vista esses inconvenientes a configuração dos componentes sobre o dissipador foi modificada, e optou-se pela colocação em paralelo de 5 x BUZ 382 da Siemens. As principais características desse componente são: $V_{DS} = 400V$; $I_D = 12,5A$; $R_{DS(on)} = 0,4\Omega$ e $V_{GS} = 20V$. Observa-se que a $R_{DS(on)}$ é menor que a do caso anterior e, a colocação de cinco componentes em paralelo ao invés de 4 contribui ainda mais para a distribuição da resistência ôhmica de condução direta equivalente. A partir dessa mudança foi possível aumentar o rendimento do conjunto de 67% para 80%, que representa um ganho considerável. A Fig. 6 mostra a distribuição dos BUZ 382 em paralelo sobre o dissipador (configuração estrela). Na Fig. 7 é apresentada a curva de rendimento versus potência de saída, obtida experimentalmente. Observa-se um rendimento em torno de 80% para a condição de plena carga.

O circuito de comando para os cinco MOSFET's colocados em paralelo é mostrado na Fig. 8. A conexão entre a saída do comando e os terminais gate - source foi realizada com cabo coaxial para evitar interferências. Esse circuito foi implementado de maneira a garantir as mesmas condições de comando para todos os MOSFET's da associação em paralelo. É importante salientar que a colocação de 5 MOSFET's em paralelo representa uma capacitância de entrada nos terminais Gate - Source de 5 vezes a capacitância individual de cada MOSFET's. Portanto, o circuito de comando deve possuir duas características importantes.

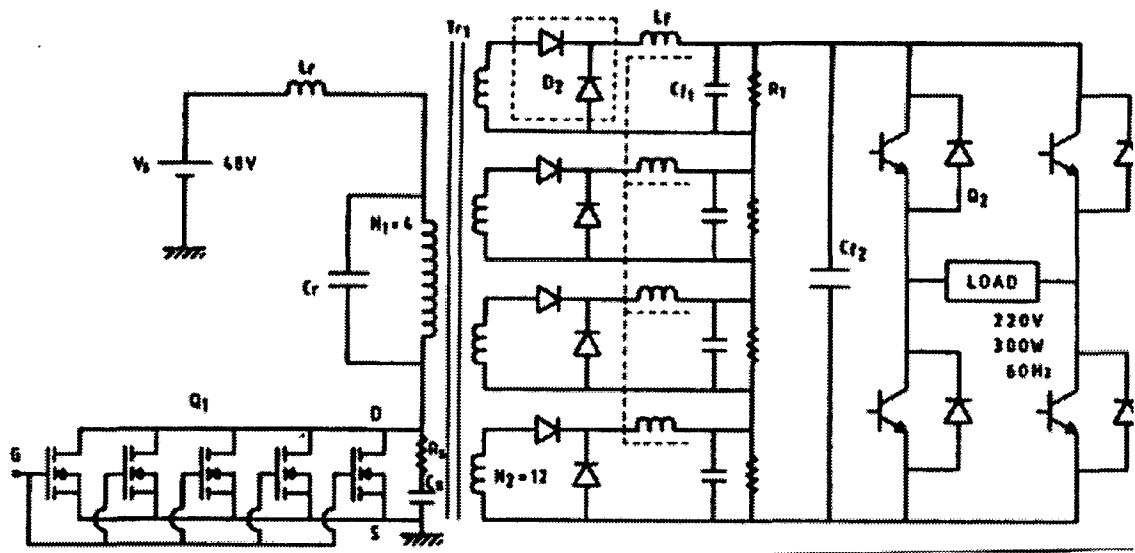
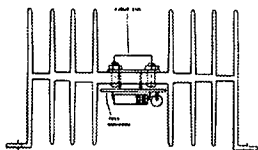


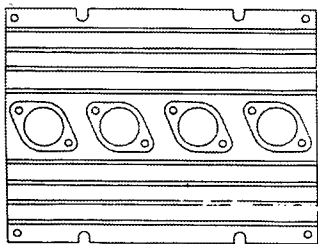
Fig. 4 : Circuito de Potência.

1a) Capacidade de entregar energia suficiente para carregar o capacitor equivalente da associação na entrada dos terminais Gate - Source.

2a) Baixa indutância na saída do circuito de comando, para evitar uma subida lenta da corrente de gate, permitindo a



a) Disposição em linha → vista de frente



b) Vista superior

Fig. 5 : Colocação de 4 BUZ 210 em paralelo.

operação em altas frequências (acima de 200 KHz).

Na Fig. 9 são representadas a tensão Gate - Source V_{DS} (10V/div); a corrente no indutor ressonante i_{Lr} (10A/div); e a tensão Dreno - Source V_{DS} (50V/div), para $P_O = 300W$; $V_S = 52V$ e $f_S = 358 KHz$. Escala de tempo: 1 μ s/div.

5. CONCLUSÃO

Pretendeu-se neste trabalho levantar alguns aspectos importantes relacionados com a colocação em paralelo de MOSFET's aplicados aos QRC - ZCS. Verificou-se que a ação

dos parâmetros parasitas, aliadas as altas frequências, exerce uma enorme influência no desempenho das chaves de potência, principalmente no que se refere as perdas por condução e oscilações geradas na tensão V_{DS} . Um protótipo de laboratório de 300W foi construído com o objetivo de analisar e avaliar essas influências. Os estudos realizados mostraram que a escolha do componente e elaboração de um "lay - out" adequado (disposição dos semicondutores na configuração estrela), pode melhorar sensivelmente a eficiência do conjunto.



Fig. 6 : Distribuição dos BUZ 382 em paralelo

Também fica caracterizado a facilidade de se associar MOSFET's em paralelo nos QRC - ZCS.

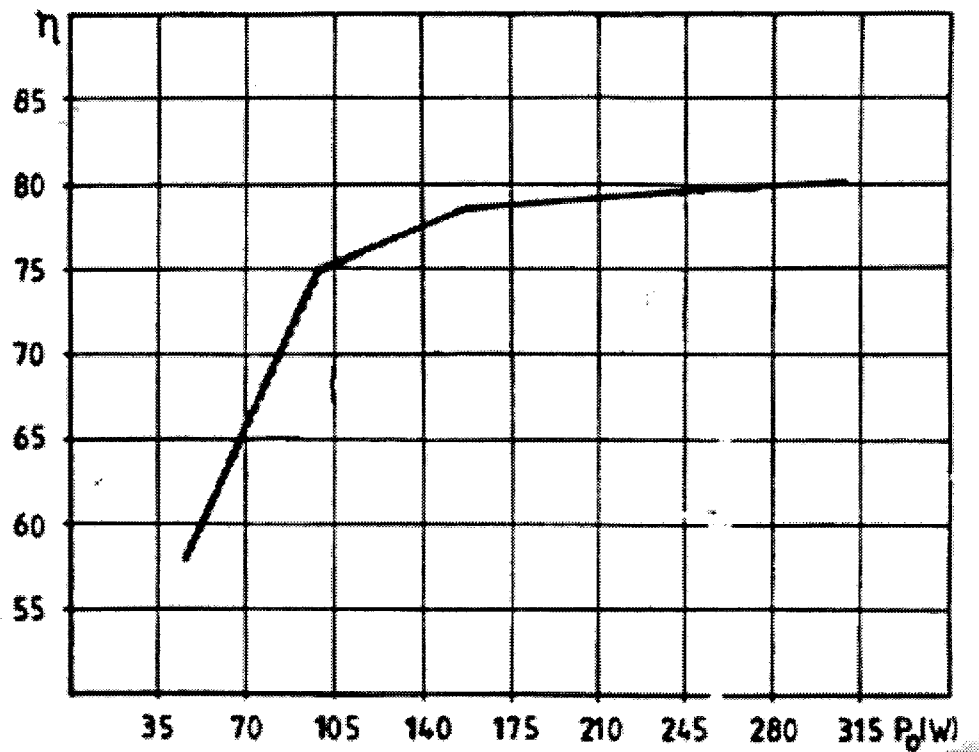


Fig. 7 - Curva de Rendimento

REFERÊNCIAS BIBLIOGRÁFICAS

Barbi, I. D., C. Martins & F. Soares dos Reis, (1990). "Using The Ohmic Resistance Reverse Conduction Capability of MOSFETs in Quasi - Resonant Converters". (março) *IEEE - APEC' 90*, Los Angeles, California - USA, pp. 706-711.

Caldeira, P., T. Lipo, Martins, Skudelny. (1991). "Characteristics of GTO'S Under Different Modes of ZCS". (june) *Proceeding of IEEE - Pesc 91*.

Forsythe, J., (1981). "Paralleling of Power MOSFETs for Higher Power Output". *Proceedings of IEEE - IAS*.

International Rectifier, (1989). "*Hexfet - Databook - Power MOSFET Applications and Product Data*", (march) Capítulo 8, pp. 74-77.

Kassakian, J.B. (1984). "Some Issues Related to the Behavior of Multiple Paralleled Power MOSFETs". *Trans. IEE of Japan*, Vol. 104, nº 3/4.

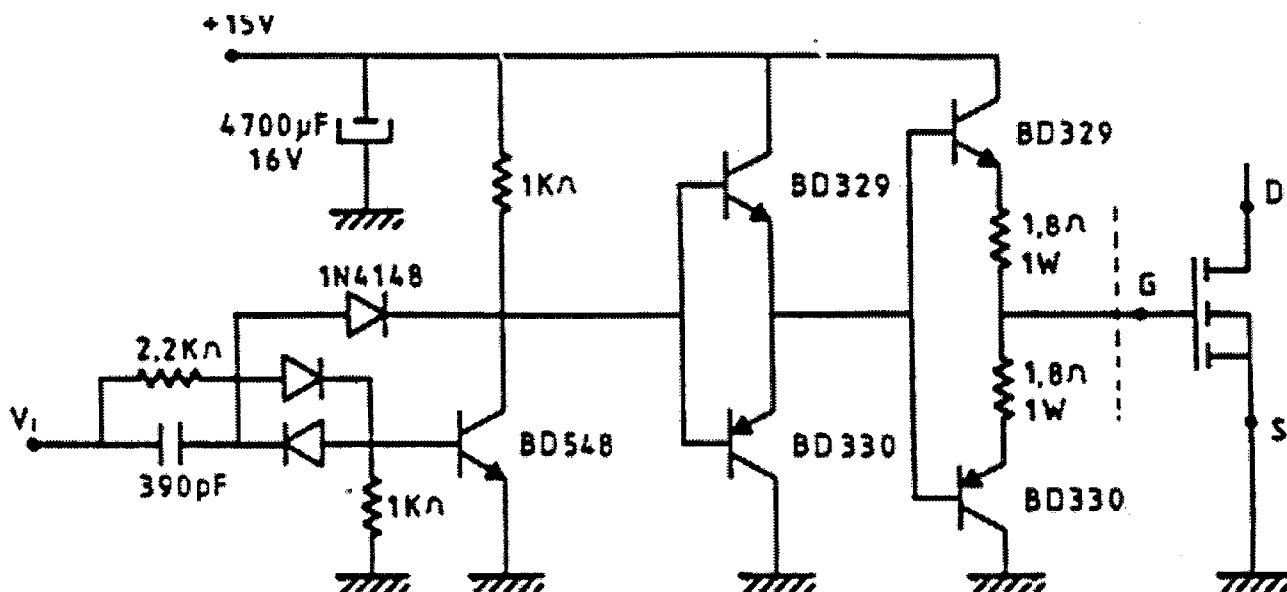


Fig. 8 Circuito de Comando dos MOSFET's em paralelo

Lorenz, L., R. Merkl & H. Amann, (1989) "A High - Current MOS Switch by Parallel - Switching of MOS Modules". *Proceedings of the 18th PCIM'89*, Munich, West Germany, Vol. 18, (jun.) pp. 142-156.

Motorola, (1988). "Power MOSFET Transistor Data", Capítulo 7, pp. 2-7-1 a 2-7-10.

Soares dos Reis, F.(1990). "Estudo e Implementação de um No-Break Utilizando as Técnicas dos QRC - ZCS". Trabalho de dissertação de mestrado, UFSC - Florianópolis, SC.

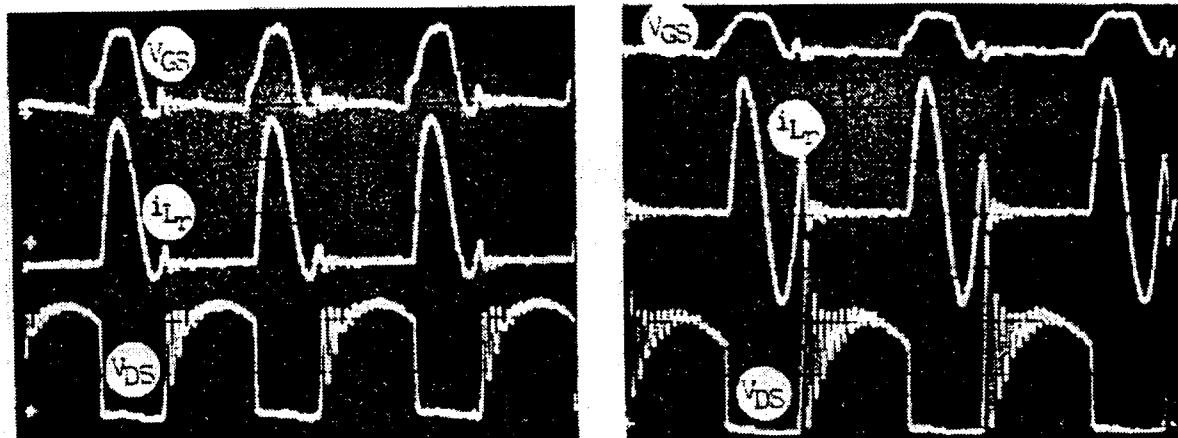


Fig. 9 : Principais formas de onda

a) $P_o = 300W$ e $V_S = 52V$

b) $P_o = 40W$ e $V_S = 52V$